

JTAG プローブ技術資料

RX ファミリ編

※ ご注意 ※

- ① 本書及びプログラムの内容の一部または、全部を無断で転載することは、プログラムのバックアップの場合を除き、禁止されています。
- ② 本書及びプログラムの内容に関しては、将来予告なしに変更することがあります。
- ③ 当社の許可無く複製・改変などを行う事は出来ません。
- ④ 本書及びプログラムの内容について万全を期して作成いたしましたが、万一不審な点や誤り、記載もれなどお気づきなことがありましたら弊社までご連絡下さい。
- ⑤ 本書及びプログラムを運用した結果の影響について、前項④にかかわらず責任を負いかねますので、御了承下さい。
- ⑥ 本製品、本書、または本資料に掲載されている技術情報を、大量破壊兵器の開発などの目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないで下さい。また、輸出もしくは日本国の非居住者へ提供に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」など、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手順をおこなって下さい。

— 目次 —

JTAG プローブ技術資料	1
□ RX600 シリーズ	4
■ RX610	4
■ RX62G	12
■ RX62N, RX621	20
■ RX62T	28
■ RX630	36
■ RX63N, RX631	47
■ RX63T	58
■ RX64M, RX71M	69
□ RX200 シリーズ	80
■ RX210	80
■ RX220	85
■ RX21A	90
■ RX231, RX230	95
□ RX100 シリーズ	100
■ RX111	100
■ RX113	105

□ RX600 シリーズ

■ RX610

1. 仕様

- ・対象 CPU タイプ : RX610
 - ・対象 CPU 型名 : R5F56104, R5F56106, R5F56107, R5F56108
 - ・動作周波数 : CPU の動作周波数範囲
 - ・対応動作モード : シングルチップモード
 - ・インターフェイス : ルネサスエレクトロニクス E1, E20 互換 H-UDI, AUD インターフェース
 - ・適用本体 : DW-R1 本体 (14pin H-UDI / 38pin ^{【注1】} AUD インターフェース)
 : DS-R1 本体 (14pin H-UDI / 38pin ^{【注1】} AUD インターフェース)
- 【注1】 38pin AUD インターフェース (型番 DSC-R1-M38) はオプションです。

2. コネクタのピン配置

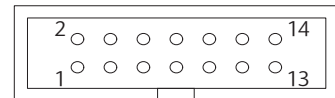
表 1、表 2 にデバッグと接続するためのユーザシステム側ピン配置表を示します。

表 1 H-UDI インターフェース ピン配置表

ピン番号	信号名	入出力	RX610 ピン番号	
			176 ピン LFBGA	144 ピン LQFP
1	TCK	入力	B2	144
2	GND	—		
3	TRST#	入力	C1	6
4	EMLE ^{【※3】}	入出力	E3	10
5	TDO	出力	E2	11
6	N.C.	—		
7	MD1 ^{【※3】}	入出力	F1	15
8	Vcc ^{【※1】}	—		
9	TMS	入力	C3	2
10	MDO ^{【※3】}	入出力	F2	16
11	TDI	入力	A1	1
12	GND	—		
13	RES#	入出力	G1	19
14	GND ^{【※2】}	—		

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- H1F3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】 コネクタのピン番号の数え方は従来のSH、H8と異なりますのでご注意ください。

図 1. H-UDI コネクタ・ピン配置図

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にして下さい。

【※1】 H-UDI インターフェースの 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、H-UDI ケーブルの接続を検出しています。

【※3】 EMLE, MD1, MDO 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、各端子はプルアップもしくはプルダウン処理が必要です。

表2 Mictor インターフェース ピン配置表

ピン番号	信号名	入出力	RX610 ピン番号	
			176 ピン LFBGA	144 ピン LQFP
1	N.C.	—		
2	MD0【※3】	入出力	F2	16
3	EMLE【※3】	入出力	E3	10
4	N.C.	—		
5	GND【※2】	—		
6	TRCLK	出力	R8	58
7	N.C.	—		
8	MD1【※3】	入出力	F1	15
9	RES#	入出力	G1	19
10	N.C.	—		
11	TDO	出力	E2	11
12	Vcc	—		
13	N.C.	—		
14	Vcc【※1】	—		
15	TCK	入力	B2	144
16	N.C.	—		
17	TMS	入力	C3	2
18	N.C.	—		
19	TDI	入力	A1	1
20	N.C.	—		
21	TRST#	入力	C1	6
22	N.C.	—		
23	N.C.	—		
24	TRDATA3	出力	M7	52
25	N.C.	—		
26	TRDATA2	出力	N7	53
27	N.C.	—		
28	TRDATA1	出力	R7	54
29	N.C.	—		
30	TRDATA0	出力	P7	55
31	N.C.	—		
32	TRSYNC	出力	M9	60
33	N.C.	—		
34	N.C.	—		
35	N.C.	—		
36	N.C.	—		
37	N.C.	—		
38	N.C.	—		

推奨コネクタ型番
2-5767004-2 (Tyco Electronics)

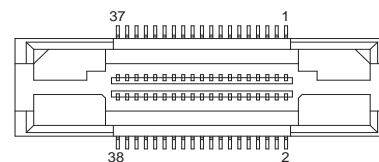


図2. AUD 38pin コネクタ・ピン配置図

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にしてください。

【※1】 12pin、14pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッガからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッガ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッガは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、Mictor インターフェースケーブルの接続を検出しています。

【※3】 EMLE, MD1, MD0 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、各端子はプルアップもしくはプルダウン処理が必要です。

3. 接続参考図

3-1. H-UDI コネクタの接続例

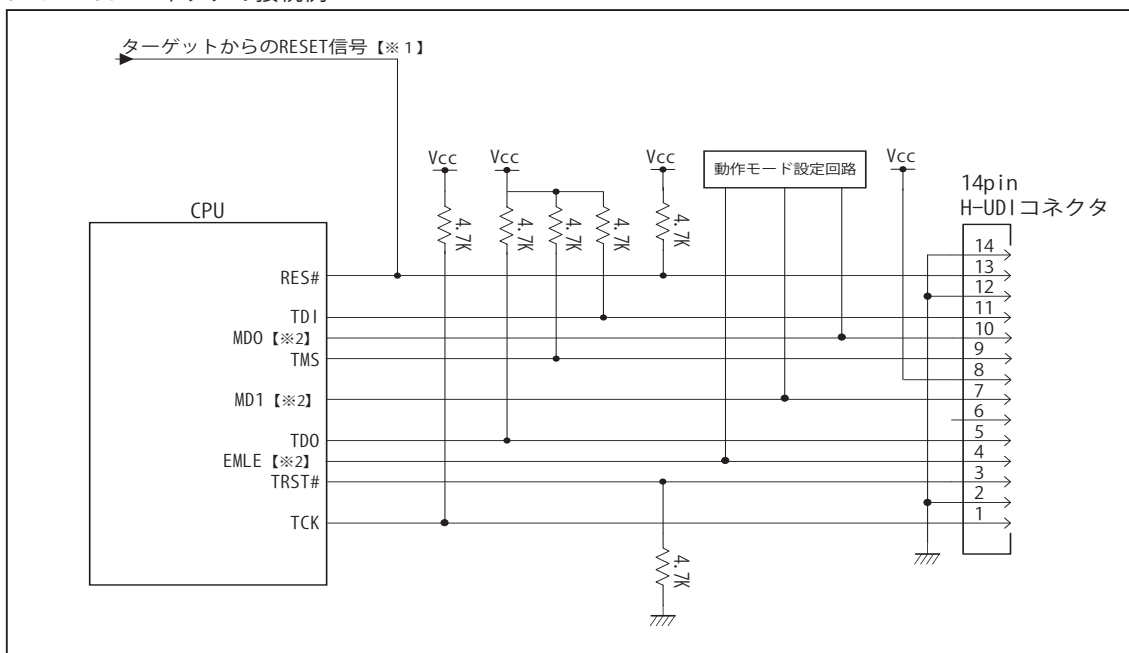


図 3. H-UDI コネクタ接続図

- 図 3 に記載されている抵抗値は参考値です。
- CPU と H-UDI コネクタ間の配線長はできるだけ短くして下さい。
- TCK, TRST#, TDO, TMS, TDI の各信号はエミュレータが占有します。他の回路と接続しないで下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-3. 接続時の注意事項」を参照して下さい。

3. 接続参考図

3-2. Mictor コネクタの接続例

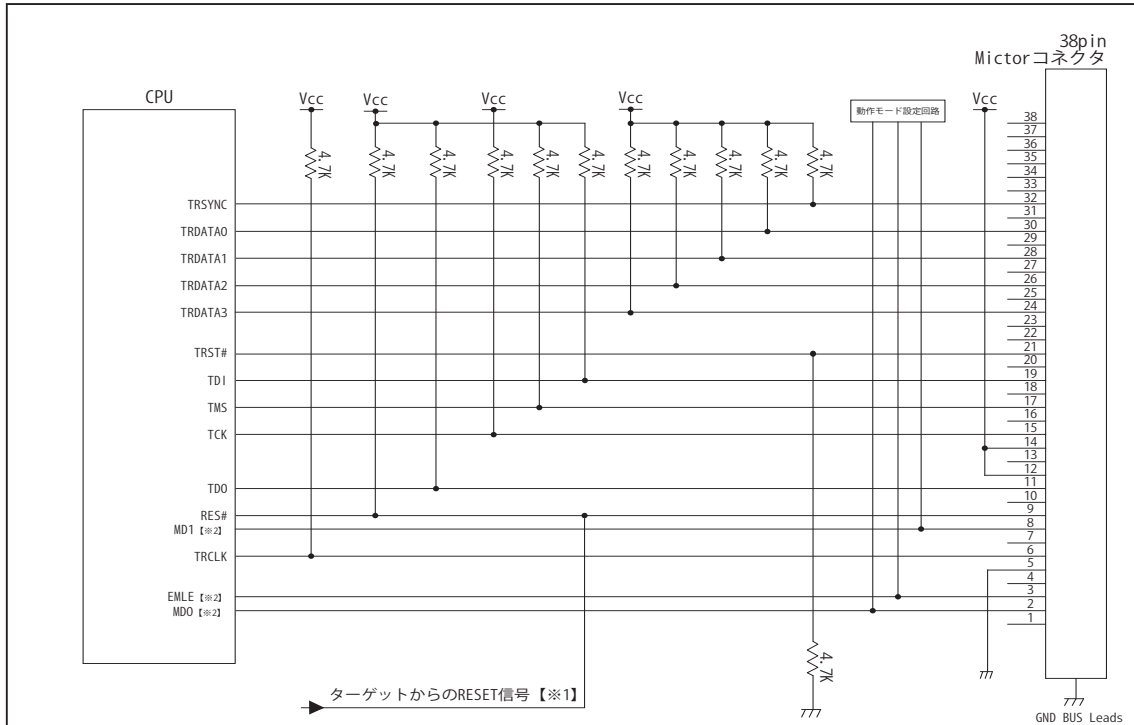


図 4. Mictor コネクタ接続図

- 図 4 に記載されている抵抗値は参考値です。
- CPU と Mictor コネクタ間の配線長はできるだけ短くして下さい。
- TRSYNC, TRDATA0-3, TRCLK, TCK, TRST#, TDO, TMS, TDI の各信号はエミュレータが占有します。他の回路と接続しないで下さい。
- トレース信号 (TRSYNC, TRDATA0-3, TRCLK) は高速で動作します。出来るだけ他の信号との近接は避け、等長配線になるようにして下さい。
- Mictor コネクタの中央に配置されている GND BUS Leads は GND に接続して下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-3. 接続時の注意事項」を参照して下さい。

3. 接続参考図

3-3. 接続時の注意事項

3-3-1. EMLE 端子

EMLE 端子はエミュレータと結線するかしないかで、処理の仕方が異なります。

図5～図6の接続参考図を参考にして下さい。

図5のエミュレータと結線した場合は、エミュレータ使用時にエミュレータ側からEMLE端子を制御するため、プルダウン処理として下さい。

図6のエミュレータと結線しない場合は、エミュレータ使用時にHi、マイコン単体動作時にLowとするようなスイッチもしくはジャンパーで切り替える回路として下さい。

また、この時エミュレータ用コネクタのEMLEピンは未接続として下さい。

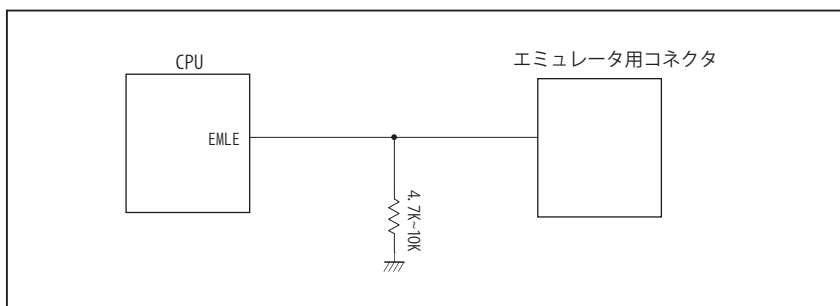


図5. エミュレータと結線した時の接続参考図

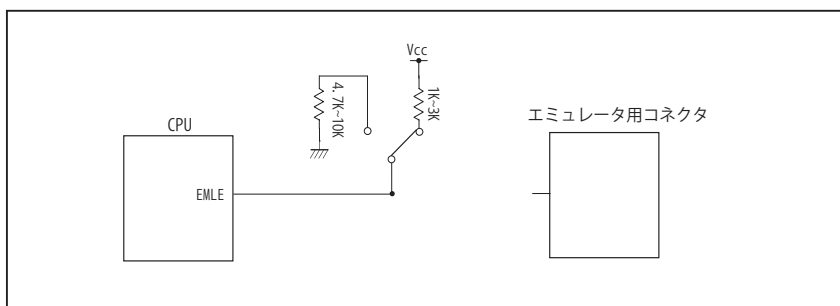


図6. エミュレータと結線しない時の接続参考図

3. 接続参考図

3-3. 接続時の注意事項

3-3-2. MD0, MD1 端子

MD0, MD1 端子は、使用する動作モードにあわせて、プルアップもしくはプルダウン処理が必要です。
下に示す図7～図9のいずれかの回路として下さい。

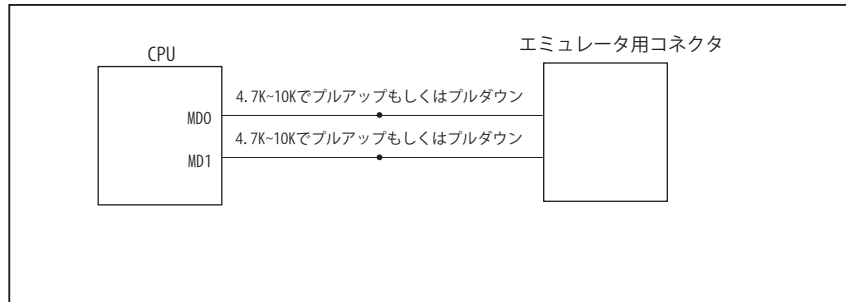


図 7. 接続参考図①

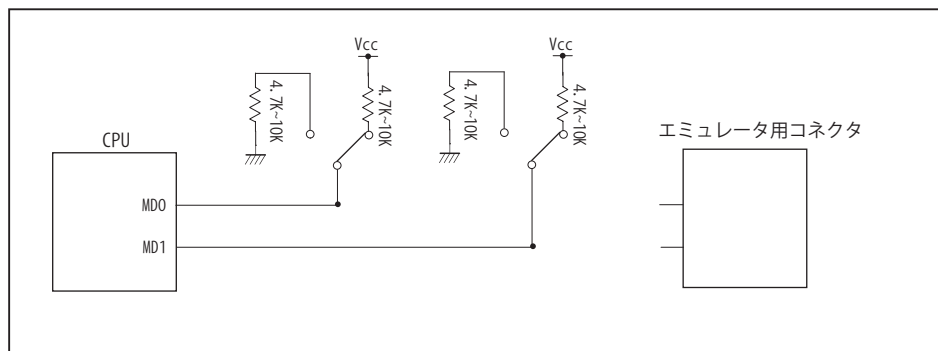


図 8. 接続参考図②

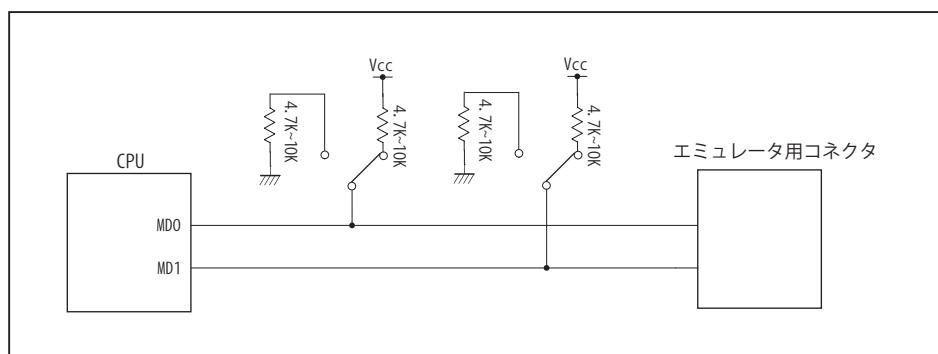


図 9. 接続参考図③

4. 使用上の注意・制限事項

- (1) デバッガとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行ってください。
- (2) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行ってください。
- (3) デバッガ起動時に RES#, WAIT# 端子のいずれかが Low の場合、「error(18) : Reset Error」と表示され正常に起動出来ません。
- (4) デバッグコネクタの GND 端子は全てターゲットの GND へ接続して下さい。未接続のピンがあると動作が不安定になる場合があります。
- (5) 内蔵 ROM の書き換え回数が増えると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) DMAC はユーザプログラムをブレークしている状態でも機能しています。転送要求が発生すると DMA 転送を実行します。
- (7) ウォッチドックタイマ (WDT) は、ブレーク中カウントアップを停止します。
- (8) エミュレータ用の端子は、他の端子機能とマルチプレクスされています。エミュレータを利用してデバッグする際は、エミュレータ用の端子が有効になり、マルチプレクスされている他の端子機能は使用出来ません。使用出来ない端子機能については、CPU のマニュアルをご参照下さい。
- (9) RES#, WAIT# 端子のいずれかが Low 状態のままユーザプログラムをブレークしないで下さい。
- (10) ユーザプログラム実行中にクロック発生回路のレジスタの値をダンプウィンドウなどから変更しないで下さい。
- (11) デバッグに使用したマイコンは、フラッシュの書き換えを繰り返しており、ストレスがかかっています。そのため量産製品には使用しないで下さい。

5. 改版履歴

第1版：2013.08/16 ・初版

第2版：2014.04/14 ・38pin AUD インターフェースに正式対応。
・「3-3. 接続時の注意事項」を追加。
・「4. 使用上の注意・制限事項」の内容を変更。

■ RX62G

1. 仕様

- ・対象 CPU タイプ : RX62G
 - ・対象 CPU 型名 : R5F562G7, R5F562GA
 - ・動作周波数 : CPU の動作周波数範囲
 - ・対応動作モード : シングルチップモード
 - ・インターフェイス : ルネサスエレクトロニクス E1, E20 互換 H-UDI, AUD インターフェース
 - ・適用本体 : DW-R1 本体 (14pin H-UDI / 38pin ^{【注1】} AUD インターフェース)
: DS-R1 本体 (14pin H-UDI / 38pin ^{【注1】} AUD インターフェース)
- 【注1】 38pin AUD インターフェース (型番 DSC-R1-M38) はオプションです。

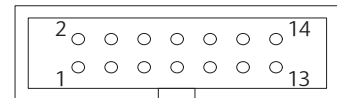
2. コネクタのピン配置

表 1、表 2 にデバッグと接続するためのユーザシステム側ピン配置表を示します。

表 1 H-UDI インターフェース ピン配置表

ピン番号	信号名	入出力	RX62G ピン番号	
			112 ピン LQFP	100 ピン LQFP
1	TCK	入力	27	21
2	GND	—		
3	TRST#	入力	111	18
4	EMLE ^{【※3】}	入出力	2	2
5	TDO	出力	28	22
6	N.C.	—		
7	MD1 ^{【※3】}	入出力	6	6
8	Vcc ^{【※1】}	—		
9	TMS	入力	112	19
10	MDO ^{【※3】}	入出力	7	7
11	TDI	入力	26	20
12	GND	—		
13	RES#	入出力	10	10
14	GND ^{【※2】}	—		

推奨コネクタ型番
 7614-6002PL (住友3M)
 7614-6002BL (住友3M)
 HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】 コネクタのピン番号の数は従来のSH、H8と異なりますのでご注意ください。

図 1. H-UDI コネクタ・ピン配置図

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にして下さい。

【※1】 H-UDI インターフェースの 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、H-UDI ケーブルの接続を検出しています。

【※3】 EMLE, MD1, MDO 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、各端子はプルアップもしくはプルダウン処理が必要です。

表2 Mictor インターフェース ピン配置表

ピン番号	信号名	入出力	RX62G ピン番号	
			112 ピン LQFP	100 ピン LQFP
1	N.C.	—		
2	MD0【※3】	入出力	7	7
3	EMLE【※3】	入出力	2	2
4	N.C.	—		
5	GND【※2】	—		
6	TRCLK	出力	54	23
7	N.C.	—		
8	MD1【※3】	入出力	6	6
9	RES#	入出力	10	10
10	N.C.	—		
11	TDO	出力	28	22
12	Vcc	—		
13	N.C.	—		
14	Vcc【※1】	—		
15	TCK	入力	27	21
16	N.C.	—		
17	TMS	入力	112	19
18	N.C.	—		
19	TDI	入力	26	20
20	N.C.	—		
21	TRST#	入力	111	18
22	N.C.	—		
23	N.C.	—		
24	TRDATA3	出力	55	24
25	N.C.	—		
26	TRDATA2	出力	56	25
27	N.C.	—		
28	TRDATA1	出力	57	26
29	N.C.	—		
30	TRDATA0	出力	58	27
31	N.C.	—		
32	TRSYNC	出力	59	28
33	N.C.	—		
34	N.C.	—		
35	N.C.	—		
36	N.C.	—		
37	N.C.	—		
38	N.C.	—		

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にして下さい。

【※1】 12pin、14pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバグは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、Mictor インターフェースケーブルの接続を検出しています。

【※3】 EMLE、MD1、MD0 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、各端子はプルアップもしくはプルダウン処理が必要です。

推奨コネクタ型番
2-5767004-2 (Tyco Electronics)

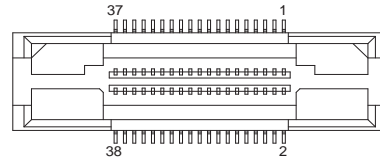


図2. AUD 38pin コネクタ・ピン配置図

3. 接続参考図

3-1. H-UDI コネクタの接続例

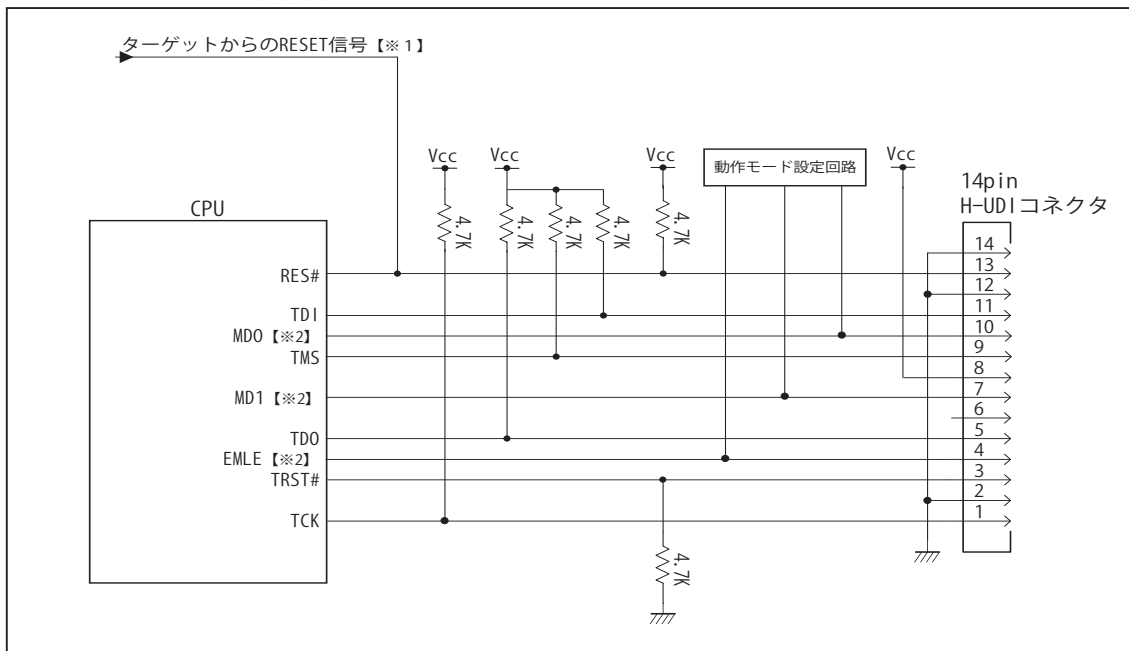


図 3. H-UDI コネクタ接続図

- ・ 図 3 に記載されている抵抗値は参考値です。
- ・ CPU と H-UDI コネクタ間の配線長はできるだけ短くして下さい。
- ・ TCK, TRST#, TDO, TMS, TDI の各信号はエミュレータが占有します。他の回路と接続しないで下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-3. 接続時の注意事項」を参照して下さい。

3. 接続参考図

3-2. Mictor コネクタの接続例

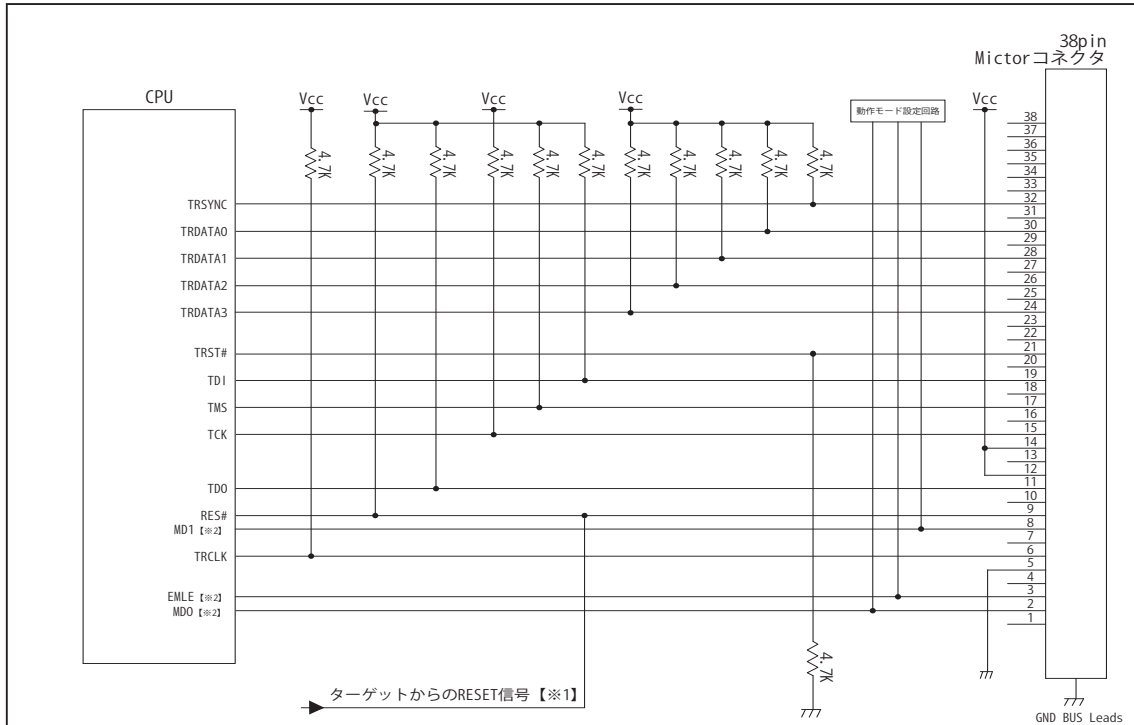


図 4. Mictor コネクタ接続図

- 図 4 に記載されている抵抗値は参考値です。
- CPU と Mictor コネクタ間の配線長はできるだけ短くして下さい。
- TRSYNC, TRDATA0-3, TRCLK, TCK, TRST#, TDO, TMS, TDI の各信号はエミュレータが占有します。他の回路と接続しないで下さい。
- トレース信号 (TRSYNC, TRDATA0-3, TRCLK) は高速で動作します。出来るだけ他の信号との近接は避け、等長配線になるようにして下さい。
- Mictor コネクタの中央に配置されている GND BUS Leads は GND に接続して下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-3. 接続時の注意事項」を参照して下さい。

3. 接続参考図

3-3. 接続時の注意事項

3-3-1. EMLE 端子

EMLE 端子はエミュレータと結線するかしないかで、処理の仕方が異なります。

図5～図6の接続参考図を参考にして下さい。

図5のエミュレータと結線した場合は、エミュレータ使用時にエミュレータ側からEMLE端子を制御するため、プルダウン処理として下さい。

図6のエミュレータと結線しない場合は、エミュレータ使用時にHi、マイコン単体動作時にLowとするようなスイッチもしくはジャンパーで切り替える回路として下さい。

また、この時エミュレータ用コネクタのEMLEピンは未接続として下さい。

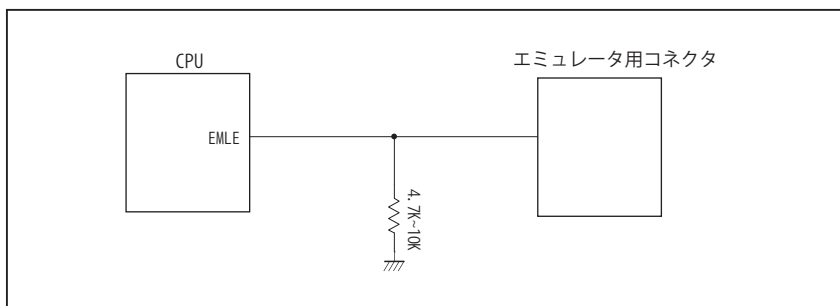


図 5. エミュレータと結線した時の接続参考図

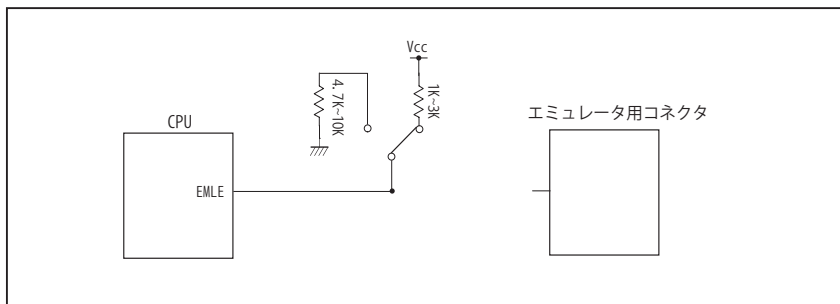


図 6. エミュレータと結線しない時の接続参考図

3. 接続参考図

3-3. 接続時の注意事項

3-3-2. MD0, MD1 端子

MD0, MD1 端子は、使用する動作モードにあわせて、プルアップもしくはプルダウン処理が必要です。
下に示す図7～図9のいずれかの回路として下さい。

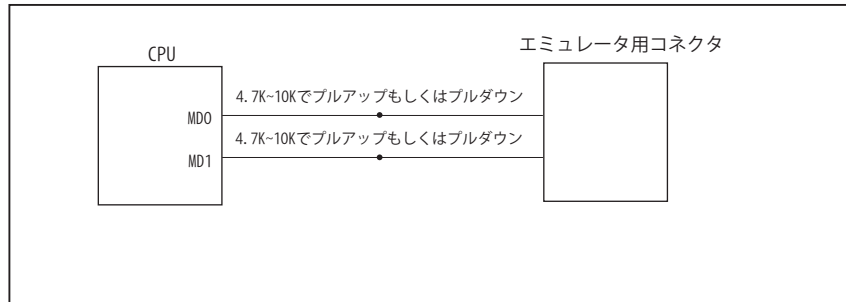


図 7. 接続参考図①

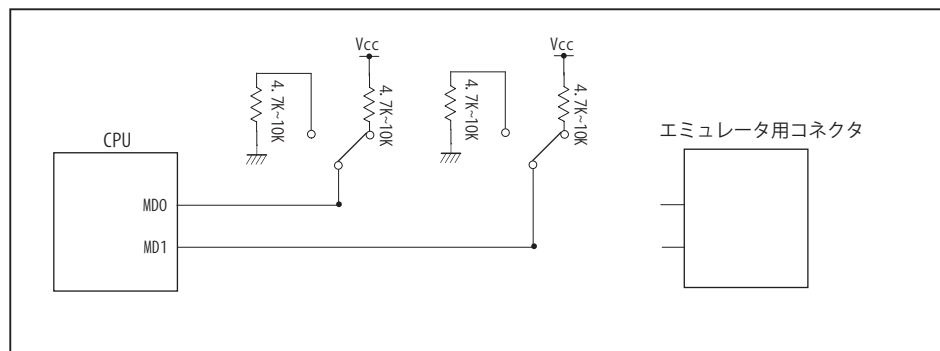


図 8. 接続参考図②

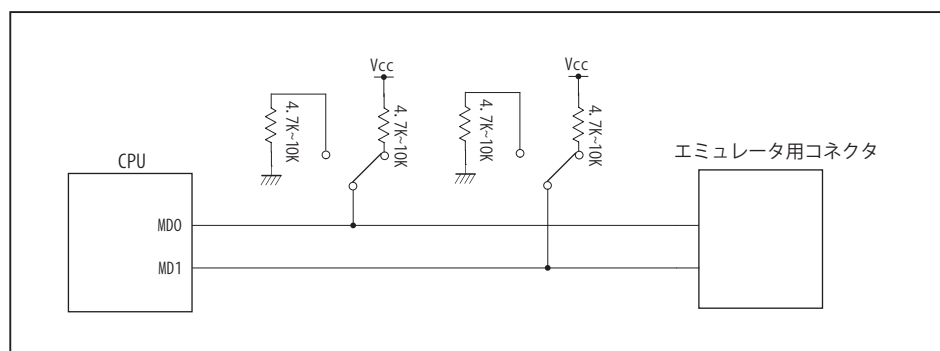


図 9. 接続参考図③

4. 使用上の注意・制限事項

- (1) デバッガとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行ってください。
- (2) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行ってください。
- (3) デバッガ起動時に RES# 端子が Low の場合、「error(18) : Reset Error」と表示され正常に起動出来ません。
- (4) デバッグコネクタの GND 端子は全てターゲットの GND へ接続して下さい。未接続のピンがあると動作が不安定になる場合があります。
- (5) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) DMAC はユーザプログラムをブレイクしている状態でも機能しています。転送要求が発生すると DMA 転送を実行します。
- (7) ウォッチドックタイマ (WDT) は、ブレイク中カウントアップを停止します。
- (8) エミュレータ用の端子は、他の端子機能とマルチプレクスされています。エミュレータを利用してデバッグする際は、エミュレータ用の端子が有効になり、マルチプレクスされている他の端子機能は使用出来ません。使用出来ない端子機能については、CPU のマニュアルをご参照下さい。
- (9) RES# 端子が Low 状態のままユーザプログラムをブレイクしないで下さい。
- (10) ユーザプログラム実行中にクロック発生回路のレジスタの値をダンプウィンドウなどから変更しないで下さい。
- (11) デバッグに使用したマイコンは、フラッシュの書き換えを繰り返しており、ストレスがかかっています。そのため量産製品には使用しないで下さい。

5. 改版履歴

第1版：2013.08/16 ・初版

第2版：2014.04/14 ・38pin AUD インターフェースに正式対応。
・「3-3. 接続時の注意事項」を追加。
・「4. 使用上の注意・制限事項」の内容を変更。

■ RX62N, RX621

1. 仕様

- ・対象 CPU タイプ : RX62N, RX621
 - ・対象 CPU 型名 : R5F562N7, R6F562N8, R5F56216, R5F56217, R5F56218
 - ・動作周波数 : CPU の動作周波数範囲
 - ・対応動作モード : シングルチップモード
 - ・インターフェイス : ルネサスエレクトロニクス E1, E20 互換 H-UDI, AUD インターフェース
 - ・適用本体 : DW-R1 本体 (14pin H-UDI / 38pin ^{【注1】} AUD インターフェース)
: DS-R1 本体 (14pin H-UDI / 38pin ^{【注1】} AUD インターフェース)
- 【注1】 38pin AUD インターフェース (型番 DSC-R1-M38) はオプションです。

2. コネクタのピン配置

表 1、表 2 にデバッグと接続するためのユーザシステム側ピン配置表を示します。

表 1 H-UDI インターフェース ピン配置表

ピン番号	信号名	入出力	RX62N, RX621 ピン番号				
			176 ピン LFBGA	145 ピン TFLGA	144 ピン LQFP	100 ピン LQFP	85 ピン TFLGA
1	TCK	入力	M1	J2	30	21	G3
2	GND	—					
3	TRST#	入力	K4	H2	25	16	E3
4	EMLE ^{【※3】}	入出力	D1	D1	10	2	D2
5	TDO	出力	K3	K4	31	22	H3
6	N.C.	—					
7	MD1 ^{【※3】}	入出力	G2	G3	15	6	C7
8	Vcc ^{【※1】}	—					
9	TMS	入力	J3	K3	28	19	H1
10	MDO ^{【※3】}	入出力	G3	G4	16	7	D3
11	TDI	入力	L1	K1	29	20	H2
12	GND	—					
13	RES#	入出力	H4	H4	19	10	D4
14	GND ^{【※2】}	—					

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にしてください。

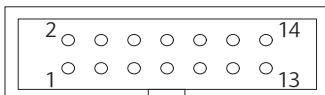
【※1】 H-UDI インターフェースの 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、H-UDI ケーブルの接続を検出しています。

【※3】 EMLE, MD1, MDO 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、各端子はプルアップもしくはプルダウン処理が必要です。

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2. 54DSA (71) (ヒロセ電機)



【注意】 コネクタのピン番号の数は従来のSH、H8と異なりますのでご注意ください。

図 1. H-UDI コネクタ・ピン配置図

表2 Mictor インターフェース ピン配置表

ピン番号	信号名	入出力	RX62N, RX621 ピン番号				
			176 ピン LFBGA	145 ピン TFLGA	144 ピン LQFP	100 ピン LQFP	85 ピン TFLGA
1	N.C.	—					
2	MD0 【※3】	入出力	G3	G4	16	7	D3
3	EMLE 【※3】	入出力	D1	D1	10	2	D2
4	N.C.	—					
5	GND 【※2】	—					
6	TRCLK	出力	F15	L8	58	【※4】	【※4】
7	N.C.	—					
8	MD1 【※3】	入出力	G2	G3	15	6	C7
9	RES#	入出力	H4	H4	19	10	D4
10	N.C.	—					
11	TDO	出力	K3	K4	31	22	H3
12	Vcc	—					
13	N.C.	—					
14	Vcc 【※1】	—					
15	TCK	入力	M1	J2	30	21	G3
16	N.C.	—					
17	TMS	入力	J3	K3	28	19	H1
18	N.C.	—					
19	TDI	入力	L1	K1	29	20	H2
20	N.C.	—					
21	TRST#	入力	K4	H2	25	16	E3
22	N.C.	—					
23	N.C.	—					
24	TRDATA3	出力	H12	M7	51	【※4】	【※4】
25	N.C.	—					
26	TRDATA2	出力	G14	N7	52	【※4】	【※4】
27	N.C.	—					
28	TRDATA1	出力	F13	L9	64	【※4】	【※4】
29	N.C.	—					
30	TRDATA0	出力	E12	M10	65	【※4】	【※4】
31	N.C.	—					
32	TRSYNC	出力	F12	K8	63	【※4】	【※4】
33	N.C.	—					
34	N.C.	—					
35	N.C.	—					
36	N.C.	—					
37	N.C.	—					
38	N.C.	—					

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続して下さい。

【※1】 12pin, 14pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッガからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッガ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッガは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、Mictor インターフェースケーブルの接続を検出しています。

【※3】 EMLE, MD1, MD0 端子は、エミュレータに結線しなくても動作させる事が可能です。
その場合、各端子はプルアップもしくはプルダウン処理が必要です。

【※4】 このパッケージの CPU はトレース端子が付いていない為、未接続して下さい。

推奨コネクタ型番
2-5767004-2 (Tyco Electronics)

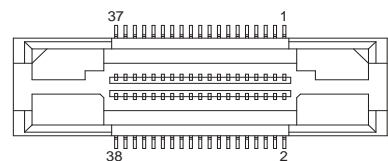


図2 Mictor 38pin コネクタ・ピン配置図

3. 接続参考図

3-1. H-UDI コネクタの接続例

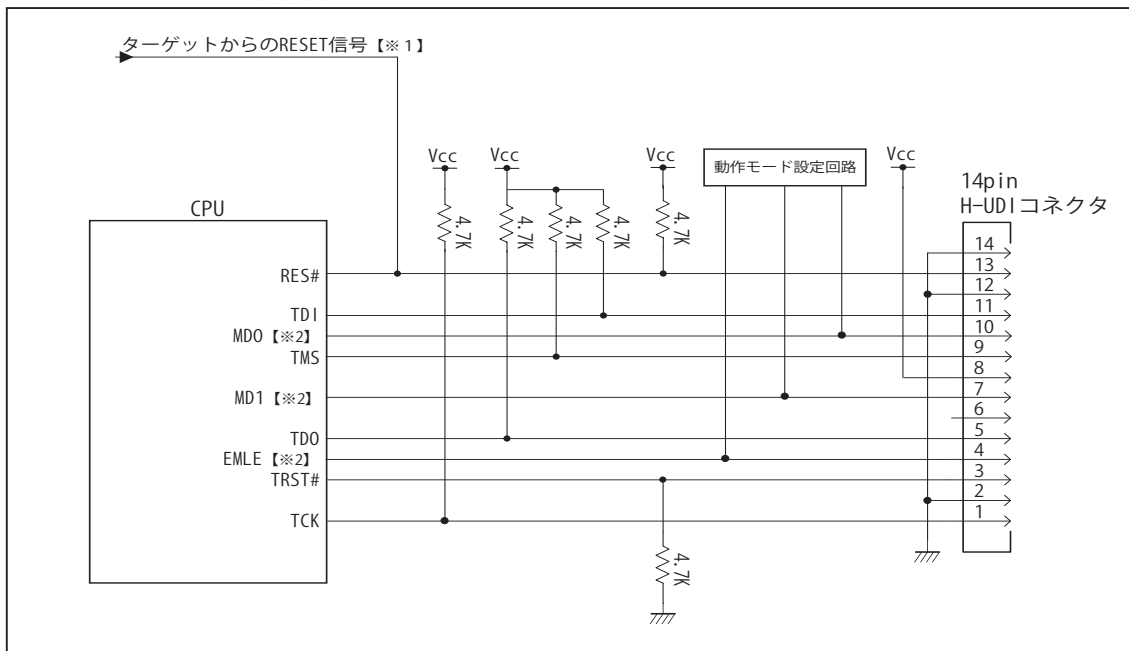


図 3. H-UDI コネクタ接続図

- 図 3 に記載されている抵抗値は参考値です。
- CPU と H-UDI コネクタ間の配線長はできるだけ短くして下さい。
- TCK, TRST#, TDO, TMS, TDI の各信号はエミュレータが占有します。他の回路と接続しないで下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-3. 接続時の注意事項」を参照して下さい。

3. 接続参考図

3-2. Mictor コネクタの接続例

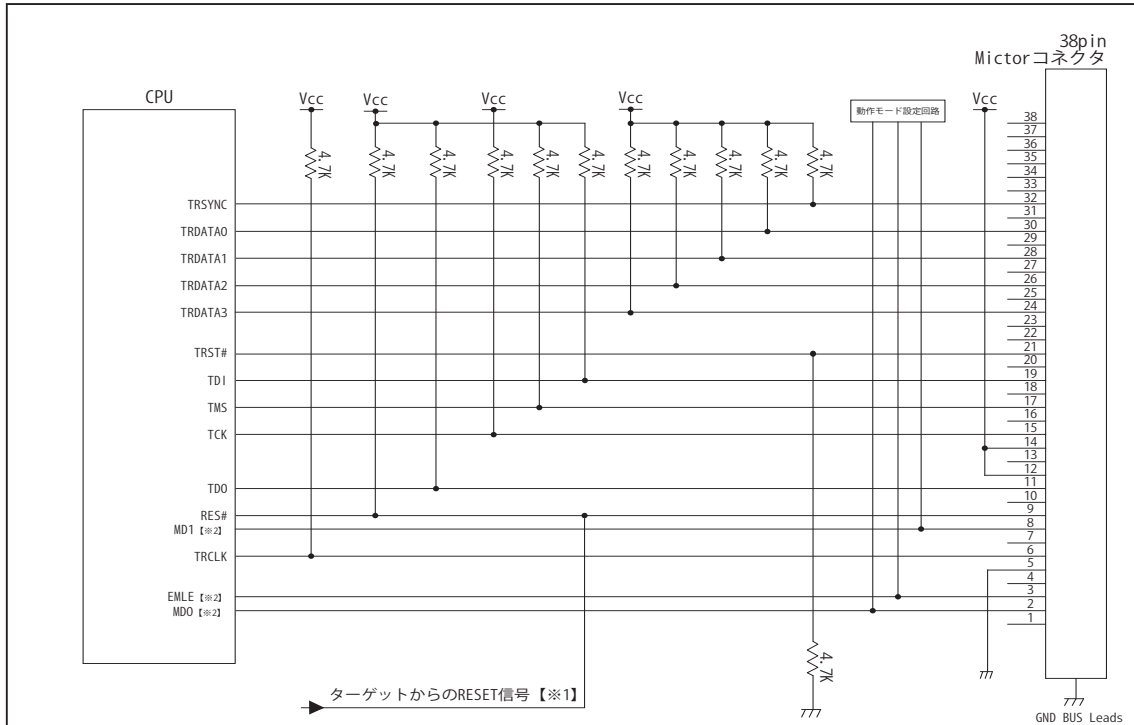


図 4. Mictor コネクタ接続図

- 図 4 に記載されている抵抗値は参考値です。
- CPU と Mictor コネクタ間の配線長はできるだけ短くして下さい。
- TRSYNC, TRDATA0-3, TRCLK, TCK, TRST#, TDO, TMS, TDI の各信号はエミュレータが占有します。他の回路と接続しないで下さい。
- トレース信号 (TRSYNC, TRDATA0-3, TRCLK) は高速で動作します。出来るだけ他の信号との近接は避け、等長配線になるようにして下さい。
- Mictor コネクタの中央に配置されている GND BUS Leads は GND に接続して下さい。

【※ 1】 RESET 回路はオープンコレクタ出力として下さい。

【※ 2】 詳細については「3-3. 接続時の注意事項」を参照して下さい。

3. 接続参考図

3-3. 接続時の注意事項

3-3-1. EMLE 端子

EMLE 端子はエミュレータと結線するかしないかで、処理の仕方が異なります。

図5～図6の接続参考図を参考にしてください。

図5のエミュレータと結線した場合は、エミュレータ使用時にエミュレータ側からEMLE端子を制御するため、プルダウン処理として下さい。

図6のエミュレータと結線しない場合は、エミュレータ使用時にHi、マイコン単体動作時にLowとするようなスイッチもしくはジャンパーで切り替える回路として下さい。

また、この時エミュレータ用コネクタのEMLEピンは未接続として下さい。

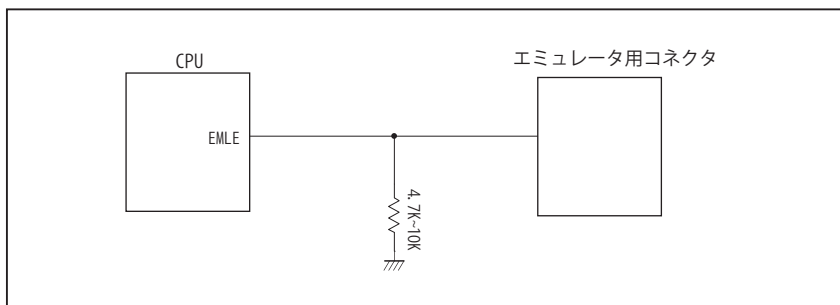


図5. エミュレータと結線した時の接続参考図

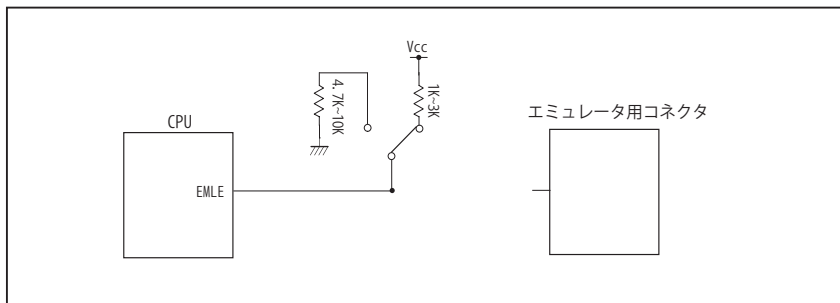


図6. エミュレータと結線しない時の接続参考図

3. 接続参考図

3-3. 接続時の注意事項

3-3-2. MD0, MD1 端子

MD0, MD1 端子は、使用する動作モードにあわせて、プルアップもしくはプルダウン処理が必要です。
下に示す図7～図9のいずれかの回路として下さい。

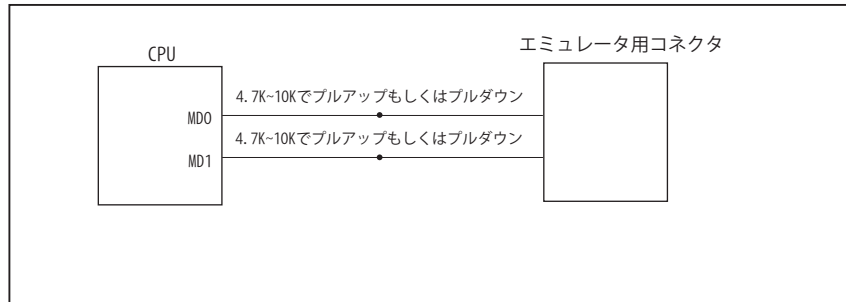


図 7. 接続参考図①

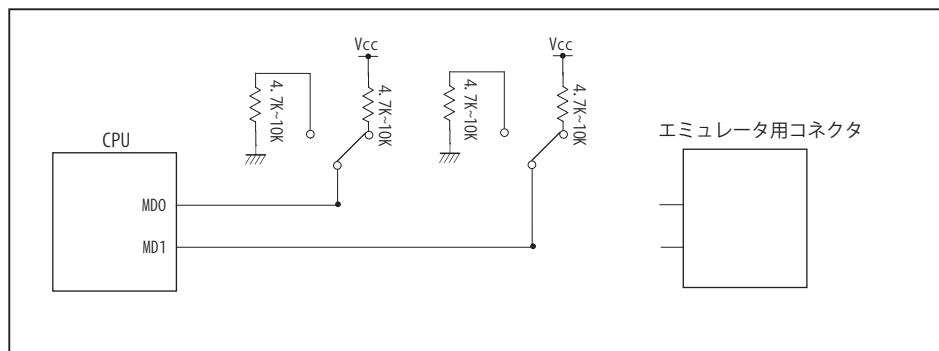


図 8. 接続参考図②

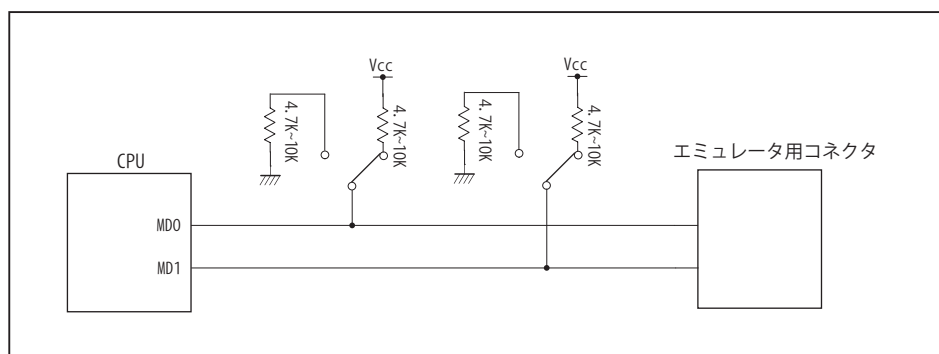


図 9. 接続参考図③

4. 使用上の注意・制限事項

- (1) デバッガとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行ってください。
- (2) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行ってください。
- (3) デバッガ起動時に RES#, WAIT# 端子のいずれかが Low の場合、「error(18) : Reset Error」と表示され正常に起動出来ません。
- (4) デバッグコネクタの GND 端子は全てターゲットの GND へ接続して下さい。未接続のピンがあると動作が不安定になる場合があります。
- (5) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) DMAC はユーザプログラムをブレークしている状態でも機能しています。転送要求が発生すると DMA 転送を実行します。
- (7) ウォッチドックタイマ (WDT) は、ブレーク中カウントアップを停止します。
- (8) エミュレータ用の端子は、他の端子機能とマルチプレクスされています。エミュレータを利用してデバッグする際は、エミュレータ用の端子が有効になり、マルチプレクスされている他の端子機能は使用出来ません。使用出来ない端子機能については、CPU のマニュアルをご参照下さい。
- (9) RES#, WAIT# 端子のいずれかが Low 状態のままユーザプログラムをブレークしないで下さい。
- (10) ユーザプログラム実行中にクロック発生回路のレジスタの値をダンプウィンドウなどから変更しないで下さい。
- (11) デバッグに使用したマイコンは、フラッシュの書き換えを繰り返しており、ストレスがかかっています。そのため量産製品には使用しないで下さい。

5. 改版履歴

第1版：2013.08/16 ・初版

第2版：2014.04/14 ・38pin AUD インターフェースに正式対応。
・「3-3. 接続時の注意事項」を追加。
・「4. 使用上の注意・制限事項」の内容を変更。

■ RX62T

1. 仕様

- ・対象 CPU タイプ : RX62T
 - ・対象 CPU 型名 : R5F562T6, R5F562T7, R5F562TA
 - ・動作周波数 : CPU の動作周波数範囲
 - ・対応動作モード : シングルチップモード
 - ・インターフェイス : ルネサスエレクトロニクス E1, E20 互換 H-UDI, AUD インターフェース
 - ・適用本体 : DW-R1 本体 (14pin H-UDI / 38pin ^{【注1】} AUD インターフェース)
 : DS-R1 本体 (14pin H-UDI / 38pin ^{【注1】} AUD インターフェース)
- 【注1】 38pin AUD インターフェース (型番 DSC-R1-M38) はオプションです。

2. コネクタのピン配置

表1、表2にデバッグと接続するためのユーザシステム側ピン配置表を示します。

表1 H-UDI インターフェース ピン配置表

ピン番号	信号名	入出力	RX62T ピン番号			
			112 ピン LQFP	100 ピン LQFP	80 ピン LQFP	64 ピン LQFP
1	TCK	入力	27	21	19	15
2	GND	—				
3	TRST#	入力	111	18	16	12
4	EMLE ^{【※3】}	入出力	2	2	1	1
5	TDO	出力	28	22	20	16
6	N.C.	—				
7	MD1 ^{【※3】}	入出力	6	6	5	4
8	Vcc ^{【※1】}	—				
9	TMS	入力	112	19	17	13
10	MDO ^{【※3】}	入出力	7	7	6	5
11	TDI	入力	26	20	18	14
12	GND	—				
13	RES#	入出力	10	10	9	6
14	GND ^{【※2】}	—				

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にしてください。

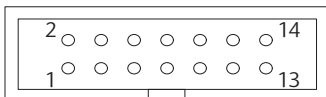
【※1】 H-UDI インターフェースの 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、H-UDI ケーブルの接続を検出しています。

【※3】 EMLE, MD1, MDO 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、各端子はプルアップもしくはプルダウン処理が必要です。

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.540SA(71) (ヒロセ電機)



【注意】 コネクタのピン番号の数え方は従来のSH、H8と異なりますのでご注意ください。

図 1. H-UDI コネクタ・ピン配置図

表2 Mictor インターフェース ピン配置表

ピン番号	信号名	入出力	RX62T ピン番号			
			112ピン LQFP	100ピン LQFP	80ピン LQFP	64ピン LQFP
1	N.C.	—				
2	MD0【※3】	入出力	7	7	6	5
3	EMLE【※3】	入出力	2	2	1	1
4	N.C.	—				
5	GND【※2】	—				
6	TRCLK	出力	54	23	【※4】	【※4】
7	N.C.	—				
8	MD1【※3】	入出力	6	6	5	4
9	RES#	入出力	10	10	9	6
10	N.C.	—				
11	TDO	出力	28	22	20	16
12	Vcc	—				
13	N.C.	—				
14	Vcc【※1】	—				
15	TCK	入力	27	21	19	15
16	N.C.	—				
17	TMS	入力	112	19	17	13
18	N.C.	—				
19	TDI	入力	26	20	18	14
20	N.C.	—				
21	TRST#	入力	111	18	16	12
22	N.C.	—				
23	N.C.	—				
24	TRDATA3	出力	55	24	【※4】	【※4】
25	N.C.	—				
26	TRDATA2	出力	56	25	【※4】	【※4】
27	N.C.	—				
28	TRDATA1	出力	57	26	【※4】	【※4】
29	N.C.	—				
30	TRDATA0	出力	58	27	【※4】	【※4】
31	N.C.	—				
32	TRSYNC	出力	59	28	【※4】	【※4】
33	N.C.	—				
34	N.C.	—				
35	N.C.	—				
36	N.C.	—				
37	N.C.	—				
38	N.C.	—				

- ・入出力はCPUから見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にして下さい。

【※1】 12pin、14pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、Mictor インターフェースケーブルの接続を検出しています。

【※3】 EMLE, MD1, MD0 端子は、エミュレータに結線しなくても動作させる事が可能です。

その場合、各端子はプルアップもしくはプルダウン処理が必要です。

【※4】 このパッケージの CPU はトレース端子が付いていない為、接続は未接続として下さい。

推奨コネクタ型番
2-5767004-2 (Tyco Electronics)

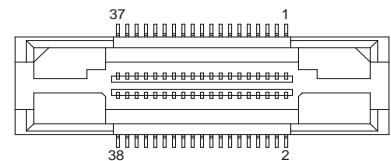


図2. AUD 38pin コネクタ・ピン配置図

3. 接続参考図

3-1. H-UDI コネクタの接続例

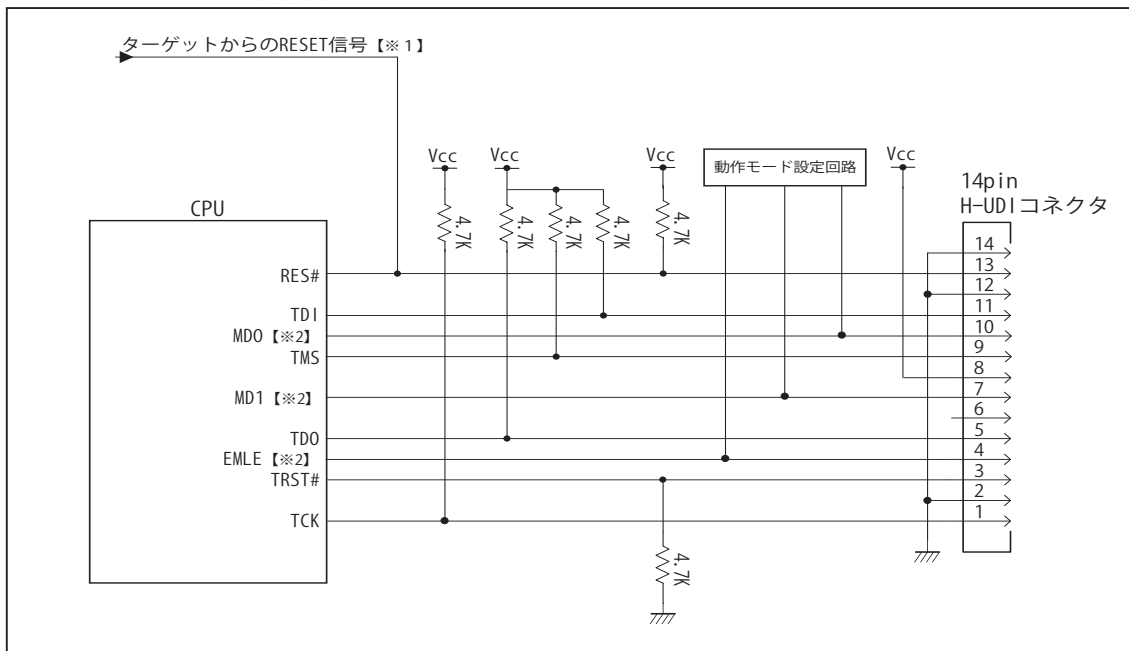


図 3. H-UDI コネクタ接続図

- 図 3 に記載されている抵抗値は参考値です。
- CPU と H-UDI コネクタ間の配線長はできるだけ短くして下さい。
- TCK, TRST#, TDO, TMS, TDI の各信号はエミュレータが占有します。他の回路と接続しないで下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-3. 接続時の注意事項」を参照して下さい。

3. 接続参考図

3-2. Mictor コネクタの接続例

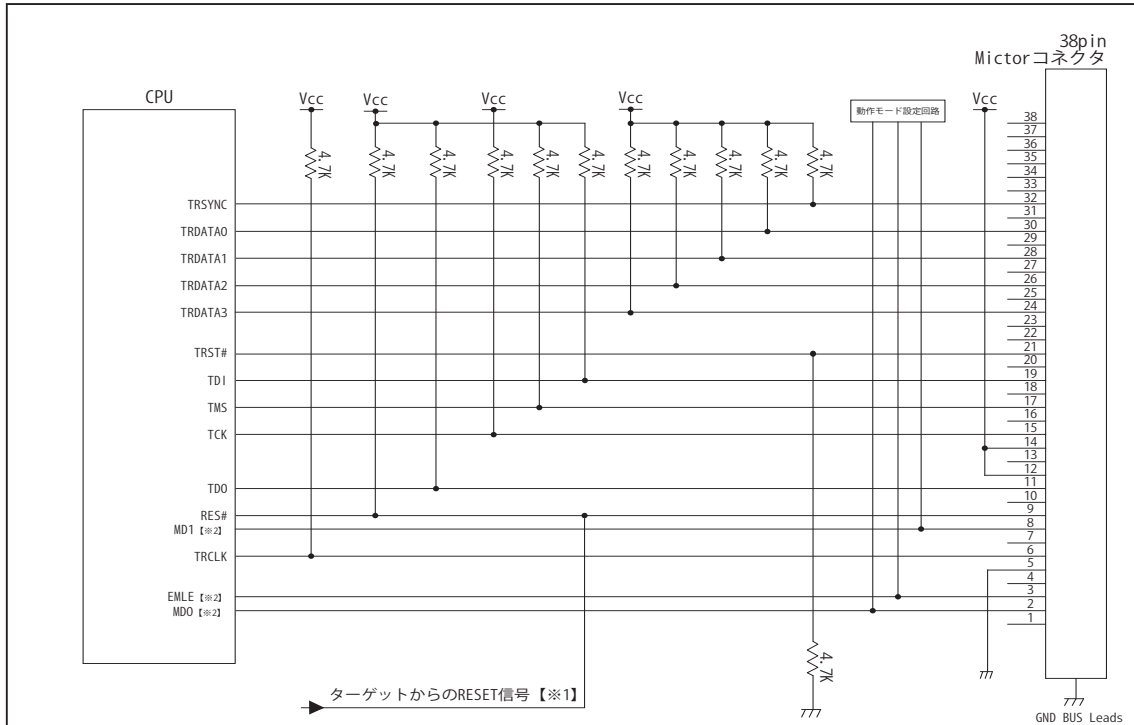


図 4. Mictor コネクタ接続図

- 図 4 に記載されている抵抗値は参考値です。
- CPU と Mictor コネクタ間の配線長はできるだけ短くして下さい。
- TRSYNC, TRDATA0-3, TRCLK, TCK, TRST#, TDO, TMS, TDI の各信号はエミュレータが占有します。他の回路と接続しないで下さい。
- トレース信号 (TRSYNC, TRDATA0-3, TRCLK) は高速で動作します。出来るだけ他の信号との近接は避け、等長配線になるようにして下さい。
- Mictor コネクタの中央に配置されている GND BUS Leads は GND に接続して下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-3. 接続時の注意事項」を参照して下さい。

3. 接続参考図

3-3. 接続時の注意事項

3-3-1. EMLE 端子

EMLE 端子はエミュレータと結線するかしないかで、処理の仕方が異なります。

図5～図6の接続参考図を参考にして下さい。

図5のエミュレータと結線した場合は、エミュレータ使用時にエミュレータ側からEMLE端子を制御するため、プルダウン処理として下さい。

図6のエミュレータと結線しない場合は、エミュレータ使用時にHi、マイコン単体動作時にLowとするようなスイッチもしくはジャンパーで切り替える回路として下さい。

また、この時エミュレータ用コネクタのEMLEピンは未接続として下さい。

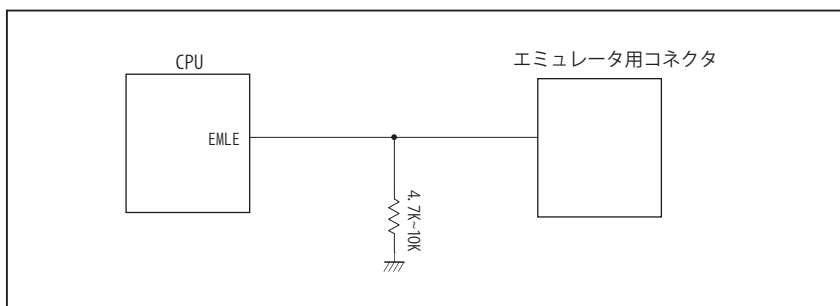


図5. エミュレータと結線した時の接続参考図

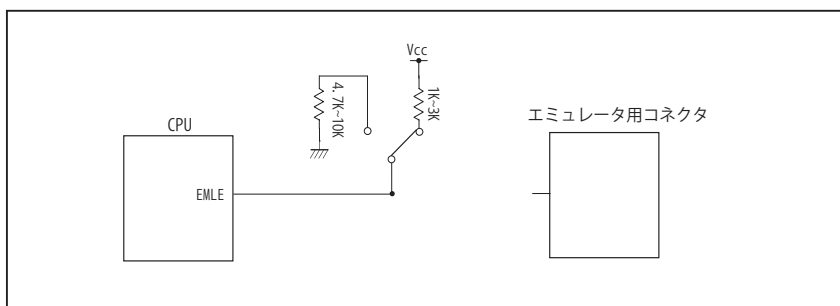


図6. エミュレータと結線しない時の接続参考図

3. 接続参考図

3-3. 接続時の注意事項

3-3-2. MD0, MD1 端子

MD0, MD1 端子は、使用する動作モードにあわせて、プルアップもしくはプルダウン処理が必要です。
下に示す図7～図9のいずれかの回路として下さい。

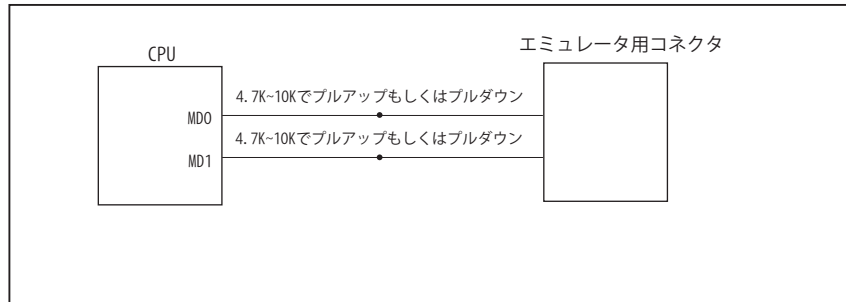


図 7. 接続参考図①

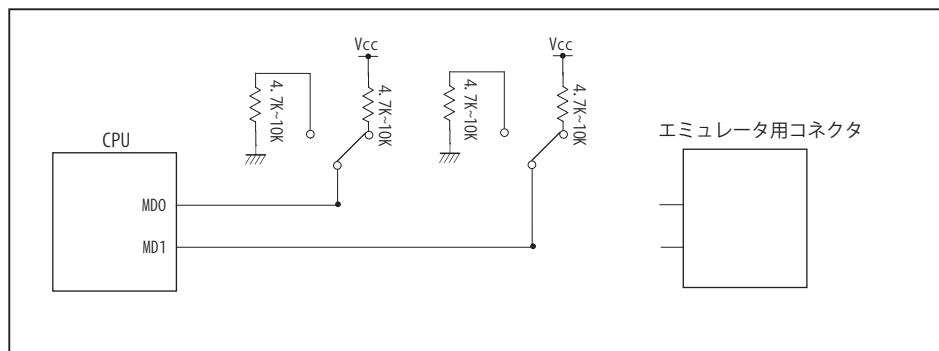


図 8. 接続参考図②

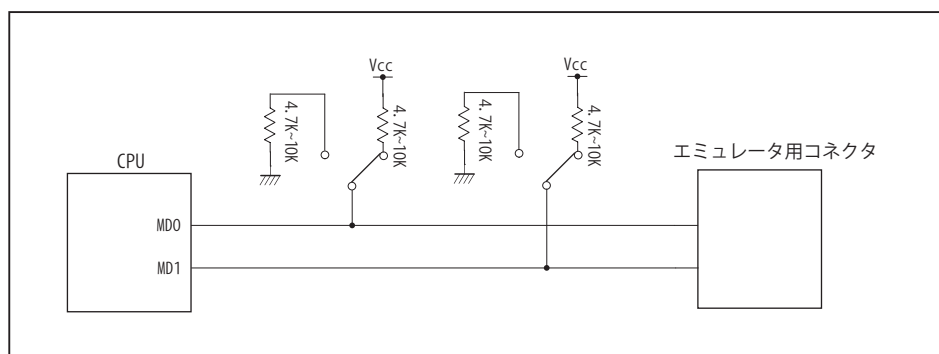


図 9. 接続参考図③

4. 使用上の注意・制限事項

- (1) デバッガとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行ってください。
- (2) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行ってください。
- (3) デバッガ起動時に RES# 端子が Low の場合、「error(18) : Reset Error」と表示され正常に起動出来ません。
- (4) デバッグコネクタの GND 端子は全てターゲットの GND へ接続して下さい。未接続のピンがあると動作が不安定になる場合があります。
- (5) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) DMAC はユーザプログラムをブレイクしている状態でも機能しています。転送要求が発生すると DMA 転送を実行します。
- (7) ウォッチドックタイマ (WDT) は、ブレイク中カウントアップを停止します。
- (8) エミュレータ用の端子は、他の端子機能とマルチプレクスされています。エミュレータを利用してデバッグする際は、エミュレータ用の端子が有効になり、マルチプレクスされている他の端子機能は使用出来ません。使用出来ない端子機能については、CPU のマニュアルをご参照下さい。
- (9) RES# 端子が Low 状態のままユーザプログラムをブレイクしないで下さい。
- (10) ユーザプログラム実行中にクロック発生回路のレジスタの値をダンプウィンドウなどから変更しないで下さい。
- (11) デバッグに使用したマイコンは、フラッシュの書き換えを繰り返しており、ストレスがかかっています。そのため量産製品には使用しないで下さい。

5. 改版履歴

第1版：2013.08/16 ・初版

第2版：2014.04/14 ・38pin AUD インターフェースに正式対応。
・「3-3. 接続時の注意事項」を追加。
・「4. 使用上の注意・制限事項」の内容を変更。

■ RX630

1. 仕様

- ・対象 CPU タイプ : RX630
- ・対象 CPU 型名 : R5F56307, R5F56308, R5F5630A, R5F5630B, R5F5630D, R5F5630E
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : シングルチップモード, ユーザブートモード
- ・インターフェイス : ルネサスエレクトロニクス E1, E20 互換 H-UDI / AUD / FINE インターフェース
- ・適用本体 : DW-R1 本体 (14pin H-UDI / 38pin ^{【注1】}AUD / 14pin FINE インターフェース)
 : DS-R1 本体 (14pin H-UDI / 38pin ^{【注1】}AUD / 14pin FINE インターフェース)
【注1】 38pin AUD インターフェース (型番 DSC-R1-M38) はオプションです。

2. コネクタのピン配置

表1～表3にデバッグと接続するためのユーザシステム側ピン配置表を示します。

表1 H-UDI インターフェース ピン配置表

ピン番号	信号名	入出力	RX630 ピン番号				
			176 ピン LQFP	145 ピン TFLGA	144 ピン LQFP	100 ピン LQFP	80 ピン LQFP
1	TCK	入力	34	K1	30	21	19
2	GND	—					
3	TRST#	入力	17	J1	25	16	15
4	EMLE ^{【※3】}	入出力	10	E4	10	2	2
5	TDO	出力	35	K2	31	22	20
6	N.C.	—					
7	MD ^{【※3】}	入出力	18	G3	16	7	6
8	Vcc ^{【※1】}	—					
9	TMS	入力	30	K3	28	19	17
10	PC7 ^{【※3】}	入出力	76	N9	60	45	35
11	TDI	入力	31	J4	29	20	18
12	GND	—					
13	RES#	入出力	21	G2	19	10	9
14	GND ^{【※2】}	—					

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にしてください。

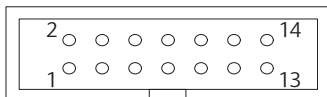
【※1】 H-UDI インターフェースの 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、H-UDI ケーブルの接続を検出しています。

【※3】 EMLE, MD, PC7 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、各端子はプルアップもしくはプルダウン処理が必要です。

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2. 54DSA (71) (ヒロセ電機)



【注意】 コネクタのピン番号の数は従来のSH、H8と異なりますのでご注意ください。

図 1. H-UDI コネクタ・ピン配置図

表2 Mictor インターフェース ピン配置表

ピン番号	信号名	入出力	RX630 ピン番号				
			176 ピン LQFP	145 ピン TFLGA	144 ピン LQFP	100 ピン LQFP	80 ピン LQFP
1	N.C.	—					
2	PC7【※3】	入出力	76	N9	60	45	35
3	EMLE【※3】	入出力	10	E4	10	2	2
4	N.C.	—					
5	GND【※2】	—					
6	TRCLK	出力	116	L8	58	【※4】	【※4】
7	N.C.	—					
8	MD【※3】	入出力	18	G3	16	7	6
9	RES#	入出力	21	G2	19	10	9
10	N.C.	—					
11	TDO	出力	35	K2	31	22	20
12	Vcc	—					
13	N.C.	—					
14	Vcc【※1】	—					
15	TCK	入力	34	K1	30	21	19
16	N.C.	—					
17	TMS	入力	30	K3	28	19	17
18	N.C.	—					
19	TDI	入力	31	J4	29	20	18
20	N.C.	—					
21	TRST#	入力	17	J1	25	16	15
22	N.C.	—					
23	N.C.	—					
24	TRDATA3	出力	111	N7	51	【※4】	【※4】
25	N.C.	—					
26	TRDATA2	出力	113	K5	52	【※4】	【※4】
27	N.C.	—					
28	TRDATA1	出力	121	M9	64	【※4】	【※4】
29	N.C.	—					
30	TRDATA0	出力	123	K9	65	【※4】	【※4】
31	N.C.	—					
32	TRSYNC	出力	119	N10	63	【※4】	【※4】
33	N.C.	—					
34	N.C.	—					
35	N.C.	—					
36	N.C.	—					
37	N.C.	—					
38	N.C.	—					

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にして下さい。

【※1】 12pin、14pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、Mictor インターフェースケーブルの接続を検出しています。

【※3】 EMLE、MD、PC7 端子は、エミュレータに結線しなくても動作させる事が可能です。

その場合、各端子はプルアップもしくはプルダウン処理が必要です。

【※4】 このパッケージの CPU はトレース端子が付いていない為、接続は未接続として下さい。

推奨コネクタ型番
2-5767004-2 (Tyco Electronics)

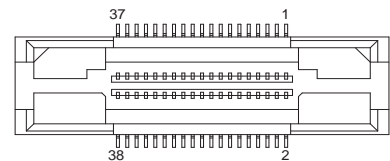


図2. AUD 38pin コネクタ・ピン配置図

表 3 FINE インターフェース ピン配置表

ピン番号	信号名	入出力	RX630 ピン番号				
			176 ピン LQFP	145 ピン TFLGA	144 ピン LQFP	100 ピン LQFP	80 ピン LQFP
1	FINEC	入力	34	K1	30	21	19
2	GND	—					
3	N.C.	—					
4	EMLE【※3】	入出力	10	E4	10	2	2
5	TxD1【※4】	出力	35	K2	31	22	20
6	N.C.	—					
7	MD/FINED	入出力	18	G3	16	7	6
8	Vcc【※1】	—					
9	N.C.	—					
10	PC7【※3】	入出力	76	N9	60	45	35
11	RxD1【※4】	入力	31	J4	29	20	18
12	GND	—					
13	RES#	入出力	21	G2	19	10	9
14	GND【※2】	—					

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にしてください。

【※1】 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッガからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッガ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッガは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、FINE インターフェースケーブルの接続を検出しています。

【※3】 EMLE, PC7 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、各端子はプルアップもしくはプルダウン処理が必要です。

【※4】 デバッグ時、TxD1, RxD1 端子は使用しませんが、接続することを推奨しています。

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)

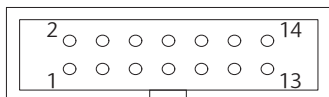


図 3. FINE コネクタ・ピン配置図

3. 接続参考図

3-1. H-UDI コネクタの接続例

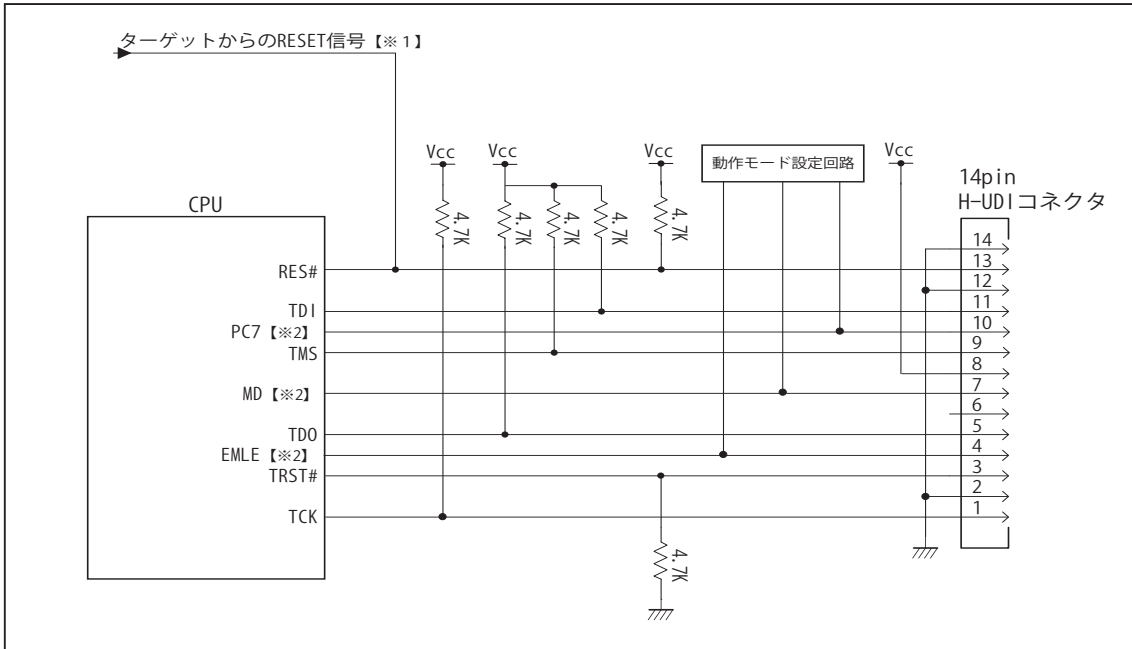


図 4. H-UDI コネクタ接続図

- ・ 図 4 に記載されている抵抗値は参考値です。
- ・ CPU と H-UDI コネクタ間の配線長はできるだけ短くして下さい。
- ・ TCK, TRST#, TDO, TMS, TDI の各信号はエミュレータが占有します。他の回路と接続しないで下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-4. 接続時の注意事項」を参照して下さい。

3. 接続参考図

3-2. Mictor コネクタの接続例

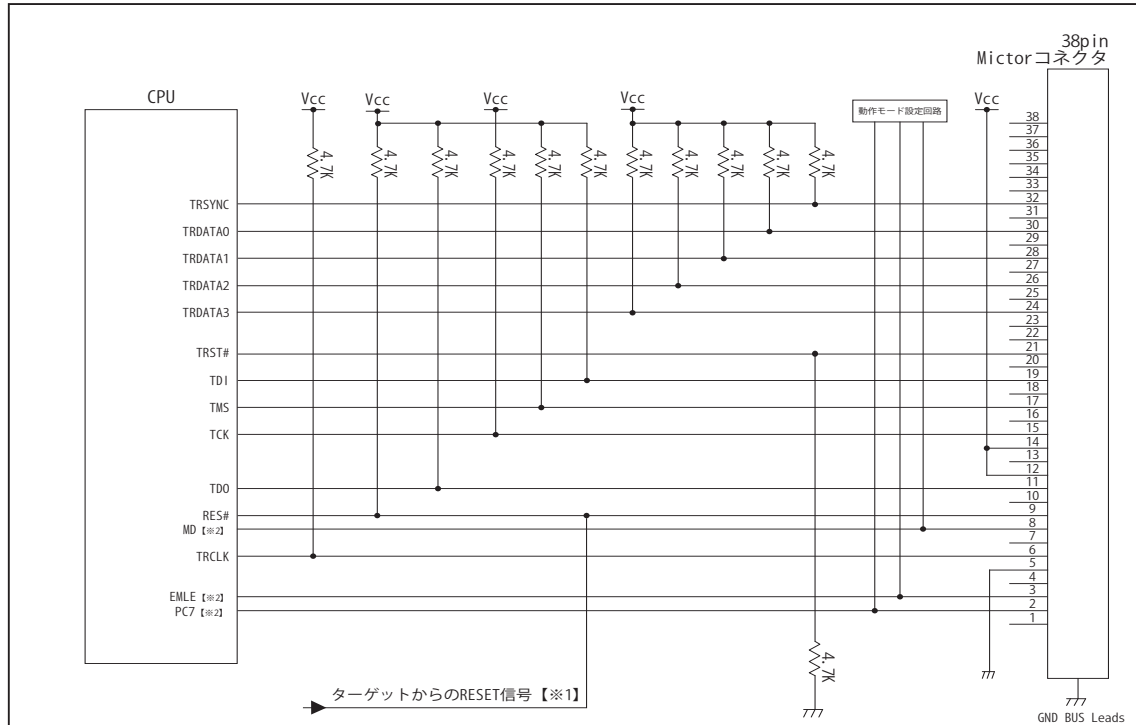


図 5. Mictor コネクタ接続図

- 図 5 に記載されている抵抗値は参考値です。
- CPU と Mictor コネクタ間の配線長はできるだけ短くして下さい。
- TRSYNC, TRDATA0-3, TRCLK, TCK, TRST#, TDO, TMS, TDI の各信号はエミュレータが占有します。他の回路と接続しないで下さい。
- トレース信号 (TRSYNC, TRDATA0-3, TRCLK) は高速で動作します。出来るだけ他の信号との近接は避け、等長配線になるようにして下さい。
- Mictor コネクタの中央に配置されている GND BUS Leads は GND に接続して下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-4. 接続時の注意事項」を参照して下さい。

3. 接続参考図

3-3. FINE 使用時の接続例

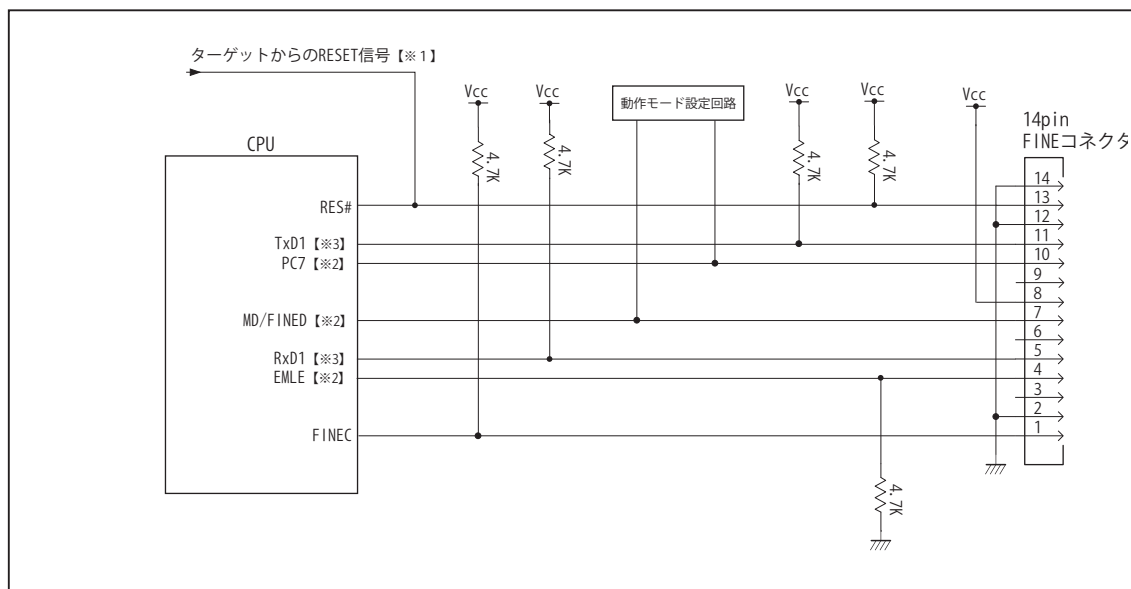


図 6. FINE 使用時接続図

- ・ 図 6 に記載されている抵抗値は参考値です。
- ・ CPU と FINE コネクタ間の配線長はできるだけ短くして下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-4. 接続時の注意事項」を参照して下さい。

【※ 3】 デバッグ時、TxD1, RxD1 端子は使用しませんが、接続することを推奨しています。

3. 接続参考図

3-4. 接続時の注意事項

3-4-1. EMLE 端子 (JTAG 使用時)

EMLE 端子は接続インターフェースと、エミュレータと結線するかしないかで、処理の仕方が異なります。

JTAG でデバッグする場合は EMLE 端子を Hi にする必要があります。

マイコン単体で動作させる場合は EMLE 端子を Low にする必要があります。

図 7～図 8 に JTAG 使用時の接続参考図を示します。

JTAG 使用時にエミュレータと結線する場合は、デバッグ時にエミュレータ側から EMLE 端子を Hi に制御するため、プルダウン処理として下さい。

JTAG 使用時にエミュレータと結線しない場合は、エミュレータ使用時に Hi、マイコン単体動作時に Low とするようなスイッチもしくはジャンパーで切り替える回路として下さい。

また、結線しない場合のエミュレータ用コネクタの EMLE ピンは未接続として下さい。

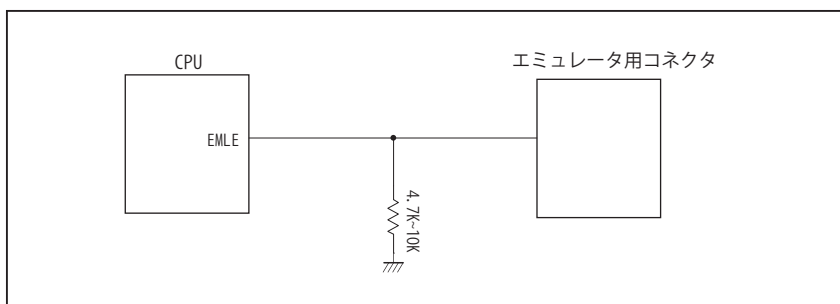


図 7. エミュレータと結線した時の接続参考図 (JTAG)

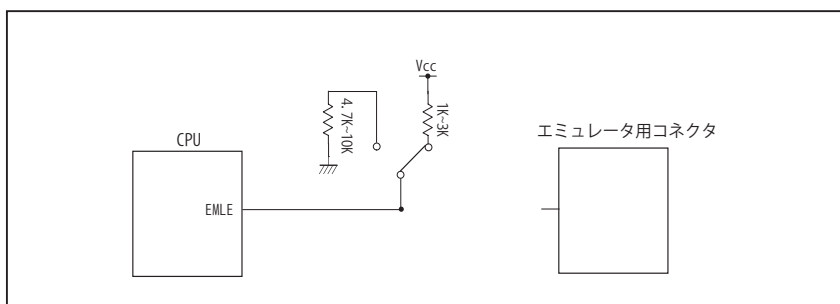


図 8. エミュレータと結線しない時の接続参考図 (JTAG)

3. 接続参考図

3-4. 接続時の注意事項

3-4-2. EMLE 端子 (FINE 使用時)

FINE を使用する場合は EMLE 端子を Low にする必要があります。

図 9～図 10 に FINE 使用時の接続参考図を示します。

FINE 使用時にエミュレータと結線する場合は、エミュレータ使用時にエミュレータ側から EMLE 端子を Low に制御するため、プルダウン処理として下さい。

FINE 使用時にエミュレータと結線しない場合は、プルダウン処理として下さい。

この時、JTAG と併用して使いたい場合には Hi と Low に切り替えられるような回路として下さい。

また、結線しない場合エミュレータ用コネクタの EMLE ピンは未接続として下さい。

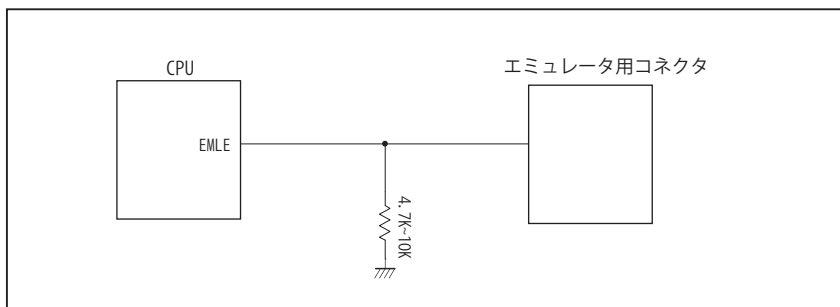


図 9. エミュレータと結線した時の接続参考図 (FINE)

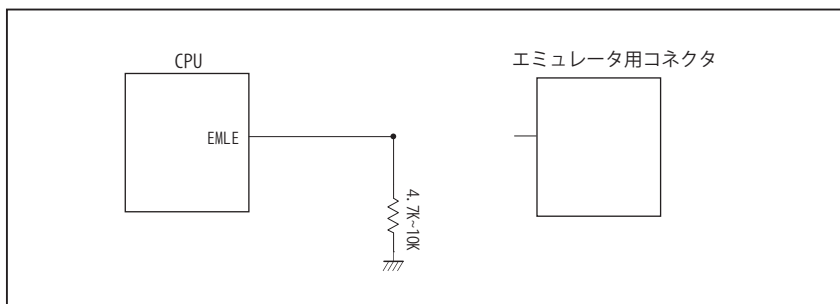


図 10. エミュレータと結線しない時の接続参考図 (FINE)

3. 接続参考図

3-4. 接続時の注意事項

3-4-3. MD 端子, PC7 端子

MD 端子と PC7 端子は、使用する動作モードにあわせて、プルアップもしくはプルダウン処理が必要です。
 JTAG 使用時は、下に示す図 11～図 13 のいずれかの回路として下さい。
 FINE 使用時は、MD/FINED 端子をエミュレータと結線する必要があるため、
 下に示す図 11 もしくは図 13 のいずれかの回路として下さい。

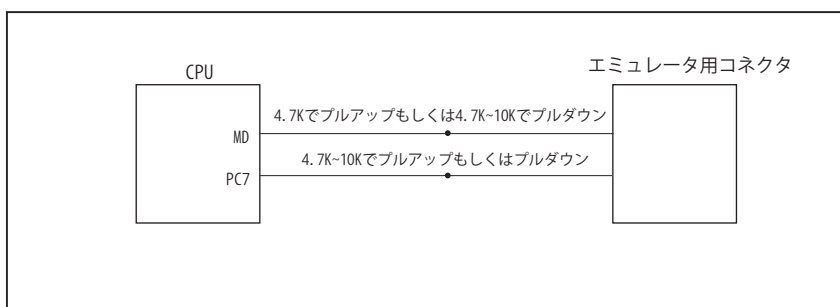


図 11. 接続参考図①

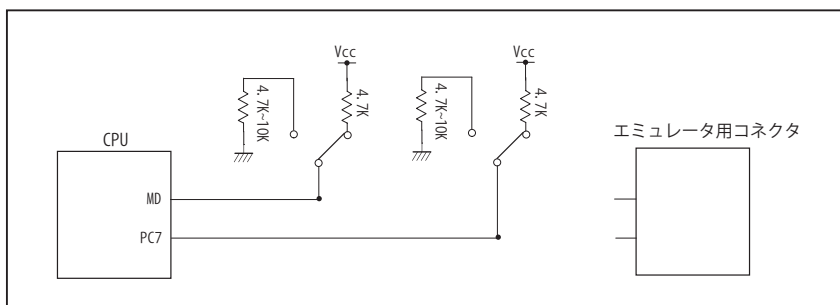


図 12. 接続参考図②

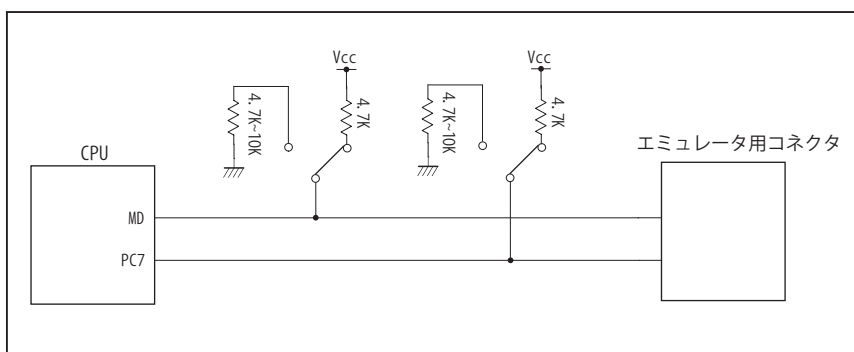


図 13. 接続参考図③

4. 使用上の注意・制限事項

- (1) デバッガとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行ってください。
- (2) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行ってください。
- (3) デバッガ起動時に RES#, WAIT# 端子のいずれかが Low の場合、「error(18) : Reset Error」と表示され正常に起動出来ません。
- (4) デバッグコネクタの GND 端子は全てターゲットの GND へ接続して下さい。未接続のピンがあると動作が不安定になる場合があります。
- (5) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) DMAC はユーザプログラムをブレークしている状態でも機能しています。転送要求が発生すると DMA 転送を実行します。
- (7) ウォッチドックタイマ (WDT) は、ブレーク中カウントアップを停止します。
- (8) エミュレータ使用時、オンチップエミュレータ用端子が有効になり、マルチプレクスされている他の端子機能は使用出来ません。使用出来ない端子機能については、CPU のマニュアルをご参照下さい。
- (9) RES#, WAIT# 端子のいずれかが Low 状態のままユーザプログラムをブレークしないで下さい。
- (10) ユーザプログラム実行中にクロック発生回路のレジスタの値をダンプウィンドウなどから変更しないで下さい。
- (11) デバッグに使用したマイコンは、フラッシュの書き換えを繰り返しており、ストレスがかかっています。そのため量産製品には使用しないで下さい。
- (12) ユーザブートモード使用時、あるいは FINE 使用時にユーザプログラム実行中に内部リセットが発生した場合、エミュレータからの制御が出来なくなります。ウォッチドッグタイマなどの内部リセットは発生させないで下さい。

5. 改版履歴

第1版：2013.09/10 ・初版

第2版：2014.04/14 ・38pin AUD インターフェースに正式対応。

- ・「3-4. 接続時の注意事項」を追加。

- ・FINE インターフェースに対応。

- ・「4. 使用上の注意・制限事項」の内容を変更。

第3版：2015.03/19 ・対応動作モードにユーザブートモードを追加。

- ・「4. 使用上の注意・制限事項」の内容を変更。

■ RX63N, RX631

1. 仕様

- ・対象 CPU タイプ : RX63N, RX631
- ・対象 CPU 型名 : R5F563NA, R5F563NB, R5F563ND, R5F563NE, R5F563NF, R5F563NG, R5F563NJ, R5F563NK, R5F563NW, R5F563NY
: R5F56316, R5F56317, R5F56318, R5F5631A, R5F5631B, R5F5631D, R5F5631E, R5F5631F, R5F5631G, R5F5631J, R5F5631K, R5F5631M, R5F5631N, R5F5631P, R5F5631W, R5F5631Y, R5F56310
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : シングルチップモード, ユーザブートモード
- ・インターフェイス : ルネサスエレクトロニクス E1, E20 互換 H-UDI / AUD / FINE インターフェース
- ・適用本体 : DW-R1 本体 (14pin H-UDI / 38pin ^{【注1】} AUD / 14pin FINE インターフェース)
: DS-R1 本体 (14pin H-UDI / 38pin ^{【注1】} AUD / 14pin FINE インターフェース)
【注1】 38pin AUD インターフェース (型番 D5C-R1-M38) はオプションです。

2. コネクタのピン配置

表 1 ~ 表 3 にデバッグと接続するためのユーザシステム側ピン配置表を示します。

表 1 H-UDI インターフェース ピン配置表

ピン番号	信号名	入出力	RX63N, RX631 ピン番号				
			177 ピン TFLGA	176 ピン LQFP	145 ピン TFLGA	144 ピン LQFP	100 ピン LQFP
1	TCK	入力	K4	34	K1	30	21
2	GND	—					
3	TRST#	入力	G4	17	J1	25	16
4	EMLE ^{【※3】}	入出力	E2	10	E4	10	2
5	TDO	出力	L3	35	K2	31	22
6	N.C.	—					
7	MD ^{【※3】}	入出力	G3	18	G3	16	7
8	Vcc ^{【※1】}	—					
9	TMS	入力	J4	30	K3	28	19
10	PC7 ^{【※3】}	入出力	N10	76	N9	60	45
11	TDI	入力	K3	31	J4	29	20
12	GND	—					
13	RES#	入出力	H3	21	G2	19	10
14	GND ^{【※2】}	—					

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にしてください。

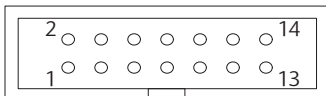
【※1】 H-UDI インターフェースの 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、H-UDI ケーブルの接続を検出しています。

【※3】 EMLE, MD, PC7 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、各端子はプルアップもしくはプルダウン処理が必要です。

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2, 54DSA (71) (ヒロセ電機)



【注意】 コネクタのピン番号の数は従来のSH, H8と異なりますのでご注意ください。

図 1. H-UDI コネクタ・ピン配置図

表 2 Mictor インターフェース ピン配置表

ピン番号	信号名	入出力	RX63N, RX631 ピン番号				
			177 ピン TFLGA	176 ピン LQFP	145 ピン TFLGA	144 ピン LQFP	100 ピン LQFP
1	N.C.	—					
2	PC7【※3】	入出力	N10	76	N9	60	45
3	EMLE【※3】	入出力	E2	10	E4	10	2
4	N.C.	—					
5	GND【※2】	—					
6	TRCLK	出力	G12	116	L8	58	【※4】
7	N.C.	—					
8	MD【※3】	入出力	G3	18	G3	16	7
9	RES#	入出力	H3	21	G2	19	10
10	N.C.	—					
11	TDO	出力	L3	35	K2	31	22
12	Vcc	—					
13	N.C.	—					
14	Vcc【※1】	—					
15	TCK	入力	K4	34	K1	30	21
16	N.C.	—					
17	TMS	入力	J4	30	K3	28	19
18	N.C.	—					
19	TDI	入力	K3	31	J4	29	20
20	N.C.	—					
21	TRST#	入力	G4	17	J1	25	16
22	N.C.	—					
23	N.C.	—					
24	TRDATA3	出力	H15	111	N7	51	【※4】
25	N.C.	—					
26	TRDATA2	出力	G13	113	K5	52	【※4】
27	N.C.	—					
28	TRDATA1	出力	E14	121	M9	64	【※4】
29	N.C.	—					
30	TRDATA0	出力	E13	123	K9	65	【※4】
31	N.C.	—					
32	TRSYNC	出力	F13	119	N10	63	【※4】
33	N.C.	—					
34	N.C.	—					
35	N.C.	—					
36	N.C.	—					
37	N.C.	—					
38	N.C.	—					

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にして下さい。

【※1】 12pin、14pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッガからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッガ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッガは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、Mictor インターフェースケーブルの接続を検出しています。

【※3】 EMLE, MD, PC7 端子は、エミュレータに結線しなくても動作させる事が可能です。

その場合、各端子はプルアップもしくはプルダウン処理が必要です。

【※4】 このパッケージの CPU はトレース端子が付いていない為、接続は未接続として下さい。

推奨コネクタ型番
2-5767004-2 (Tyco Electronics)

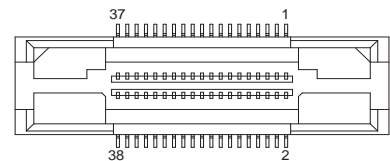


図 2. AUD 38pin コネクタ・ピン配置図

表 3 FINE インターフェース ピン配置表

ピン番号	信号名	入出力	RX63N, RX631 ピン番号				
			177 ピン TFLGA	176 ピン LQFP	145 ピン TFLGA	144 ピン LQFP	100 ピン LQFP
1	FINEC	入力	K4	34	K1	30	21
2	GND	—					
3	N.C.	—					
4	EMLE【※3】	入出力	E2	10	E4	10	2
5	TxD1【※4】	出力	L3	35	K2	31	22
6	N.C.	—					
7	MD/FINED	入出力	G3	18	G3	16	7
8	Vcc【※1】	—					
9	N.C.	—					
10	PC7【※3】	入出力	N10	76	N9	60	45
11	RxD1【※4】	入力	K3	31	J4	29	20
12	GND	—					
13	RES#	入出力	H3	21	G2	19	10
14	GND【※2】	—					

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にしてください。

【※1】 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、FINE インターフェースケーブルの接続を検出しています。

【※3】 EMLE, PC7 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、各端子はプルアップもしくはプルダウン処理が必要です。

【※4】 デバッグ時、TxD1, RxD1 端子は使用しませんが、接続することを推奨しています。

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)

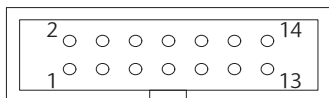


図 3. FINE コネクタ・ピン配置図

3. 接続参考図

3-1. H-UDI コネクタの接続例

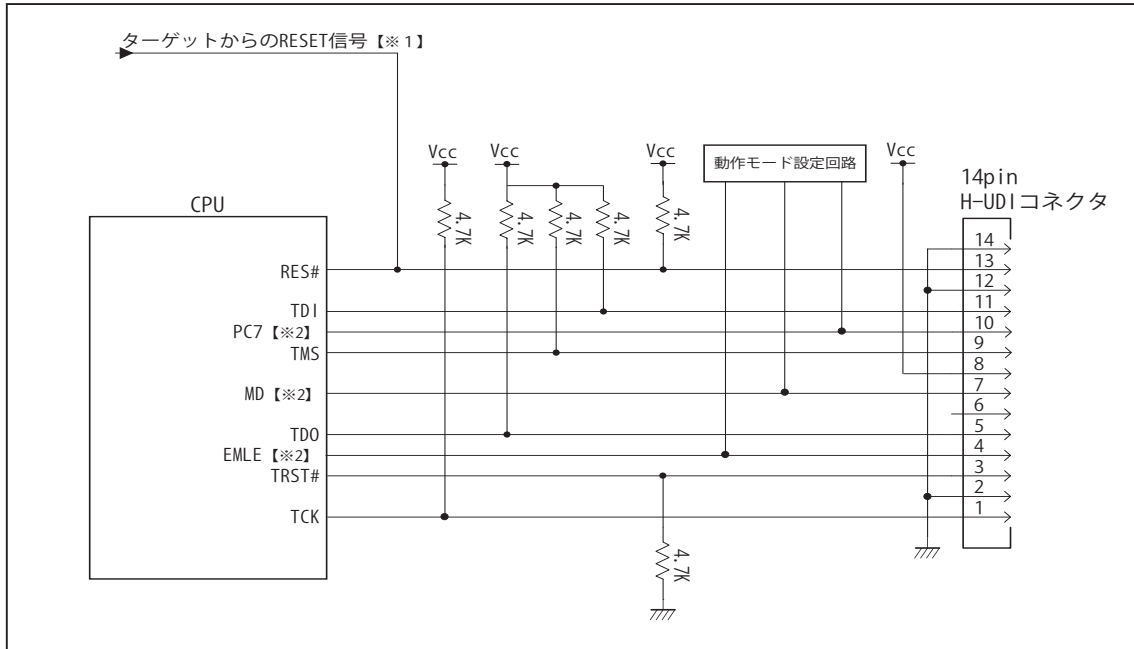


図 4. H-UDI コネクタ接続図

- ・ 図 4 に記載されている抵抗値は参考値です。
- ・ CPU と H-UDI コネクタ間の配線長はできるだけ短くして下さい。
- ・ TCK, TRST#, TDO, TMS, TDI の各信号はエミュレータが占有します。他の回路と接続しないで下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-4. 接続時の注意事項」を参照して下さい。

3. 接続参考図

3-2. Mictor コネクタの接続例

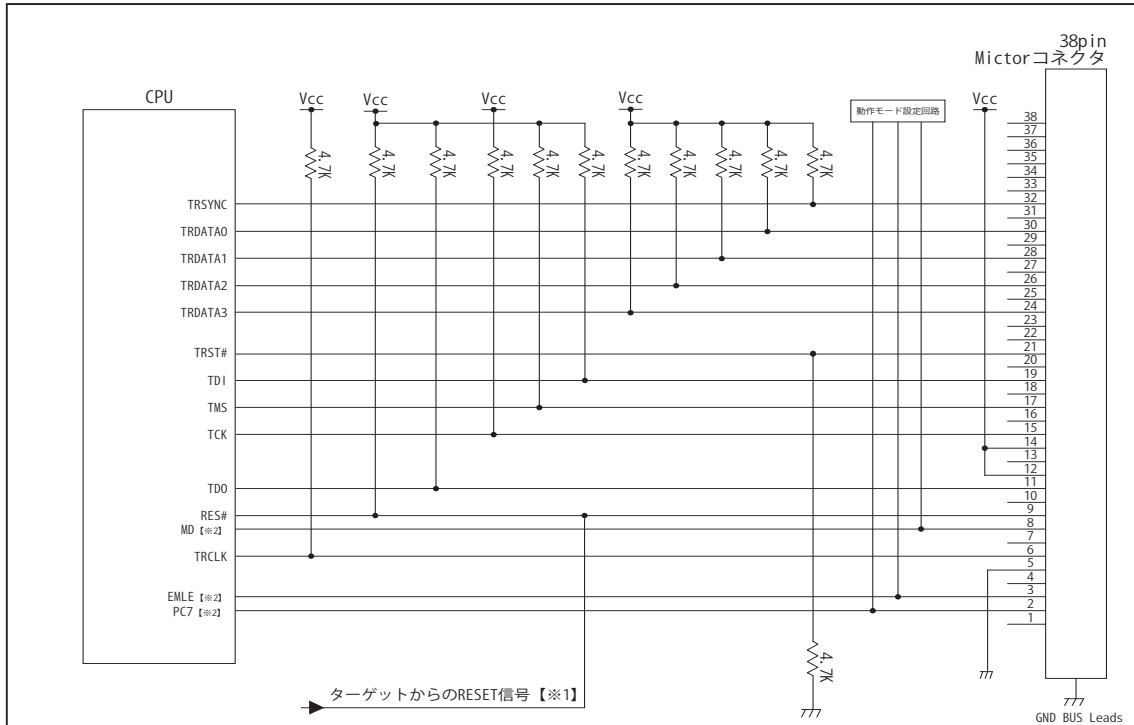


図 5. Mictor コネクタ接続図

- 図 5 に記載されている抵抗値は参考値です。
- CPU と Mictor コネクタ間の配線長はできるだけ短くして下さい。
- TRSYNC, TRDATA0-3, TRCLK, TCK, TRST#, TDO, TMS, TDI の各信号はエミュレータが占有します。他の回路と接続しないで下さい。
- トレース信号 (TRSYNC, TRDATA0-3, TRCLK) は高速で動作します。出来るだけ他の信号との近接は避け、等長配線になるようにして下さい。
- Mictor コネクタの中央に配置されている GND BUS Leads は GND に接続して下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-4. 接続時の注意事項」を参照して下さい。

3. 接続参考図

3-3. FINE 使用時の接続例

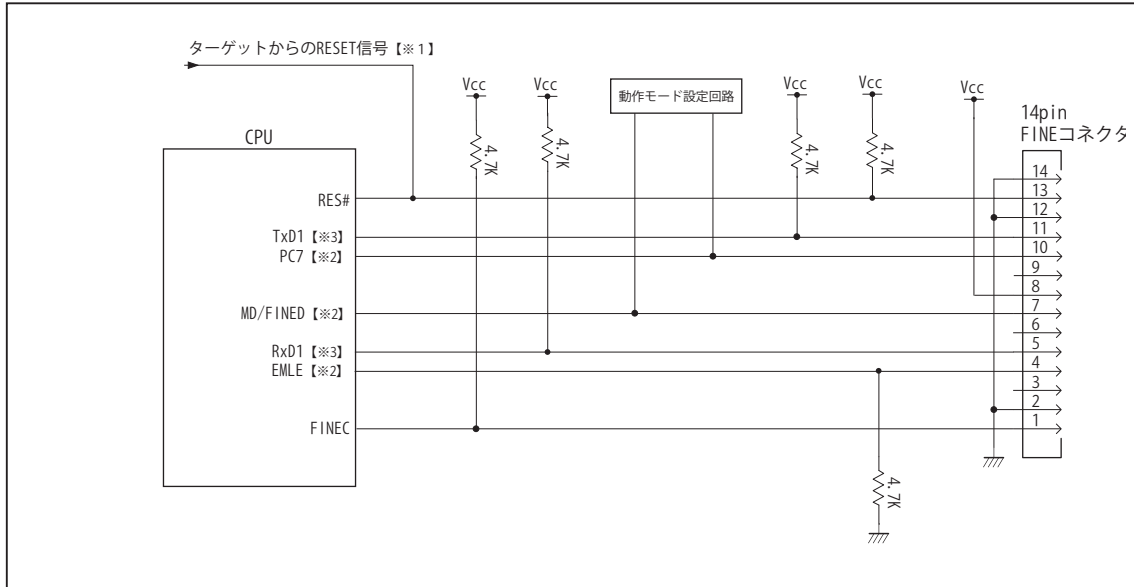


図 6. FINE 使用時接続図

- ・ 図 6 に記載されている抵抗値は参考値です。
- ・ CPU と FINE コネクタ間の配線長はできるだけ短くして下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-4. 接続時の注意事項」を参照して下さい。

【※ 3】 デバッグ時、TxD1, RxD1 端子は使用しませんが、接続することを推奨しています。

3. 接続参考図

3-4. 接続時の注意事項

3-4-1. EMLE 端子 (JTAG 使用時)

EMLE 端子は接続インターフェースと、エミュレータと結線するかしないかで、処理の仕方が異なります。

JTAG でデバッグする場合は EMLE 端子を Hi にする必要があります。

マイコン単体で動作させる場合は EMLE 端子を Low にする必要があります。

図 7～図 8 に JTAG 使用時の接続参考図を示します。

JTAG 使用時にエミュレータと結線する場合は、デバッグ時にエミュレータ側から EMLE 端子を Hi に制御するため、プルダウン処理として下さい。

JTAG 使用時にエミュレータと結線しない場合は、エミュレータ使用時に Hi、マイコン単体動作時に Low とするようなスイッチもしくはジャンパーで切り替える回路として下さい。

また、結線しない場合のエミュレータ用コネクタの EMLE ピンは未接続として下さい。

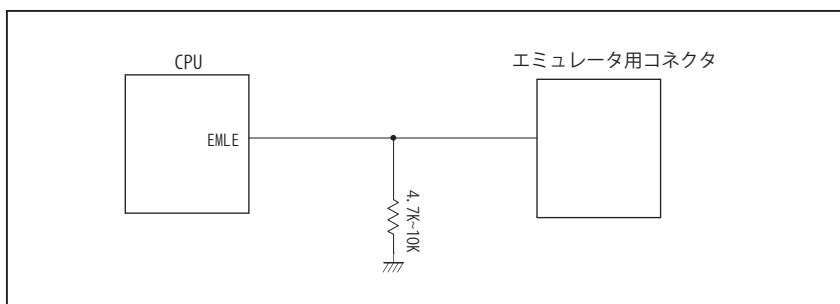


図 7. エミュレータと結線した時の接続参考図 (JTAG)

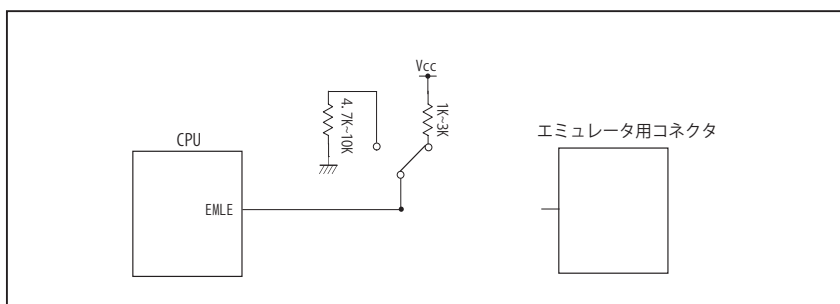


図 8. エミュレータと結線しない時の接続参考図 (JTAG)

3. 接続参考図

3-4. 接続時の注意事項

3-4-2. EMLE 端子 (FINE 使用時)

FINE を使用する場合は EMLE 端子を Low にする必要があります。

図 9～図 10 に FINE 使用時の接続参考図を示します。

FINE 使用時にエミュレータと結線する場合は、エミュレータ使用時にエミュレータ側から EMLE 端子を Low に制御するため、プルダウン処理として下さい。

FINE 使用時にエミュレータと結線しない場合は、プルダウン処理として下さい。

この時、JTAG と併用して使いたい場合には Hi と Low に切り替えられるような回路として下さい。

また、結線しない場合エミュレータ用コネクタの EMLE ピンは未接続として下さい。

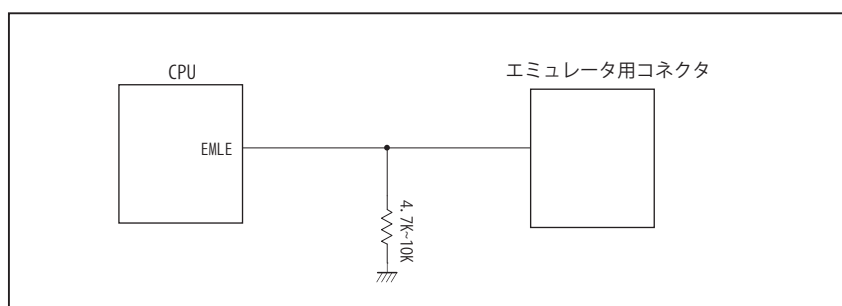


図 9. エミュレータと結線した時の接続参考図 (FINE)

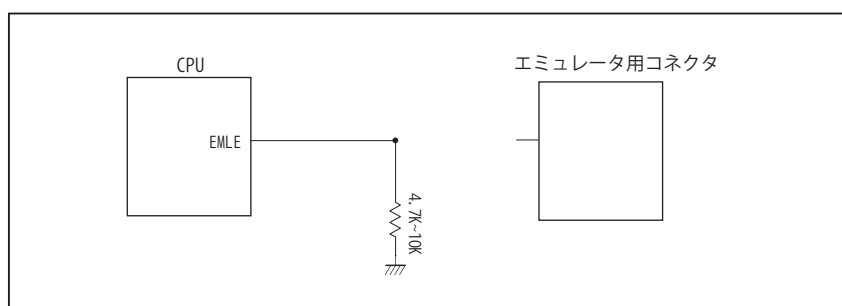


図 10. エミュレータと結線しない時の接続参考図 (FINE)

3. 接続参考図

3-4. 接続時の注意事項

3-4-3. MD 端子, PC7 端子

MD 端子と PC7 端子は、使用する動作モードにあわせて、プルアップもしくはプルダウン処理が必要です。
 JTAG 使用時は、下に示す図 11～図 13 のいずれかの回路として下さい。
 FINE 使用時は、MD/FINED 端子をエミュレータと結線する必要があるため、
 下に示す図 11 もしくは図 13 のいずれかの回路として下さい。

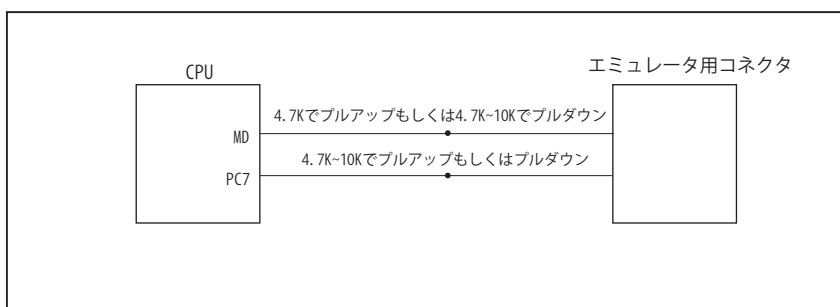


図 11. 接続参考図①

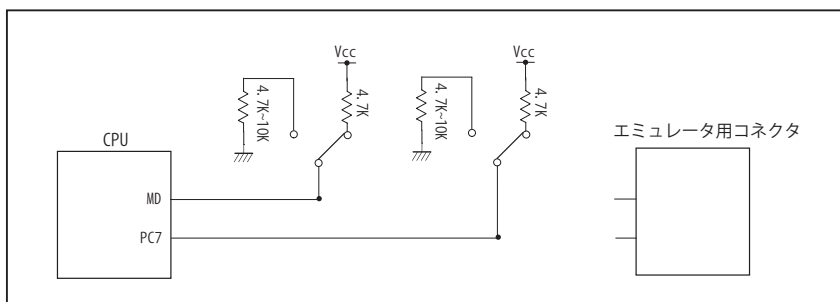


図 12. 接続参考図②

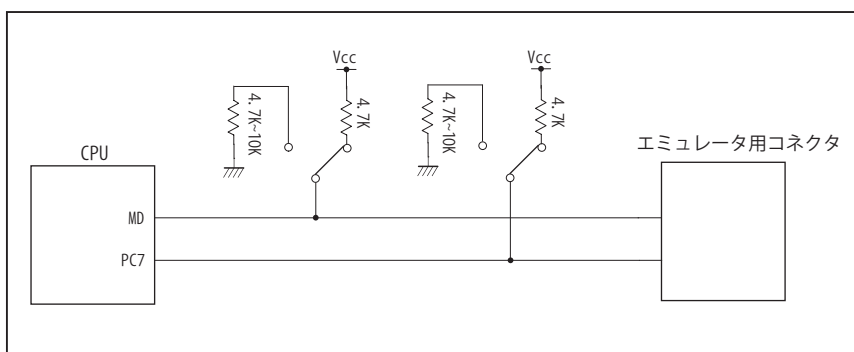


図 13. 接続参考図③

4. 使用上の注意・制限事項

- (1) デバッガとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行ってください。
- (2) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行ってください。
- (3) デバッガ起動時に RES#, WAIT# 端子のいずれかが Low の場合、「error(18) : Reset Error」と表示され正常に起動出来ません。
- (4) デバッグコネクタの GND 端子は全てターゲットの GND へ接続して下さい。未接続のピンがあると動作が不安定になる場合があります。
- (5) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) DMAC はユーザプログラムをブレイクしている状態でも機能しています。転送要求が発生すると DMA 転送を実行します。
- (7) ウォッチドックタイマ (WDT) は、ブレイク中カウントアップを停止します。
- (8) エミュレータ使用時、オンチップエミュレータ用端子が有効になり、マルチプレクスされている他の端子機能は使用出来ません。使用出来ない端子機能については、CPU のマニュアルをご参照下さい。
- (9) RES#, WAIT# 端子のいずれかが Low 状態のままユーザプログラムをブレイクしないで下さい。
- (10) ユーザプログラム実行中にクロック発生回路のレジスタの値をダンプウィンドウなどから変更しないで下さい。
- (11) デバッグに使用したマイコンは、フラッシュの書き換えを繰り返しており、ストレスがかかっています。そのため量産製品には使用しないで下さい。
- (12) ユーザブートモード使用時、あるいは FINE 使用時にユーザプログラム実行中に内部リセットが発生した場合、エミュレータからの制御が出来なくなります。ウォッチドックタイマなどの内部リセットは発生させないで下さい。

5. 改版履歴

第1版：2013.09/10 ・初版

第2版：2014.04/14 ・38pin AUD インターフェースに正式対応。

- ・「3-4. 接続時の注意事項」を追加。

- ・FINE インターフェースに対応。

- ・「4. 使用上の注意・制限事項」の内容を変更。

第3版：2015.03/19 ・対応動作モードにユーザブートモードを追加。

- ・「4. 使用上の注意・制限事項」の内容を変更。

■ RX63T

1. 仕様

- ・対象 CPU タイプ : RX63T
- ・対象 CPU 型名 : R5F563T4, R5F563T5, R5F563T6, R5F563TB, R5F563TC, R5F563TE
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : シングルチップモード, ユーザブートモード
- ・インターフェイス : ルネサスエレクトロニクス E1, E20 互換 H-UDI / AUD / FINE インターフェース
- ・適用本体 : DW-R1 本体 (14pin H-UDI / 38pin ^{【注1】} AUD / 14pin FINE インターフェース)
 : DS-R1 本体 (14pin H-UDI / 38pin ^{【注1】} AUD / 14pin FINE インターフェース)
【注1】 38pin AUD インターフェース (型番 DSC-R1-M38) はオプションです。

2. コネクタのピン配置

表1～表3にデバッグと接続するためのユーザシステム側ピン配置表を示します。

表1 H-UDI インターフェース ピン配置表

ピン番号	信号名	入出力	RX63T ピン番号					
			144ピン LQFP	120ピン LQFP	112ピン LQFP	100ピン LQFP	64ピン LQFP	48ピン LQFP
1	TCK	入力	45	23	27	21	15	11
2	GND	—						
3	TRST#	入力	36	20	111	18	12	8
4	EMLE ^{【※3】}	入出力	3	3	2	2	1	48
5	TDO	出力	46	24	28	22	16	12
6	N.C.	—						
7	MD ^{【※3】}	入出力	10	8	7	7	5	1
8	Vcc ^{【※1】}	—						
9	TMS	入力	37	21	112	19	13	9
10	POO ^{【※3】}	入出力	9	7	6	6	^{【※4】}	^{【※4】}
11	TDI	入力	44	22	26	20	14	10
12	GND	—						
13	RES#	入出力	16	12	10	10	6	2
14	GND ^{【※2】}	—						

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にして下さい。

【※1】 H-UDI インターフェースの 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

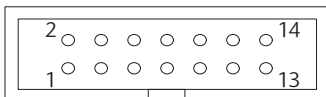
【※2】 ターゲット側の GND を検出する事により、H-UDI ケーブルの接続を検出しています。

【※3】 EMLE, MD, POO 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、各端子はプルアップもしくはプルダウン処理が必要です。

【※4】 ユーザブートモードを持っていない為、未接続として下さい。

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- H1F3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】 コネクタのピン番号の数は従来のSH、H8と異なりますのでご注意ください。

図 1. H-UDI コネクタ・ピン配置図

表2 Mictor インターフェース ピン配置表

ピン番号	信号名	入出力	RX63T ピン番号					
			144 ピン LQFP	120 ピン LQFP	112 ピン LQFP	100 ピン LQFP	64 ピン LQFP	48 ピン LQFP
1	N.C.	—						
2	POO【※3】	入出力	9	7	6	6	【※4】	【※4】
3	EMLE【※3】	入出力	3	3	2	2	1	48
4	N.C.	—						
5	GND【※2】	—						
6	TRCLK	出力	59	58	54	【※5】	【※5】	【※5】
7	N.C.	—						
8	MD【※3】	入出力	10	8	7	7	5	1
9	RES#	入出力	16	12	10	10	6	2
10	N.C.	—						
11	TDO	出力	46	24	28	22	16	12
12	Vcc	—						
13	N.C.	—						
14	Vcc【※1】	—						
15	TCK	入力	45	23	27	21	15	11
16	N.C.	—						
17	TMS	入力	37	21	112	19	13	9
18	N.C.	—						
19	TDI	入力	44	22	26	20	14	10
20	N.C.	—						
21	TRST#	入力	36	20	111	18	12	8
22	N.C.	—						
23	N.C.	—						
24	TRDATA3	出力	5	59	55	【※5】	【※5】	【※5】
25	N.C.	—						
26	TRDATA2	出力	13	60	56	【※5】	【※5】	【※5】
27	N.C.	—						
28	TRDATA1	出力	51	61	57	【※5】	【※5】	【※5】
29	N.C.	—						
30	TRDATA0	出力	58	62	58	【※5】	【※5】	【※5】
31	N.C.	—						
32	TRSYNC	出力	4	63	59	【※5】	【※5】	【※5】
33	N.C.	—						
34	N.C.	—						
35	N.C.	—						
36	N.C.	—						
37	N.C.	—						
38	N.C.	—						

- ・入出力はCPUから見た方向を表します。
- ・“#” 信号名は負論理を表しています。
- ・N.C は未接続にして下さい。

【※1】 12pin、14pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、Mictor インターフェースケーブルの接続を検出しています。

【※3】 EMLE, MD, POO 端子は、エミュレータに結線しなくても動作させる事が可能です。

その場合、各端子はプルアップもしくはプルダウン処理が必要です。

【※4】 ユーザポートモードを持っていない為、未接続として下さい。

【※5】 このパッケージの CPU はトレース端子が付いていない為、接続は未接続として下さい。

推奨コネクタ型番
2-5767004-2 (Tyco Electronics)

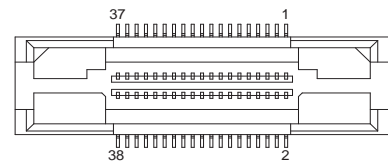


図2. AUD 38pin コネクタ・ピン配置図

表3 FINE インターフェース ピン配置表

ピン番号	信号名	入出力	RX63T ピン番号					
			144 ピン LQFP	120 ピン LQFP	112 ピン LQFP	100 ピン LQFP	64 ピン LQFP	48 ピン LQFP
1	FINEC	入力	45	23	27	21	15	11
2	GND	—						
3	N.C.	—						
4	EMLE【※3】	入出力	3	3	2	2	1	48
5	TxD1【※5】	出力	46	24	28	22	16	12
6	N.C.	—						
7	MD/FINED	入出力	10	8	7	7	5	1
8	Vcc【※1】	—						
9	N.C.	—						
10	POO【※3】	入出力	9	7	6	6	【※4】	【※4】
11	RxD1【※5】	入力	44	22	26	20	14	10
12	GND	—						
13	RES#	入出力	16	12	10	10	6	2
14	GND【※2】	—						

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続して下さい。

【※1】 FINE インターフェースの 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、H-UDI ケーブルの接続を検出しています。

【※3】 EMLE, POO 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、各端子はプルアップもしくはプルダウン処理が必要です。

【※4】 ユーザブートモードを持っていない為、未接続して下さい。

【※5】 デバッグ時、TxD1, RxD1 端子は使用しませんが、接続することを推奨しています。

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC(-14PA-2. 54DSA(71) (ヒロセ電機)

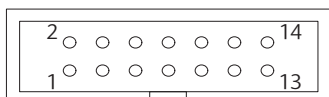


図3. FINE コネクタ・ピン配置図

3. 接続参考図

3-1. H-UDI コネクタの接続例

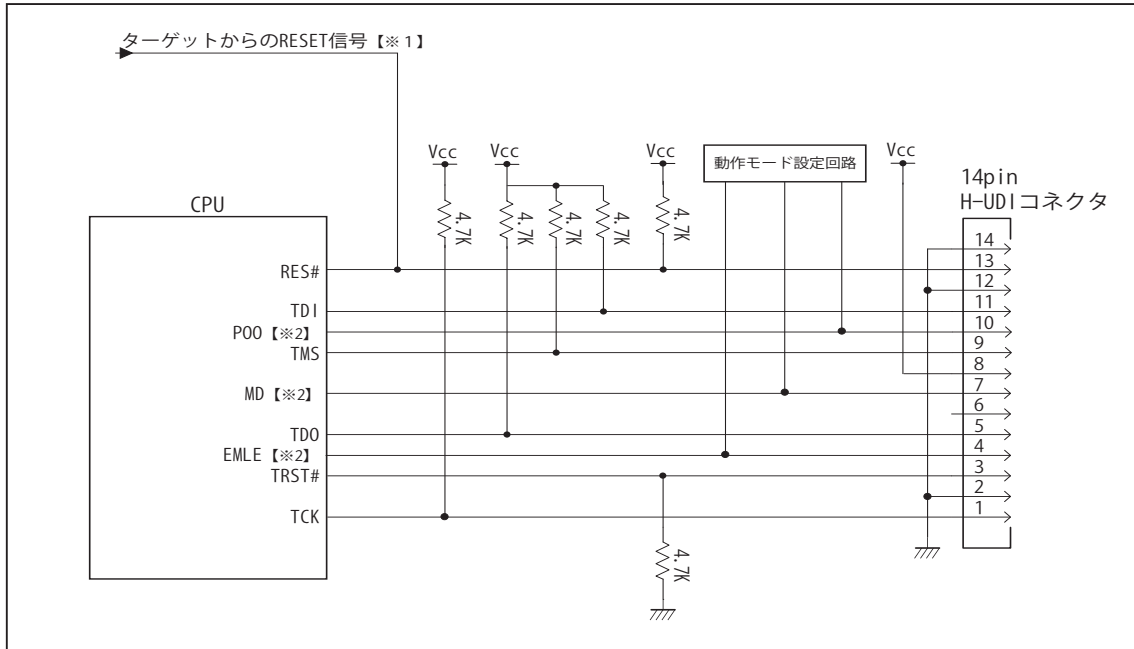


図 4. H-UDI コネクタ接続図

- ・ 図 4 に記載されている抵抗値は参考値です。
- ・ CPU と H-UDI コネクタ間の配線長はできるだけ短くして下さい。
- ・ TCK, TRST#, TDO, TMS, TDI の各信号はエミュレータが占有します。他の回路と接続しないで下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-4. 接続時の注意事項」を参照して下さい。

3. 接続参考図

3-3. FINE 使用時の接続例

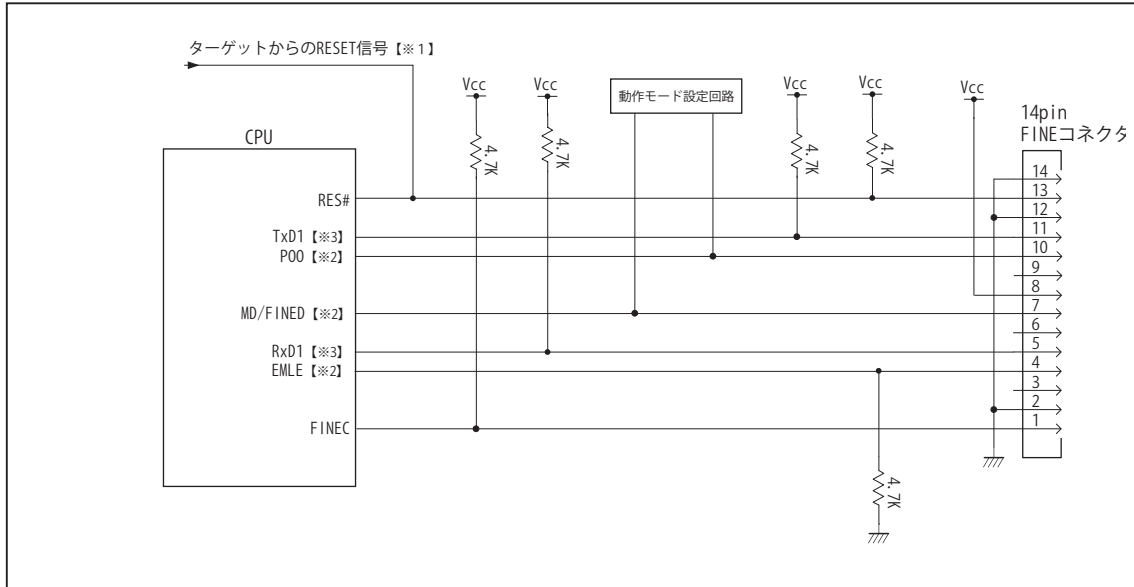


図 6. FINE 使用時接続図

- ・ 図 6 に記載されている抵抗値は参考値です。
- ・ CPU と FINE コネクタ間の配線長はできるだけ短くして下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-4. 接続時の注意事項」を参照して下さい。

【※ 3】 デバッグ時、TxD1, RxD1 端子は使用しませんが、接続することを推奨しています。

3. 接続参考図

3-4. 接続時の注意事項

3-4-1. EMLE 端子 (JTAG 使用時)

EMLE 端子は接続インターフェースと、エミュレータと結線するかしないかで、処理の仕方が異なります。

JTAG でデバッグする場合は EMLE 端子を Hi にする必要があります。

マイコン単体で動作させる場合は EMLE 端子を Low にする必要があります。

図 7～図 8 に JTAG 使用時の接続参考図を示します。

JTAG 使用時にエミュレータと結線する場合は、デバッグ時にエミュレータ側から EMLE 端子を Hi に制御するため、プルダウン処理として下さい。

JTAG 使用時にエミュレータと結線しない場合は、エミュレータ使用時に Hi、マイコン単体動作時に Low とするようなスイッチもしくはジャンパーで切り替える回路として下さい。

また、結線しない場合のエミュレータ用コネクタの EMLE ピンは未接続として下さい。

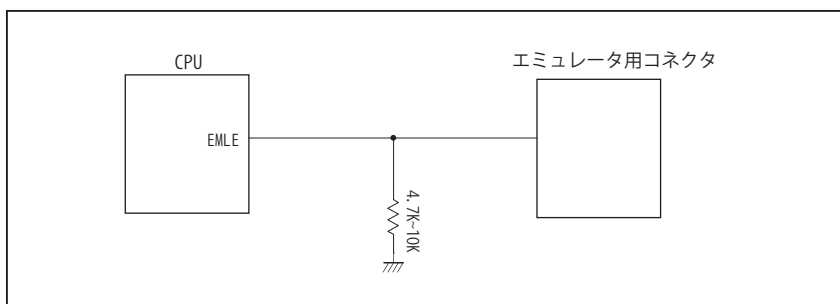


図 7. エミュレータと結線した時の接続参考図 (JTAG)

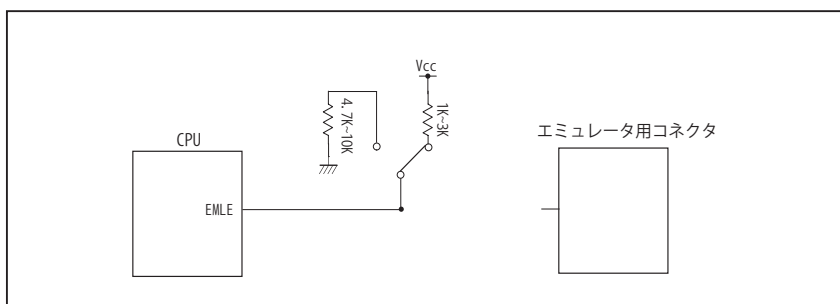


図 8. エミュレータと結線しない時の接続参考図 (JTAG)

3. 接続参考図

3-4. 接続時の注意事項

3-4-2. EMLE 端子 (FINE 使用時)

FINE を使用する場合は EMLE 端子を Low にする必要があります。

図 9～図 10 に FINE 使用時の接続参考図を示します。

FINE 使用時にエミュレータと結線する場合は、エミュレータ使用時にエミュレータ側から EMLE 端子を Low に制御するため、プルダウン処理として下さい。

FINE 使用時にエミュレータと結線しない場合は、プルダウン処理として下さい。

この時、JTAG と併用して使いたい場合には Hi と Low に切り替えられるような回路として下さい。

また、結線しない場合エミュレータ用コネクタの EMLE ピンは未接続として下さい。

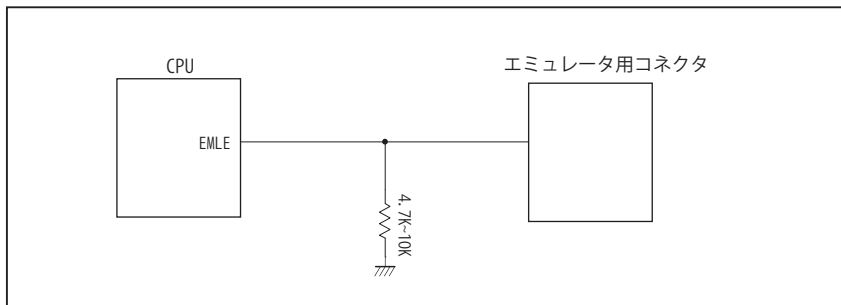


図 9. エミュレータと結線した時の接続参考図 (FINE)

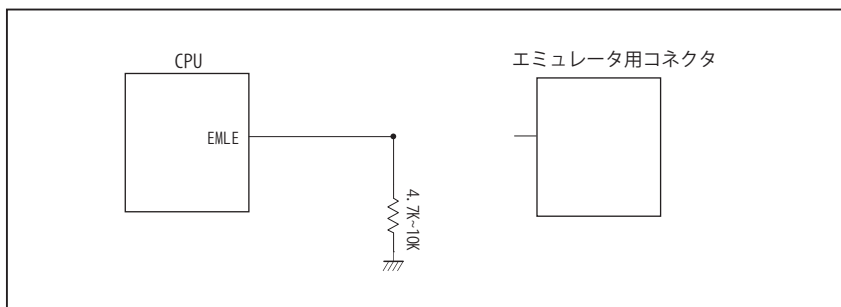


図 10. エミュレータと結線しない時の接続参考図 (FINE)

3. 接続参考図

3-4. 接続時の注意事項

3-4-3. MD 端子, P00 端子

MD 端子と P00 端子は、使用する動作モードにあわせて、プルアップもしくはプルダウン処理が必要です。

JTAG 使用時は、下に示す図 11～図 13 のいずれかの回路として下さい。

FINE 使用時は、MD/FINED 端子をエミュレータと結線する必要があるため、

下に示す図 11 もしくは図 13 のいずれかの回路として下さい。

ユーザブートモードを持たないマイコンの場合、P00 端子は結線不要です。

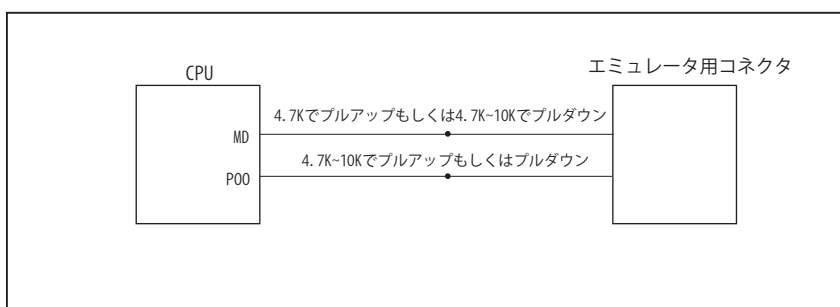


図 11. 接続参考図①

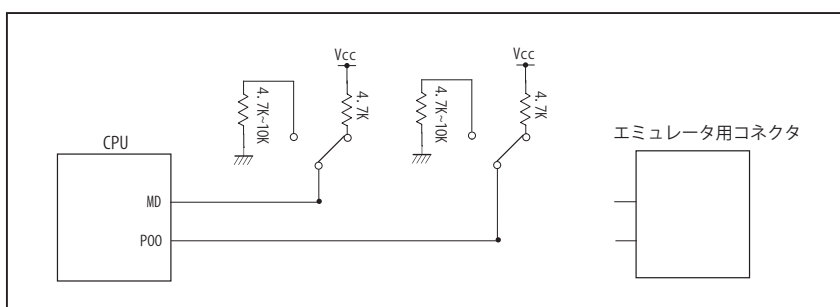


図 12. 接続参考図②

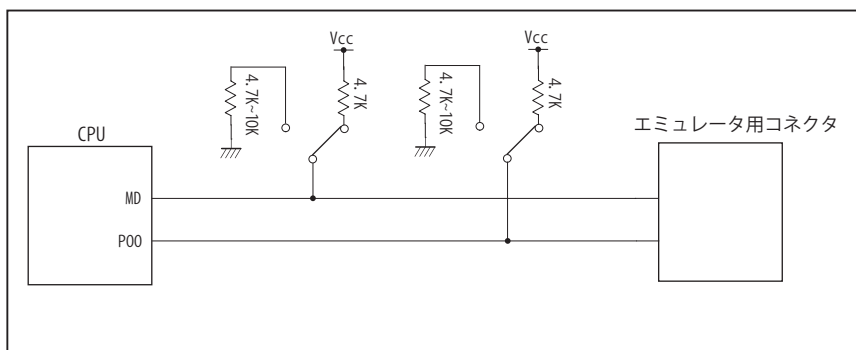


図 13. 接続参考図③

4. 使用上の注意・制限事項

- (1) デバッガとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行ってください。
- (2) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行ってください。
- (3) デバッガ起動時に RES#, WAIT# 端子のいずれかが Low の場合、「error(18) : Reset Error」と表示され正常に起動出来ません。
- (4) デバッグコネクタの GND 端子は全てターゲットの GND へ接続して下さい。未接続のピンがあると動作が不安定になる場合があります。
- (5) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) DMAC はユーザプログラムをブレイクしている状態でも機能しています。転送要求が発生すると DMA 転送を実行します。
- (7) ウォッチドックタイマ (WDT) は、ブレイク中カウントアップを停止します。
- (8) エミュレータ使用時、オンチップエミュレータ用端子が有効になり、マルチプレクスされている他の端子機能は使用出来ません。使用出来ない端子機能については、CPU のマニュアルをご参照下さい。
- (9) RES#, WAIT# 端子のいずれかが Low 状態のままユーザプログラムをブレイクしないで下さい。
- (10) ユーザプログラム実行中にクロック発生回路のレジスタの値をダンプウィンドウなどから変更しないで下さい。
- (11) デバッグに使用したマイコンは、フラッシュの書き換えを繰り返しており、ストレスがかかっています。そのため量産製品には使用しないで下さい。
- (12) ユーザブートモード使用時、あるいは FINE 使用時にユーザプログラム実行中に内部リセットが発生した場合、エミュレータからの制御が出来なくなります。ウォッチドックタイマなどの内部リセットは発生させないで下さい。

5. 改版履歴

第1版：2013.09/10 ・初版

第2版：2014.04/14 ・38pin AUD インターフェースに正式対応。

- ・「3-4. 接続時の注意事項」を追加。
- ・FINE インターフェースに対応。
- ・「4. 使用上の注意・制限事項」の内容を変更。

第3版：2015.03/19 ・対応動作モードにユーザブートモードを追加。

- ・「4. 使用上の注意・制限事項」の内容を変更。

■ RX64M, RX71M

1. 仕様

- ・対象 CPU タイプ : RX64M, RX71M
 - ・対象 CPU 型名 : R5F564ML, R5F564MJ, R5F564MG, R5F564MF, R5F571ML, R5F571MJ, R5F571MG, R5F571MF
 - ・動作周波数 : CPU の動作周波数範囲
 - ・対応動作モード : シングルチップモード
 - ・インターフェイス : ルネサスエレクトロニクス E1, E20 互換 H-UDI / AUD / FINE インターフェース
 - ・適用本体 : DW-R1 本体 (14pin H-UDI / 38pin ^{【注1】} AUD / 14pin FINE インターフェース)
: DS-R1 本体 (14pin H-UDI / 38pin ^{【注1】} AUD / 14pin FINE インターフェース)
- 【注1】 38pin AUD インターフェース (型番 DSC-R1-M38) はオプションです。

2. コネクタのピン配置

表1～表3にデバッグと接続するためのユーザシステム側ピン配置表を示します。

表1 H-UDI インターフェース ピン配置表

ピン番号	信号名	入出力	RX64M, RX71M ピン番号					
			177ピン TFLGA 176ピン LFBGA	176ピン LQFP	145ピン TFLGA	144ピン LQFP	100ピン TFLGA	100ピン LQFP
1	TCK	入力	K4	34	K1	30	G4	21
2	GND	—						
3	TRST#	入力	G4	17	J1	25	E4	16
4	EMLE ^{【※3】}	入出力	E2	10	E4	10	B1	2
5	TDO	出力	L3	35	K2	31	H1	22
6	N.C.	—						
7	MD ^{【※3】}	入出力	G3	18	G3	16	D3	7
8	Vcc ^{【※1】}	—						
9	TMS	入力	J4	30	K3	28	G2	19
10	PC7 ^{【※3】}	入出力	N10	76	N9	60	H7	45
11	TDI	入力	K3	31	J4	29	G3	20
12	GND	—						
13	RES#	入出力	H3	21	G2	19	E3	10
14	GND ^{【※2】}	—						

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にして下さい。

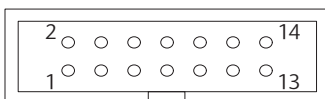
【※1】 H-UDI インターフェースの 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、H-UDI ケーブルの接続を検出しています。

【※3】 EMLE, MD, PC7 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、各端子はブルアップもしくはブルダウン処理が必要です。

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2, 54DSA(71) (ヒロセ電機)



【注意】 コネクタのピン番号の数は従来と異なり、従来はSH、H8と異なりますのでご注意ください。

図 1. H-UDI コネクタ・ピン配置図

表2 Mictor インターフェース ピン配置表

ピン番号	信号名	入出力	RX64M, RX71M ピン番号					
			177ピン TFLGA 176ピン LFBGA	176ピン LQFP	145ピン TFLGA	144ピン LQFP	100ピン TFLGA	100ピン LQFP
1	N.C.	—						
2	PC7【※3】	入出力	N10	76	N9	60	H7	45
3	EMLE【※3】	入出力	E2	10	E4	10	B1	2
4	N.C.	—						
5	GND【※2】	—						
6	TRCLK	出力	G12	116	L8	58	【※4】	【※4】
7	N.C.	—						
8	MD【※3】	入出力	G3	18	G3	16	D3	7
9	RES#	入出力	H3	21	G2	19	E3	10
10	N.C.	—						
11	TDO	出力	L3	35	K2	31	H1	22
12	Vcc	—						
13	N.C.	—						
14	Vcc【※1】	—						
15	TCK	入力	K4	34	K1	30	G4	21
16	N.C.	—						
17	TMS	入力	J4	30	K3	28	G2	19
18	N.C.	—						
19	TDI	入力	K3	31	J4	29	G3	20
20	N.C.	—						
21	TRST#	入力	G4	17	J1	25	E4	16
22	N.C.	—						
23	N.C.	—						
24	TRDATA3	出力	H15	111	N7	51	【※4】	【※4】
25	N.C.	—						
26	TRDATA2	出力	G13	113	K5	52	【※4】	【※4】
27	N.C.	—						
28	TRDATA1	出力	E14	121	M9	64	【※4】	【※4】
29	N.C.	—						
30	TRDATA0	出力	E13	123	K9	65	【※4】	【※4】
31	N.C.	—						
32	TRSYNC	出力	F13	119	N10	63	【※4】	【※4】
33	N.C.	—						
34	N.C.	—						
35	N.C.	—						
36	N.C.	—						
37	N.C.	—						
38	N.C.	—						

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にして下さい。

【※1】 12pin、14pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッガからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッガ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッガは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、Mictor インターフェースケーブルの接続を検出しています。

【※3】 EMLE, MD, PC7 端子は、エミュレータに結線しなくても動作させる事が可能です。

その場合、各端子はプルアップもしくはプルダウン処理が必要です。

【※4】 このパッケージの CPU はトレース端子が付いていない為、接続は未接続として下さい。

推奨コネクタ型番
2-5767004-2 (Tyco Electronics)

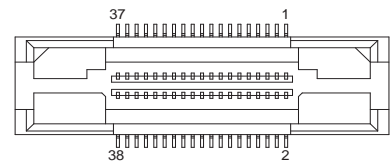


図2. AUD 38pin コネクタ・ピン配置図

表3 FINE インターフェース ピン配置表

ピン番号	信号名	入出力	RX64M, RX71M ピン番号					
			177ピン TFLGA 176ピン LFBGA	176ピン LQFP	145ピン TFLGA	144ピン LQFP	100ピン TFLGA	100ピン LQFP
1	N.C.	—						
2	GND	—						
3	N.C.	—						
4	EMLE【※3】	入出力	E2	10	E4	10	B1	2
5	TxD1【※4】	出力	L3	35	K2	31	H1	22
6	N.C.	—						
7	MD/FINED	入出力	G3	18	G3	16	D3	7
8	Vcc【※1】	—						
9	N.C.	—						
10	PC7【※3】	入出力	N10	76	N9	60	H7	45
11	RxD1【※4】	入力	K3	31	J4	29	G3	20
12	GND	—						
13	RES#	入出力	H3	21	G2	19	E3	10
14	GND【※2】	—						

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にしてください。

【※1】 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッガからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッガ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッガは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、FINE インターフェースケーブルの接続を検出しています。

【※3】 EMLE, PC7 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、各端子はプルアップもしくはプルダウン処理が必要です。

【※4】 デバッグ時、TxD1, RxD1 端子は使用しませんが、接続することを推奨しています。

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)

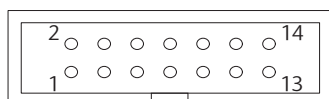


図3. FINE コネクタ・ピン配置図

3. 接続参考図

3-1. H-UDI コネクタの接続例

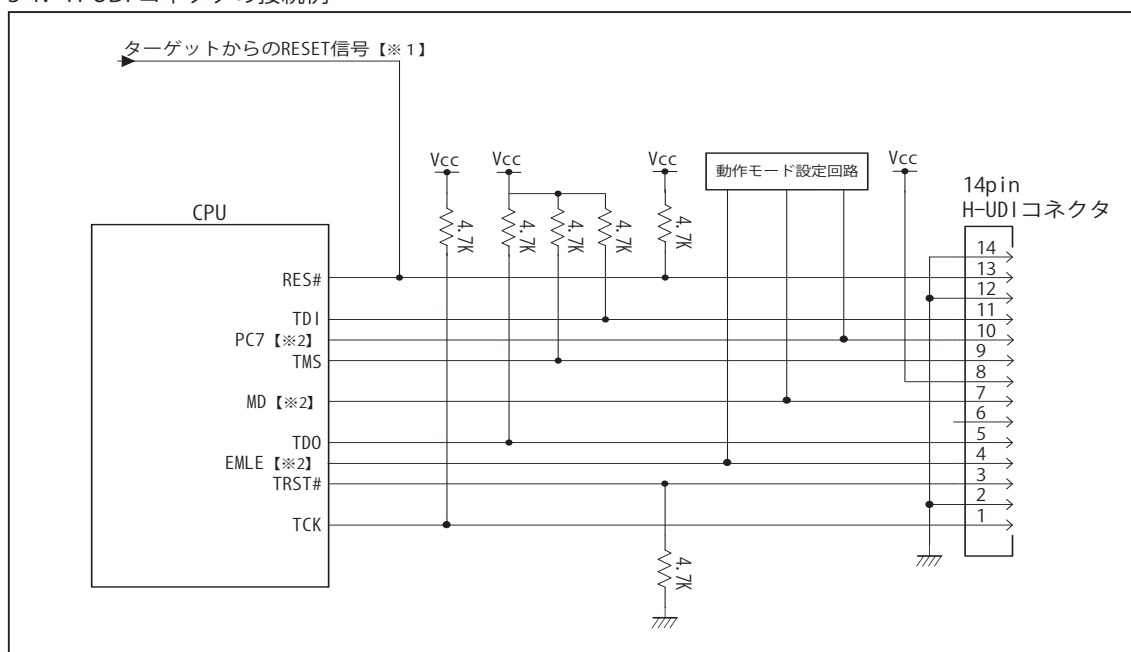


図 4. H-UDI コネクタ接続図

- ・ 図 4 に記載されている抵抗値は参考値です。
- ・ CPU と H-UDI コネクタ間の配線長はできるだけ短くして下さい。
- ・ TCK, TRST#, TDO, TMS, TDI の各信号はエミュレータが占有します。他の回路と接続しないで下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-4. 接続時の注意事項」を参照して下さい。

3. 接続参考図

3-2. Mictor コネクタの接続例

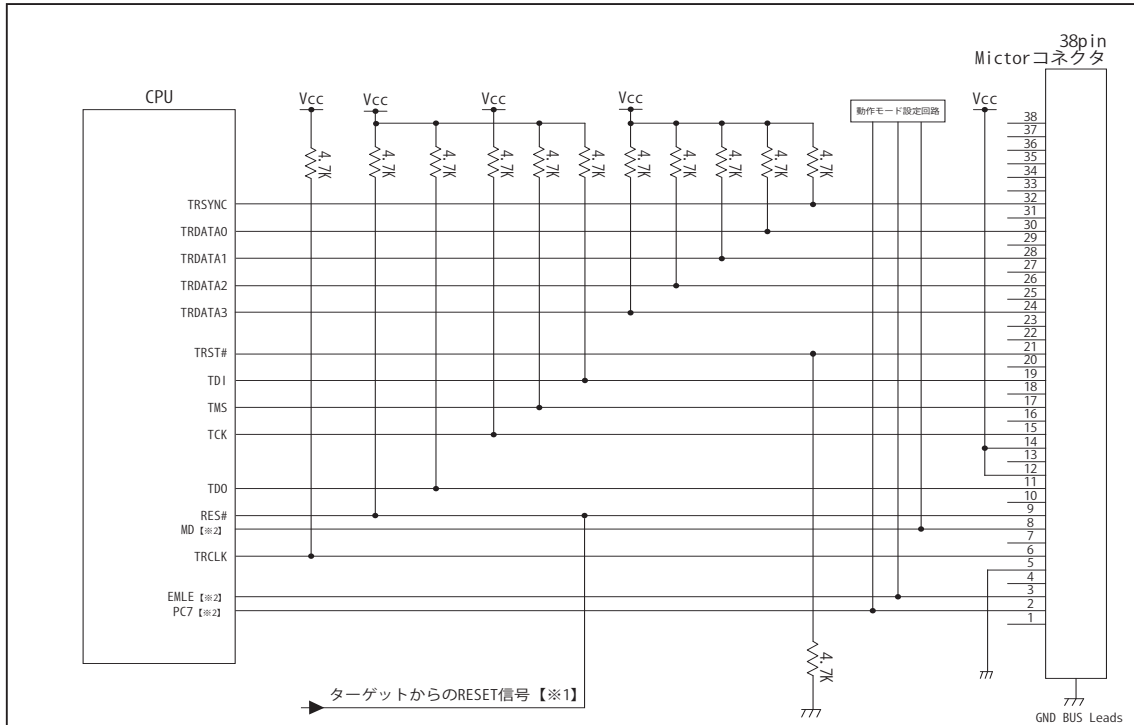


図 5. Mictor コネクタ接続図

- 図 5 に記載されている抵抗値は参考値です。
- CPU と Mictor コネクタ間の配線長はできるだけ短くして下さい。
- TRSYNC, TRDATA0-3, TRCLK, TCK, TRST#, TDO, TMS, TDI の各信号はエミュレータが占有します。他の回路と接続しないで下さい。
- トレース信号 (TRSYNC, TRDATA0-3, TRCLK) は高速で動作します。出来るだけ他の信号との近接は避け、等長配線になるようにして下さい。
- Mictor コネクタの中央に配置されている GND BUS Leads は GND に接続して下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-4. 接続時の注意事項」を参照して下さい。

3. 接続参考図

3-3. FINE 使用時の接続例

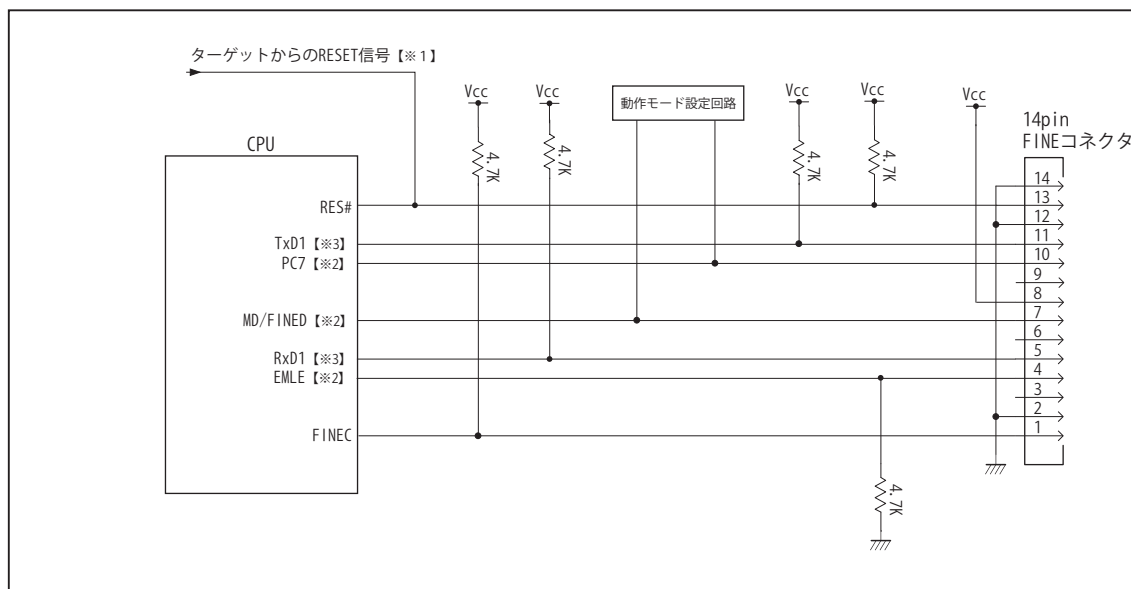


図 6. FINE 使用時接続図

- ・ 図 6 に記載されている抵抗値は参考値です。
- ・ CPU と FINE コネクタ間の配線長はできるだけ短くして下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-4. 接続時の注意事項」を参照して下さい。

【※ 3】 デバッグ時、TxD1, RxD1 端子は使用しませんが、接続することを推奨しています。

3. 接続参考図

3-4. 接続時の注意事項

3-4-1. EMLE 端子 (JTAG 使用時)

EMLE 端子は接続インターフェースと、エミュレータと結線するかしないかで、処理の仕方が異なります。

JTAG でデバッグする場合は EMLE 端子を Hi にする必要があります。

マイコン単体で動作させる場合は EMLE 端子を Low にする必要があります。

図 7～図 8 に JTAG 使用時の接続参考図を示します。

JTAG 使用時にエミュレータと結線する場合は、デバッグ時にエミュレータ側から EMLE 端子を Hi に制御するため、プルダウン処理として下さい。

JTAG 使用時にエミュレータと結線しない場合は、エミュレータ使用時に Hi、マイコン単体動作時に Low とするようなスイッチもしくはジャンパーで切り替える回路として下さい。

また、結線しない場合のエミュレータ用コネクタの EMLE ピンは未接続として下さい。

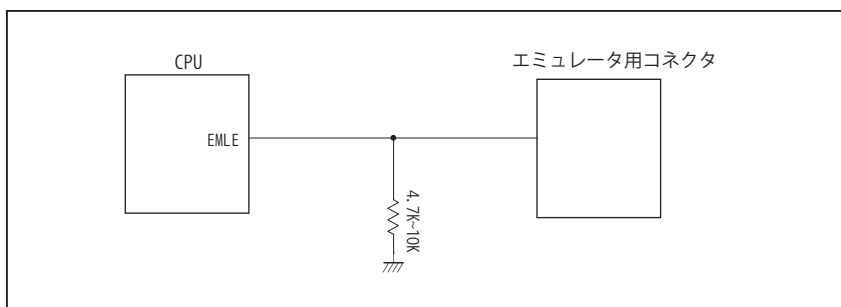


図 7. エミュレータと結線した時の接続参考図 (JTAG)

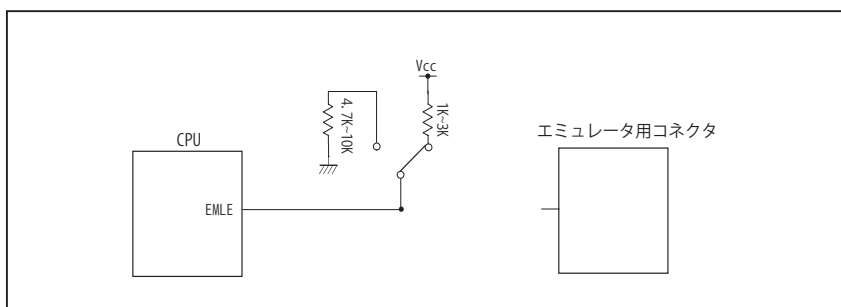


図 8. エミュレータと結線しない時の接続参考図 (JTAG)

3. 接続参考図

3-4. 接続時の注意事項

3-4-2. EMLE 端子 (FINE 使用時)

FINE を使用する場合は EMLE 端子を Low にする必要があります。

図 9～図 10 に FINE 使用時の接続参考図を示します。

FINE 使用時にエミュレータと結線する場合は、エミュレータ使用時にエミュレータ側から EMLE 端子を Low に制御するため、プルダウン処理として下さい。

FINE 使用時にエミュレータと結線しない場合は、プルダウン処理として下さい。

この時、JTAG と併用して使いたい場合には Hi と Low に切り替えられるような回路として下さい。

また、結線しない場合エミュレータ用コネクタの EMLE ピンは未接続として下さい。

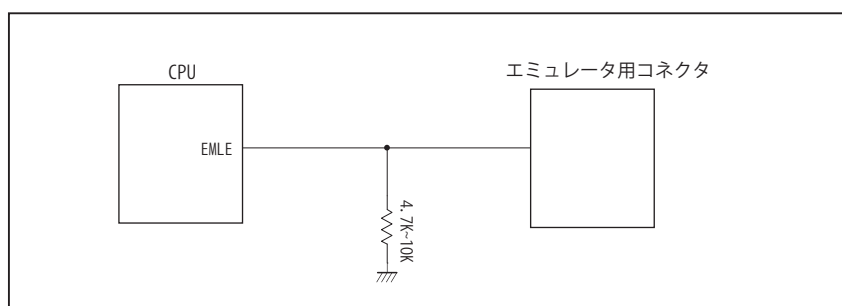


図 9. エミュレータと結線した時の接続参考図 (FINE)

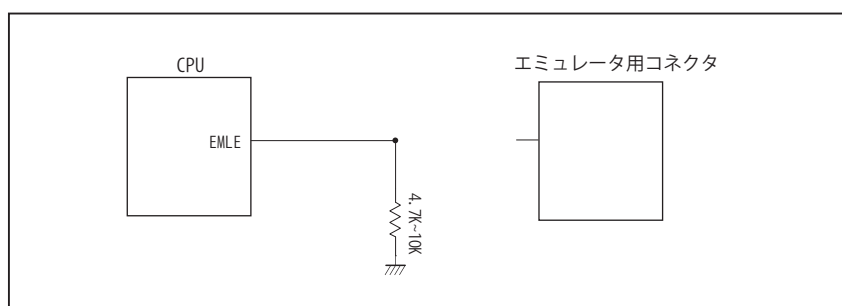


図 10. エミュレータと結線しない時の接続参考図 (FINE)

3. 接続参考図

3-4. 接続時の注意事項

3-4-3. MD 端子, PC7 端子

MD 端子と PC7 端子は、使用する動作モードにあわせて、プルアップもしくはプルダウン処理が必要です。
 JTAG 使用時は、下に示す図 11～図 13 のいずれかの回路として下さい。
 FINE 使用時は、MD/FINED 端子をエミュレータと結線する必要があるため、
 下に示す図 11 もしくは図 13 のいずれかの回路として下さい。

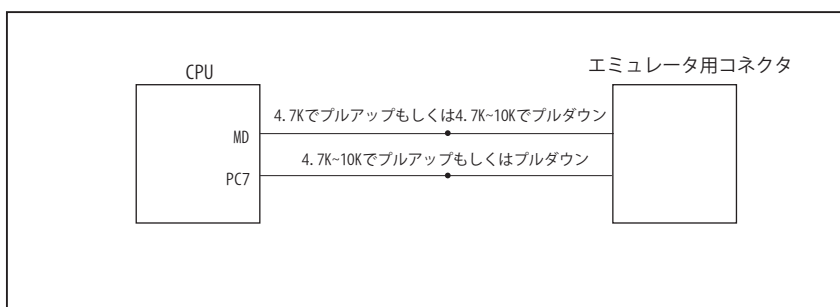


図 11. 接続参考図①

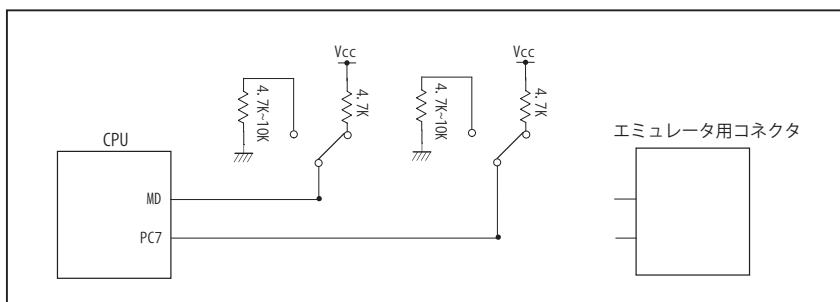


図 12. 接続参考図②

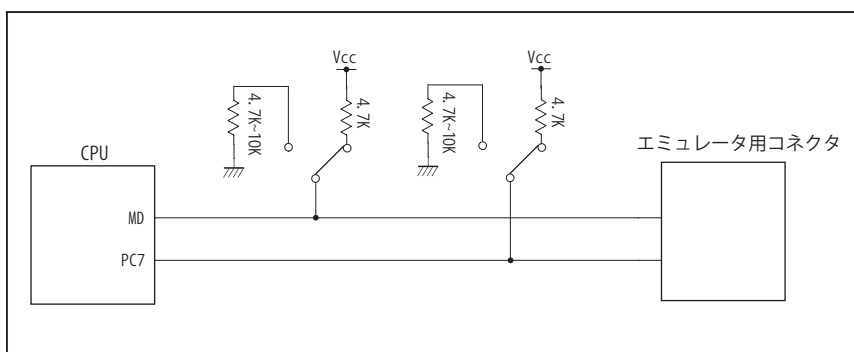


図 13. 接続参考図③

4. 使用上の注意・制限事項

- (1) デバッガとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行ってください。
- (2) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行ってください。
- (3) デバッガ起動時に RES#, WAIT# 端子のいずれかが Low の場合、「error(18) : Reset Error」と表示され正常に起動出来ません。
- (4) デバッグコネクタの GND 端子は全てターゲットの GND へ接続して下さい。未接続のピンがあると動作が不安定になる場合があります。
- (5) 内蔵 ROM の書き換え回数が増えると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) DMAC はユーザプログラムをブレイクしている状態でも機能しています。転送要求が発生すると DMA 転送を実行します。
- (7) ウォッチドックタイマ (WDT) は、ブレイク中カウントアップを停止します。
- (8) エミュレータ使用時、オンチップエミュレータ用端子が有効になり、マルチプレクスされている他の端子機能は使用出来ません。使用出来ない端子機能については、CPU のマニュアルをご参照下さい。
- (9) RES#, WAIT# 端子のいずれかが Low 状態のままユーザプログラムをブレイクしないで下さい。
- (10) ユーザプログラム実行中にクロック発生回路のレジスタの値をダンプウィンドウなどから変更しないで下さい。
- (11) デバッグに使用したマイコンは、フラッシュの書き換えを繰り返しており、ストレスがかかっています。そのため量産製品には使用しないで下さい。
- (12) FINE 使用時でのユーザプログラム実行中に内部リセットが発生した場合、エミュレータからの制御が出来なくなります。ウォッチドックタイマなどの内部リセットは発生させないで下さい。

5. 改版履歴

第1版：2014.09/22 ・初版

第2版：2015.03/19 ・RX71Mを追加

□ RX200 シリーズ

■ RX210

1. 仕様

- ・対象 CPU タイプ : RX210
- ・対象 CPU 型名 : R5F5210B, R5F5210A, R5F52108, R5F52107, R5F52106, R5F52105, R5F52104, R5F52103
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : シングルチップモード, ユーザブートモード
- ・インターフェイス : ルネサスエレクトロニクス E1, E20 互換 FINE インターフェース
- ・適用本体 : DW-R1 本体 (14pin FINE インターフェース)
: DS-R1 本体 (14pin FINE インターフェース)

2. コネクタのピン配置

表 1 にデバッグと接続するためのユーザシステム側ピン配置表を示します。

表 1 FINE インターフェース ピン配置表

ピン番号	信号名	入出力	RX210 ピン番号								
			145 ピン TFLGA	144 ピン LQFP	100 ピン TFLGA	100 ピン LQFP	80 ピン LQFP	69 ピン WLPGA	64 ピン TFLGA	64 ピン LQFP	48 ピン LQFP
1	N.C.	—									
2	GND	—									
3	N.C.	—									
4	N.C.	—									
5	TxD1【※ 4】	出力	K2	31	H1	22	20	H8	G2	16	12
6	N.C.	—									
7	MD/FINED	入出力	G3	16	D3	7	6	D7	C2	3	2
8	Vcc【※ 1】	—									
9	N.C.	—									
10	PC7【※ 3】	入出力	N9	60	H7	45	35	J4	G5	27	21
11	RxD1【※ 4】	入力	J4	29	G3	20	18	H9	E3	14	10
12	GND	—									
13	RES#	入出力	G2	19	E3	10	9	D8	D2	6	3
14	GND【※ 2】	—									

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にして下さい。

【※ 1】 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※ 2】 ターゲット側の GND を検出する事により、FINE インターフェースケーブルの接続を検出しています。

【※ 3】 PC7 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、プルアップもしくはプルダウン処理が必要です。

【※ 4】 デバッグでは使用していないため未接続でも問題ありません。

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)

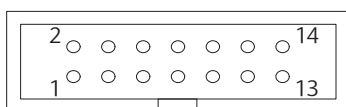


図 1. FINE コネクタ・ピン配置図

3. 接続参考図

3-1. FINE 使用時の接続例

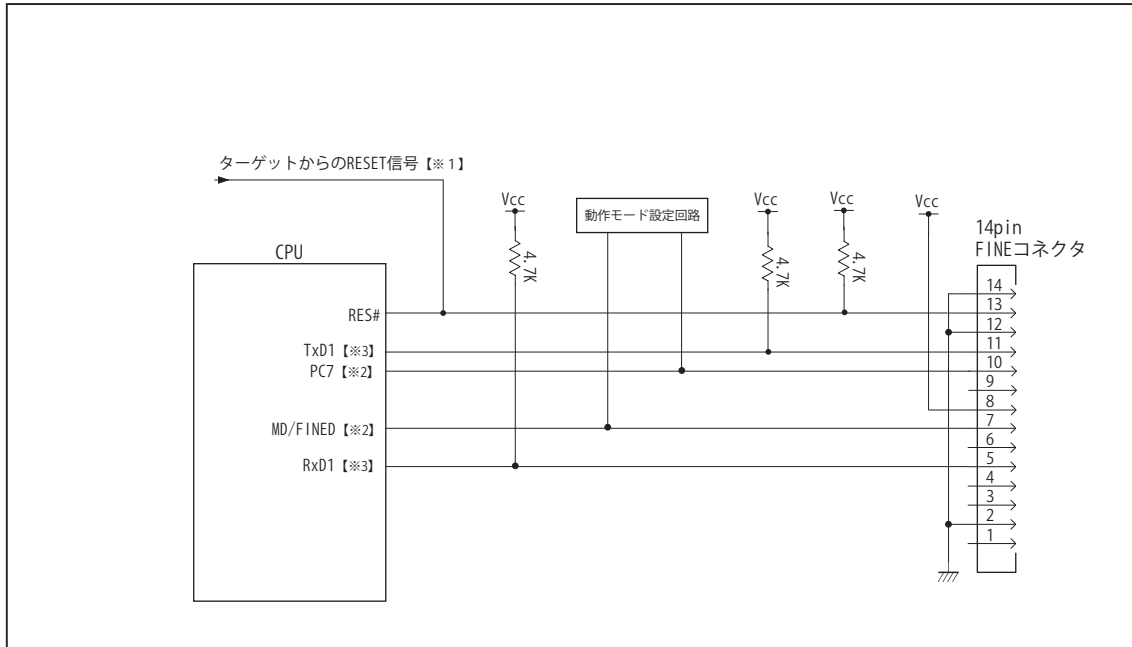


図 2. FINE 使用時接続図

- ・ 図 2 に記載されている抵抗値は参考値です。
- ・ CPU と FINE コネクタ間の配線長はできるだけ短くして下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-2. 接続時の注意事項」を参照して下さい。

【※ 3】 デバッガでは使用していないため、未接続でも問題ありません。

3. 接続参考図

3-2. 接続時の注意事項

3-2-1. MD 端子, PC7 端子

MD 端子と PC7 端子は、使用する動作モードにあわせて、プルアップもしくはプルダウン処理が必要です。
下に示す図 3 もしくは図 4 のいずれかの回路として下さい。

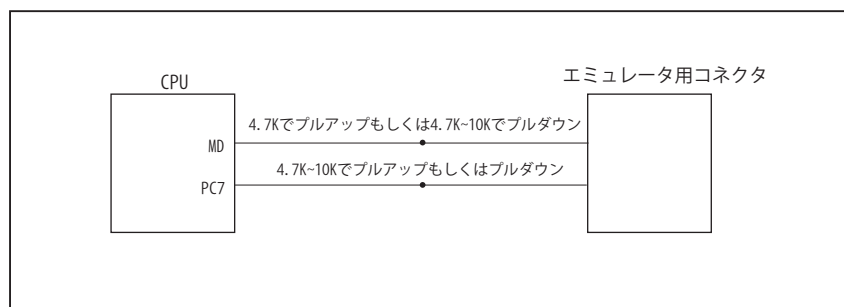


図 3. 接続参考図①

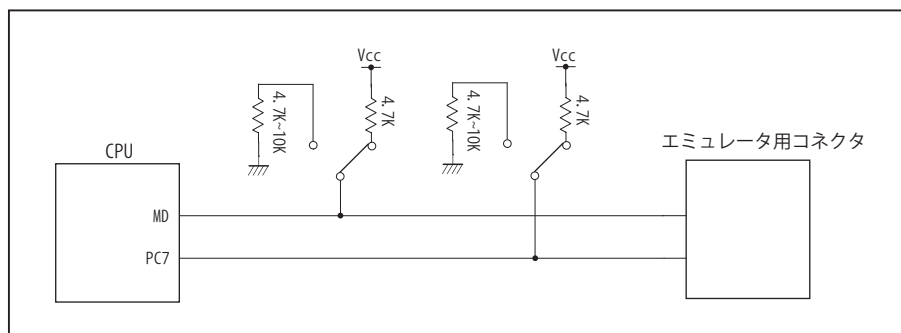


図 4. 接続参考図②

4. 使用上の注意・制限事項

- (1) デバッガとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行ってください。
- (2) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行ってください。
- (3) デバッガ起動時に RES#, WAIT# 端子のいずれかが Low の場合、「error(18) : Reset Error」と表示され正常に起動出来ません。
- (4) デバッグコネクタの GND 端子は全てターゲットの GND へ接続して下さい。未接続のピンがあると動作が不安定になる場合があります。
- (5) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) DMAC はユーザプログラムをブレイクしている状態でも機能しています。転送要求が発生すると DMA 転送を実行します。
- (7) ウォッチドッグタイマ (WDT) は、ブレイク中カウントアップを停止します。
- (8) RES#, WAIT# 端子のいずれかが Low 状態のままユーザプログラムをブレイクしないで下さい。
- (9) ユーザプログラム実行中にクロック発生回路のレジスタの値をダンプウィンドウなどから変更しないで下さい。
- (10) デバッグに使用したマイコンは、フラッシュの書き換えを繰り返しており、ストレスがかかっています。そのため量産製品には使用しないで下さい。
- (11) FINE 使用時でのユーザプログラム実行中に内部リセットが発生した場合、エミュレータからの制御が出来なくなります。ウォッチドッグタイマなどの内部リセットは発生させないで下さい。

5. 改版履歴

第1版：2014.04/14 ・初版

第2版：2015.03/19 ・対応動作モードにユーザポートモードを追加。

■ RX220

1. 仕様

- ・対象 CPU タイプ : RX220
- ・対象 CPU 型名 : R5F52206, R5F52205, R5F52203, R5F52201
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : シングルチップモード, ユーザブートモード
- ・インターフェイス : ルネサスエレクトロニクス E1, E20 互換 FINE インターフェース
- ・適用本体 : DW-R1 本体 (14pin FINE インターフェース)
: DS-R1 本体 (14pin FINE インターフェース)

2. コネクタのピン配置

表 1 にデバッグと接続するためのユーザシステム側ピン配置表を示します。

表 1 FINE インターフェース ピン配置表

ピン番号	信号名	入出力	RX220 ピン番号		
			100 ピン LQFP	64 ピン LQFP	48 ピン LQFP
1	N.C.	—			
2	GND	—			
3	N.C.	—			
4	N.C.	—			
5	TxD1【※ 4】	出力	22	16	12
6	N.C.	—			
7	MD/FINED	入出力	7	3	2
8	Vcc【※ 1】	—			
9	N.C.	—			
10	PC7【※ 3】	入出力	45	27	21
11	RxD1【※ 4】	入力	20	14	10
12	GND	—			
13	RES#	入出力	10	6	3
14	GND【※ 2】	—			

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にしてください。

【※ 1】 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※ 2】 ターゲット側の GND を検出する事により、FINE インターフェースケーブルの接続を検出しています。

【※ 3】 PC7 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、プルアップもしくはプルダウン処理が必要です。

【※ 4】 デバッグでは使用していないため、未接続でも問題ありません。

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)

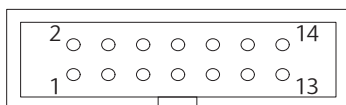


図 1. FINE コネクタ・ピン配置図

3. 接続参考図

3-1. FINE 使用時の接続例

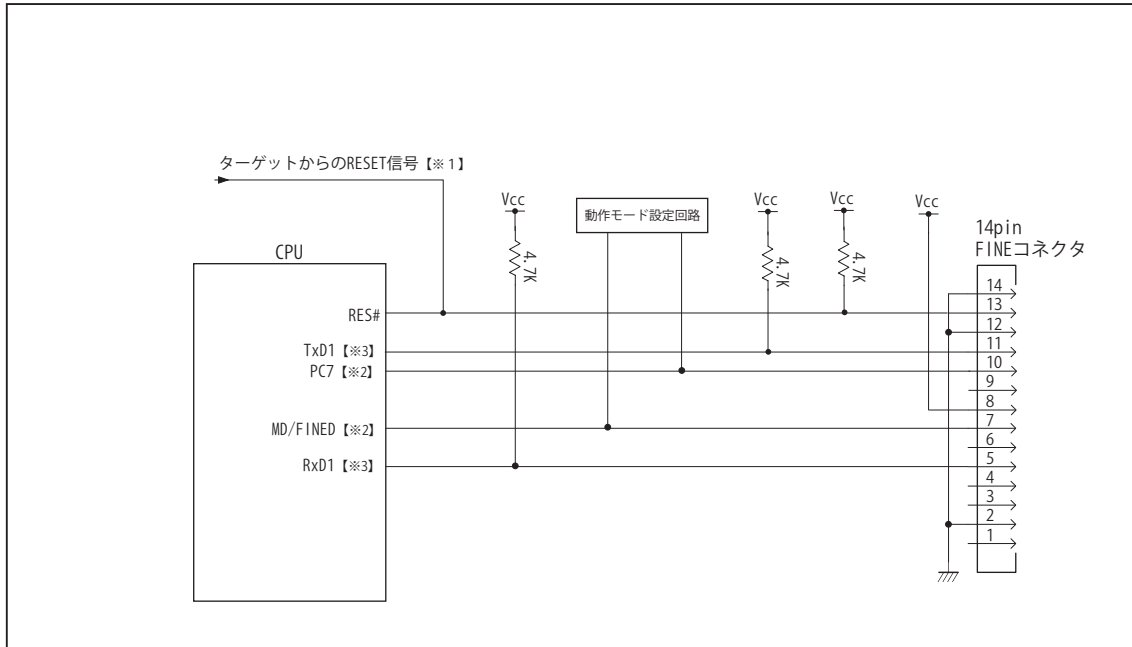


図 2. FINE 使用時接続図

- ・ 図 2 に記載されている抵抗値は参考値です。
- ・ CPU と FINE コネクタ間の配線長はできるだけ短くして下さい。

- 【※ 1】 RESET 回路はオープンコレクタ出力としてください。
 【※ 2】 詳細については「3-2. 接続時の注意事項」を参照して下さい。
 【※ 3】 デバッガでは使用していないため、未接続でも問題ありません。

3. 接続参考図

3-2. 接続時の注意事項

3-2-1. MD 端子, PC7 端子

MD 端子と PC7 端子は、使用する動作モードにあわせて、プルアップもしくはプルダウン処理が必要です。
下に示す図 3 もしくは図 4 のいずれかの回路として下さい。

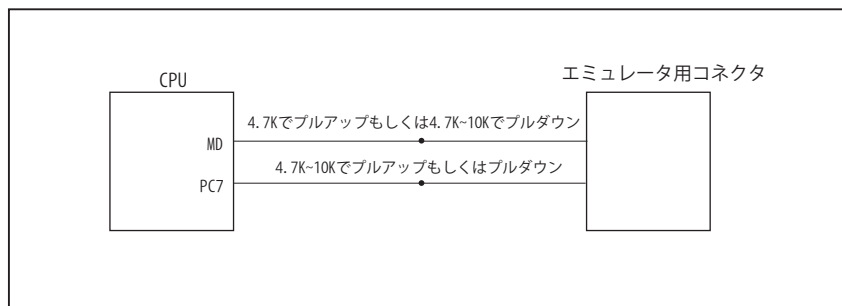


図 3. 接続参考図①

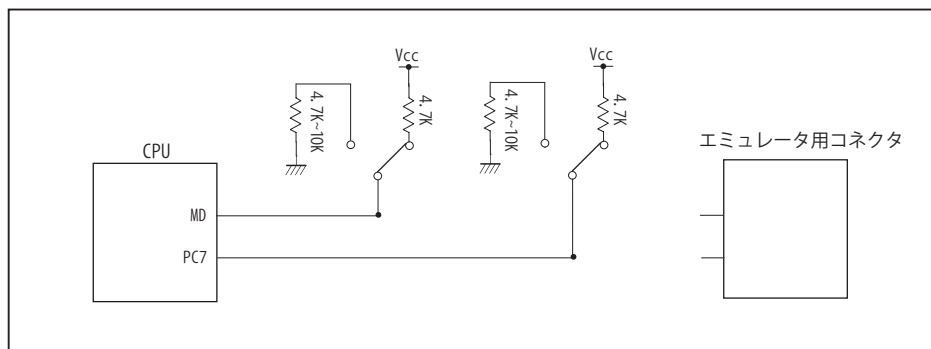


図 4. 接続参考図②

4. 使用上の注意・制限事項

- (1) デバッガとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行ってください。
- (2) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行ってください。
- (3) デバッガ起動時に RES#, WAIT# 端子のいずれかが Low の場合、「error(18) : Reset Error」と表示され正常に起動出来ません。
- (4) デバッグコネクタの GND 端子は全てターゲットの GND へ接続して下さい。未接続のピンがあると動作が不安定になる場合があります。
- (5) 内蔵 ROM の書き換え回数が増えると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) DMAC はユーザプログラムをブレークしている状態でも機能しています。転送要求が発生すると DMA 転送を実行します。
- (7) ウォッチドックタイマ (WDT) は、ブレーク中カウントアップを停止します。
- (8) RES#, WAIT# 端子のいずれかが Low 状態のままユーザプログラムをブレークしないで下さい。
- (9) ユーザプログラム実行中にクロック発生回路のレジスタの値をダンプウィンドウなどから変更しないで下さい。
- (10) デバッグに使用したマイコンは、フラッシュの書き換えを繰り返しており、ストレスがかかっています。そのため量産製品には使用しないで下さい。
- (11) FINE 使用時でのユーザプログラム実行中に内部リセットが発生した場合、エミュレータからの制御が出来なくなります。ウォッチドックタイマなどの内部リセットは発生させないで下さい。

5. 改版履歴

第1版：2014.04/14 ・初版

第2版：2015.03/19 ・対応動作モードにユーザポートモードを追加。

■ RX21A

1. 仕様

- ・対象 CPU タイプ : RX21A
- ・対象 CPU 型名 : R5F521A8, R5F521A7, R5F521A6
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : シングルチップモード, ユーザブートモード
- ・インターフェイス : ルネサスエレクトロニクス E1, E20 互換 FINE インターフェース
- ・適用本体 : DW-R1 本体 (14pin FINE インターフェース)
: DS-R1 本体 (14pin FINE インターフェース)

2. コネクタのピン配置

表 1 にデバッグと接続するためのユーザシステム側ピン配置表を示します。

表 1 FINE インターフェース ピン配置表

ピン番号	信号名	入出力	RX21A ピン番号		
			100 ピン LQFP	80 ピン LQFP	64 ピン LQFP
1	N.C.	—			
2	GND	—			
3	N.C.	—			
4	N.C.	—			
5	TxD1【※ 4】	出力	22	20	16
6	N.C.	—			
7	MD/FINED	入出力	7	6	3
8	Vcc【※ 1】	—			
9	N.C.	—			
10	PC7【※ 3】	入出力	45	35	27
11	RxD1【※ 4】	入力	20	18	14
12	GND	—			
13	RES#	入出力	10	9	6
14	GND【※ 2】	—			

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にしてください。

【※ 1】 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※ 2】 ターゲット側の GND を検出する事により、FINE インターフェースケーブルの接続を検出しています。

【※ 3】 PC7 端子は、エミュレータに結線しなくても動作させる事が可能です。その場合、プルアップもしくはプルダウン処理が必要です。

【※ 4】 デバッグでは使用していないため、未接続でも問題ありません。

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)

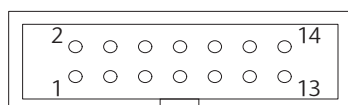


図 1. FINE コネクタ・ピン配置図

3. 接続参考図

3-1. FINE 使用時の接続例

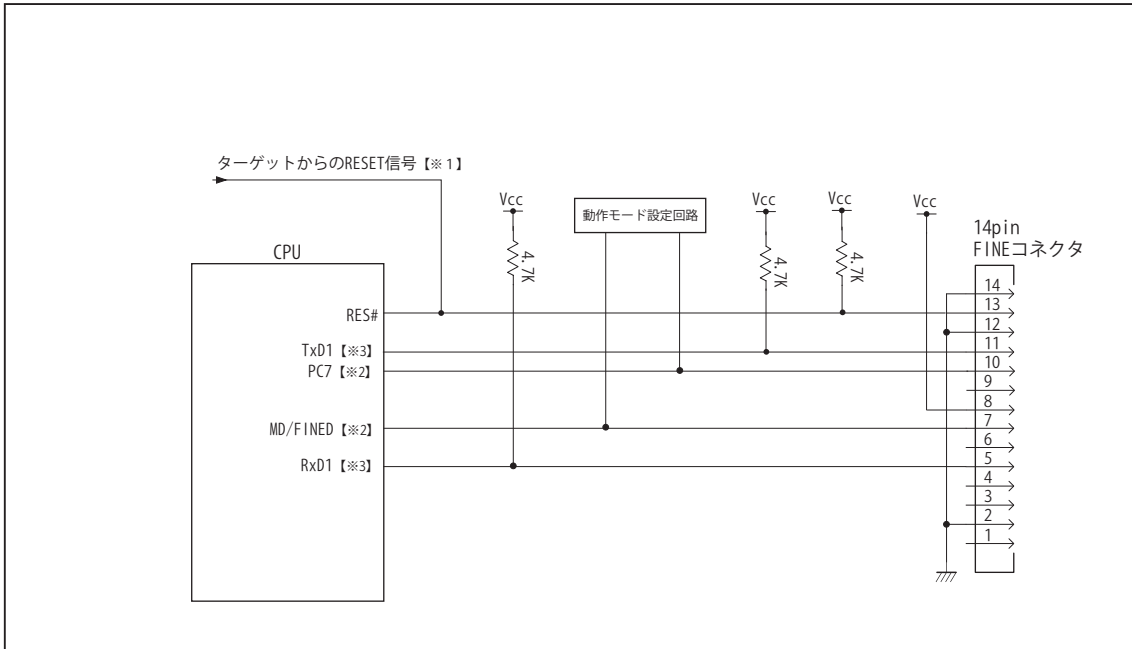


図 2. FINE 使用時接続図

- ・ 図 2 に記載されている抵抗値は参考値です。
- ・ CPU と FINE コネクタ間の配線長はできるだけ短くして下さい。

- 【※ 1】 RESET 回路はオープンコレクタ出力としてください。
- 【※ 2】 詳細については「3-2. 接続時の注意事項」を参照して下さい。
- 【※ 3】 デバッガでは使用していないため、未接続でも問題ありません。

3. 接続参考図

3-2. 接続時の注意事項

3-2-1. MD 端子, PC7 端子

MD 端子と PC7 端子は、使用する動作モードにあわせて、プルアップもしくはプルダウン処理が必要です。
下に示す図 3 もしくは図 4 のいずれかの回路として下さい。

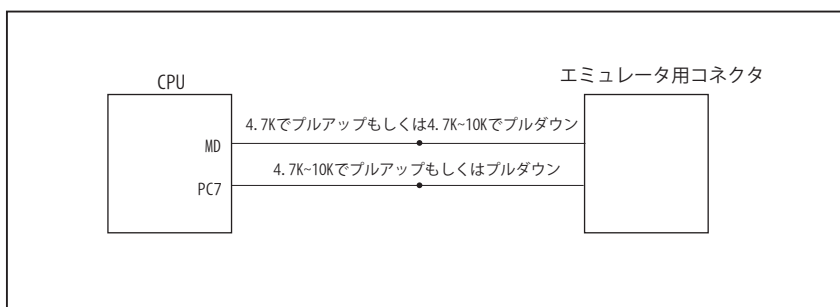


図 3. 接続参考図①

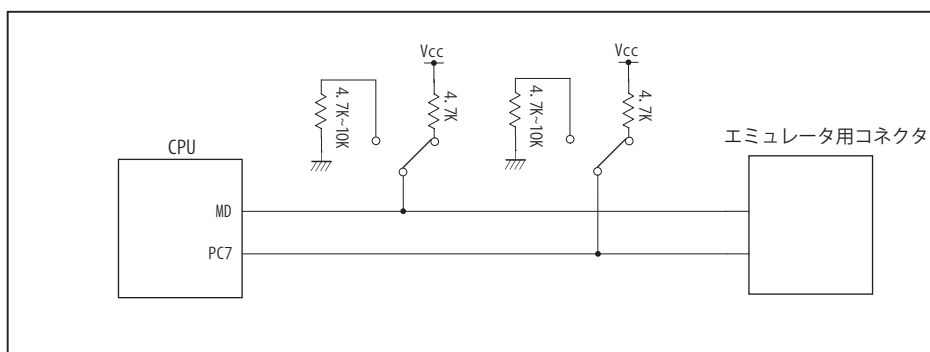


図 4. 接続参考図②

4. 使用上の注意・制限事項

- (1) デバッガとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行ってください。
- (2) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行ってください。
- (3) デバッガ起動時に RES# が Low の場合、「error(18)：Reset Error」と表示され正常に起動出来ません。
- (4) デバッグコネクタの GND 端子は全てターゲットの GND へ接続して下さい。未接続のピンがあると動作が不安定になる場合があります。
- (5) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) DMAC はユーザプログラムをブレークしている状態でも機能しています。転送要求が発生すると DMA 転送を実行します。
- (7) ウォッチドックタイマ (WDT) は、ブレーク中カウントアップを停止します。
- (8) RES# が Low 状態のままユーザプログラムをブレークしないで下さい。
- (9) ユーザプログラム実行中にクロック発生回路のレジスタの値をダンプウィンドウなどから変更しないで下さい。
- (10) デバッグに使用したマイコンは、フラッシュの書き換えを繰り返しており、ストレスがかかっています。そのため量産製品には使用しないで下さい。
- (11) FINE 使用時でのユーザプログラム実行中に内部リセットが発生した場合、エミュレータからの制御が出来なくなります。ウォッチドックタイマなどの内部リセットは発生させないで下さい。

5. 改版履歴

第1版：2014.04/14 ・初版

第2版：2015.03/19 ・対応動作モードにユーザポートモードを追加。

■ RX231, RX230

1. 仕様

- ・対象 CPU タイプ : RX231, RX230
- ・対象 CPU 型名 : R5F52318, R5F52317, R5F52316, R5F52315
: R5F52306, R5F52305
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : シングルチップモード
- ・インターフェイス : ルネサスエレクトロニクス E1, E20 互換 FINE インターフェース
- ・適用本体 : DW-R1 本体 (14pin FINE インターフェース)
: DS-R1 本体 (14pin FINE インターフェース)

2. コネクタのピン配置

表 1、表 2 にデバッグと接続するためのユーザシステム側ピン配置表を示します。

表 1 FINE インターフェース ピン配置表

ピン番号	信号名	入出力	RX231, RX230 ピン番号				
			100 ピン TFLGA	100 ピン LFQFP	64 ピン WFLGA	64 ピン LQFP/HWQFN	48 ピン LQFP/HWQFN
1	N.C.	—					
2	GND	—					
3	N.C.	—					
4	N.C.	—					
5	TxD1【※ 3】	出力	H1/H3	22/30	E4/G2	16/18	12/14
6	N.C.	—					
7	MD/FINED	入出力	D3	7	C2	3	2
8	Vcc【※ 1】	—					
9	N.C.	—					
10	N.C.	—					
11	RxD1【※ 3】	入力	G3/H4	20/31	E3/F5	14/19	10/15
12	GND	—					
13	RES#	入出力	E3	10	D2	6	3
14	GND【※ 2】	—					

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にしてください。

【※ 1】 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※ 2】 ターゲット側の GND を検出する事により、FINE インターフェースケーブルの接続を検出しています。

【※ 3】 デバッグでは使用していないため未接続でも問題ありません。

推奨コネクタ型番

- 7614-6002PL (住友 3M)
- 7614-6002BL (住友 3M)
- HIF3FC-14PA-2. 54DSA(71) (ヒロセ電機)

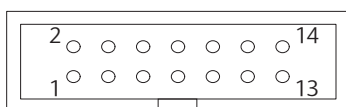


図 1. FINE コネクタ・ピン配置図

3. 接続参考図

3-1. FINE 使用時の接続例

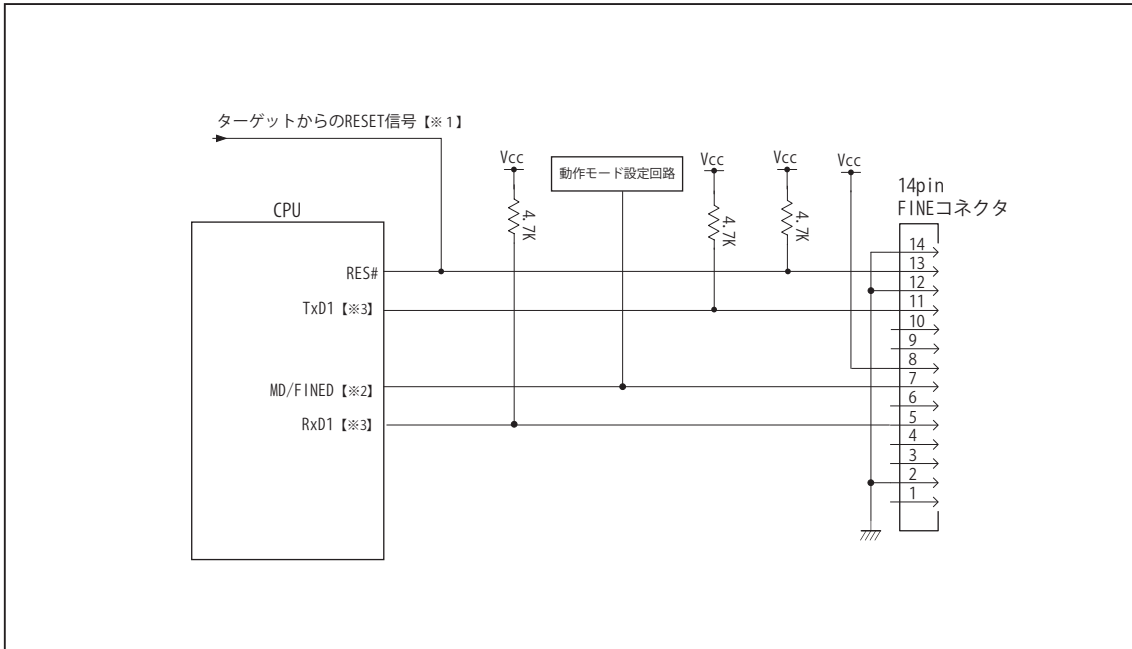


図 2. FINE 使用時接続図

- ・ 図 2 に記載されている抵抗値は参考値です。
- ・ CPU と FINE コネクタ間の配線長はできるだけ短くして下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-2. 接続時の注意事項」を参照して下さい。

【※ 3】 デバッガでは使用していないため、未接続でも問題ありません。

3. 接続参考図

3-2. 接続時の注意事項

3-2-1. MD 端子

MD 端子は、使用する動作モードにあわせて、プルアップもしくはプルダウン処理が必要です。
下に示す図 3 もしくは図 4 のいずれかの回路として下さい。

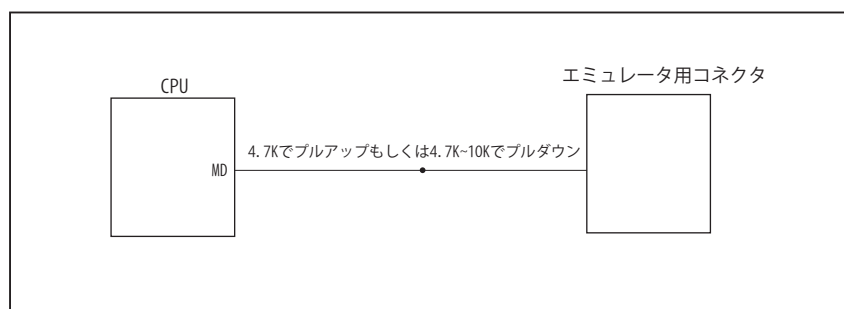


図 3. 接続参考図①

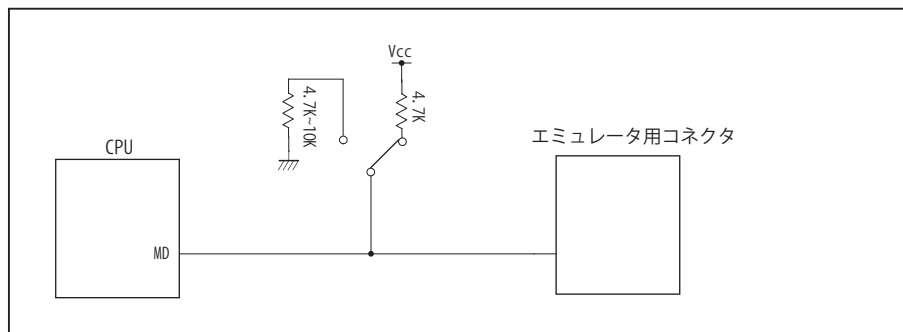


図 4. 接続参考図②

4. 使用上の注意・制限事項

- (1) デバッガとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行ってください。
- (2) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行ってください。
- (3) デバッガ起動時に RES# が Low の場合、「error(18) : Reset Error」と表示され正常に起動出来ません。
- (4) デバッグコネクタの GND 端子は全てターゲットの GND へ接続して下さい。未接続のピンがあると動作が不安定になる場合があります。
- (5) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) DMAC はユーザプログラムをブレイクしている状態でも機能しています。転送要求が発生すると DMA 転送を実行します。
- (7) ウォッチドッグタイマ (WDT) は、ブレイク中カウントアップを停止します。
- (8) RES# が Low 状態のままユーザプログラムをブレイクしないで下さい。
- (9) ユーザプログラム実行中にクロック発生回路のレジスタの値をダンプウィンドウなどから変更しないで下さい。
- (10) デバッグに使用したマイコンは、フラッシュの書き換えを繰り返しており、ストレスがかかっています。量産製品には使用しないで下さい。
- (11) FINE 使用時でのユーザプログラム実行中に内部リセットが発生した場合、エミュレータからの制御が出来なくなります。ウォッチドッグタイマなどの内部リセットは発生させないで下さい。

5. 改版履歴

第1版：2017, 01/16 ・初版

□ RX100 シリーズ

■ RX111

1. 仕様

- ・対象 CPU タイプ : RX111
- ・対象 CPU 型名 : R5F51115, R5F51114, R5F51113, R5F51111, R5F5111J
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : シングルチップモード
- ・インターフェイス : ルネサスエレクトロニクス E1, E20 互換 FINE インターフェース
- ・適用本体 : DW-R1 本体 (14pin FINE インターフェース)
: DS-R1 本体 (14pin FINE インターフェース)

2. コネクタのピン配置

表1、表2にデバッグと接続するためのユーザシステム側ピン配置表を示します。

表1 FINE インターフェース ピン配置表

ピン番号	信号名	入出力	RX111 ピン番号				
			64ピン LQFP	64ピン WFLGA	48ピン LQFP/HWQFN	40ピン HWQFN	36ピン WFLGA
1	N.C.	—					
2	GND	—					
3	N.C.	—					
4	N.C.	—					
5	TxD1【※3】	出力	18	G3	14	13	E3
6	N.C.	—					
7	MD/FINED	入出力	6	E2	3	3	C2
8	Vcc【※1】	—					
9	N.C.	—					
10	N.C.	—					
11	RxD1【※3】	入力	19	G4	15	14	E4
12	GND	—					
13	RES#	入出力	7	D1	4	4	B1
14	GND【※2】	—					

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にしてください。

【※1】 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※2】 ターゲット側の GND を検出する事により、FINE インターフェースケーブルの接続を検出しています。

【※3】 デバッグ時、TxD1, RxD1 端子は使用しませんが、接続することを推奨しています。

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)

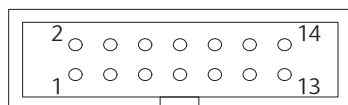


図 1. FINE コネクタ・ピン配置図

3. 接続参考図

3-1. FINE 使用時の接続例

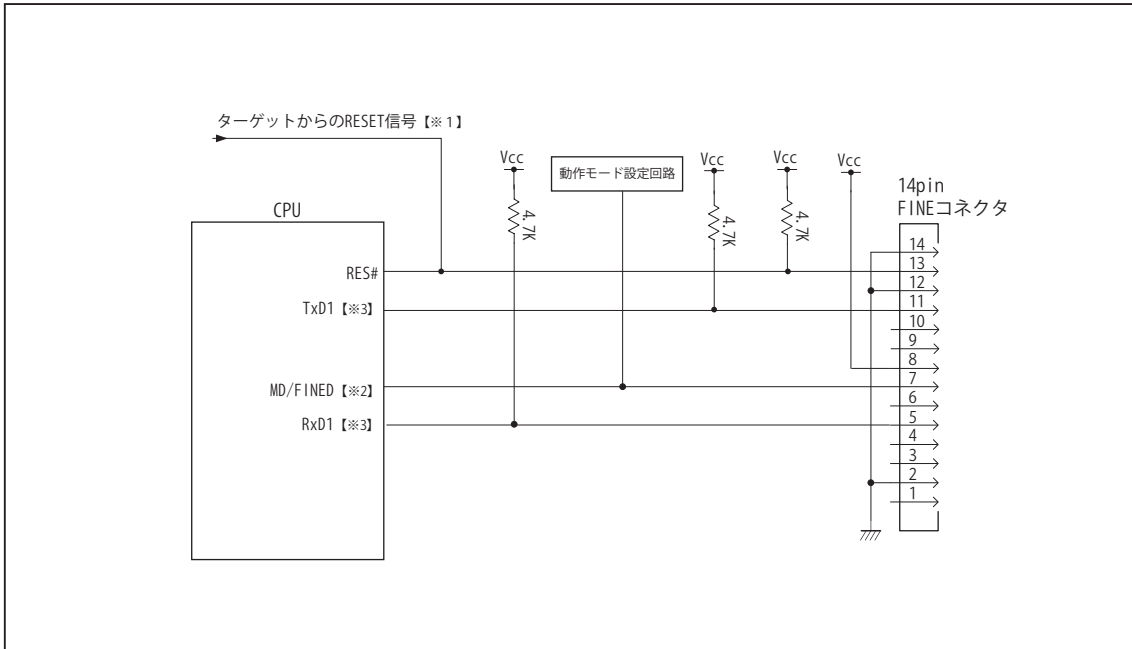


図 2. FINE 使用時接続図

- ・ 図 2 に記載されている抵抗値は参考値です。
- ・ CPU と FINE コネクタ間の配線長はできるだけ短くして下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-2. 接続時の注意事項」を参照して下さい。

【※ 3】 デバッグ時、TxD1, RxD1 端子は使用しませんが、接続することを推奨しています。

3. 接続参考図

3-2. 接続時の注意事項

3-2-1. MD 端子

MD 端子は、使用する動作モードにあわせて、プルアップもしくはプルダウン処理が必要です。
下に示す図 3 もしくは図 4 のいずれかの回路として下さい。

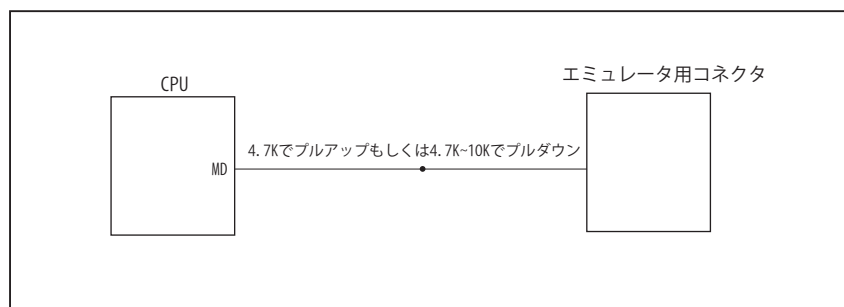


図 3. 接続参考図①

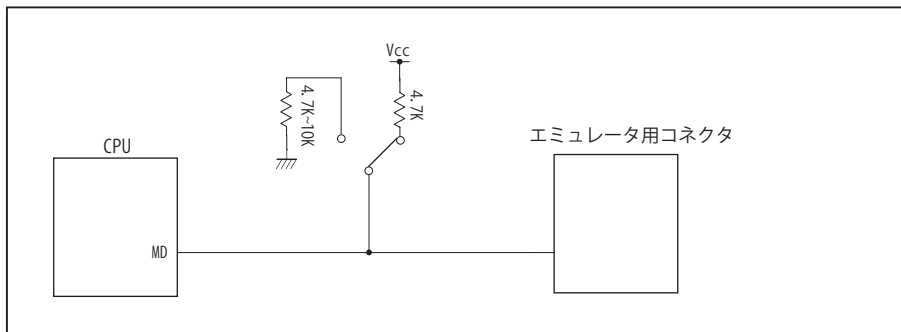


図 4. 接続参考図②

4. 使用上の注意・制限事項

- (1) デバッガとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行ってください。
- (2) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行ってください。
- (3) デバッガ起動時に RES# が Low の場合、「error(18)：Reset Error」と表示され正常に起動出来ません。
- (4) デバッグコネクタの GND 端子は全てターゲットの GND へ接続して下さい。未接続のピンがあると動作が不安定になる場合があります。
- (5) 内蔵 ROM の書き換え回数が増えると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) DMAC はユーザプログラムをブレークしている状態でも機能しています。転送要求が発生すると DMA 転送を実行します。
- (7) ウォッチドッグタイマ (WDT) は、ブレーク中カウントアップを停止します。
- (8) RES# が Low 状態のままユーザプログラムをブレークしないで下さい。
- (9) ユーザプログラム実行中にクロック発生回路のレジスタの値をダンプウィンドウなどから変更しないで下さい。
- (10) デバッグに使用したマイコンは、フラッシュの書き換えを繰り返しており、ストレスがかかっています。そのため量産製品には使用しないで下さい。
- (11) FINE 使用時でのユーザプログラム実行中に内部リセットが発生した場合、エミュレータからの制御が出来なくなります。ウォッチドッグタイマなどの内部リセットは発生させないで下さい。

5. 改版履歴

第1版：2014, 04/14 ・初版

■ RX113

1. 仕様

- ・対象 CPU タイプ : RX113
- ・対象 CPU 型名 : R5F51138, R5F51137, R5F51136, R5F51135
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : シングルチップモード
- ・インターフェイス : ルネサスエレクトロニクス E1, E20 互換 FINE インターフェース
- ・適用本体 : DW-R1 本体 (14pin FINE インターフェース)
: DS-R1 本体 (14pin FINE インターフェース)

2. コネクタのピン配置

表 1、表 2 にデバッグと接続するためのユーザシステム側ピン配置表を示します。

表 1 FINE インターフェース ピン配置表

ピン番号	信号名	入出力	RX113 ピン番号		
			100 ピン LQFP	100 ピン TELGA	64 ピン LQFP
1	N.C.	—			
2	GND	—			
3	N.C.	—			
4	N.C.	—			
5	TxD1【※ 3】	出力	18	G3	14
6	N.C.	—			
7	MD/FINED	入出力	6	E2	3
8	Vcc【※ 1】	—			
9	N.C.	—			
10	N.C.	—			
11	RxD1【※ 3】	入力	19	G4	15
12	GND	—			
13	RES#	入出力	7	D1	4
14	GND【※ 2】	—			

- ・入出力は CPU から見た方向を表します。
- ・"#" 信号名は負論理を表しています。
- ・N.C は未接続にしてください。

【※ 1】 8pin を電源に接続すると電源監視を行う事が出来ます。電源監視を有効にするとターゲットの電源 OFF 時にデバッグからターゲットへ電流が流れ込む事を阻止出来ます。電源監視を有効にするにはデバッグ・ソフトの設定が必要です。電源監視を行わない場合、弊社デバッグは GND 又は未接続でも問題ありません。

【※ 2】 ターゲット側の GND を検出する事により、FINE インターフェースケーブルの接続を検出しています。

【※ 3】 デバッグでは使用していないため未接続でも問題ありません。

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)

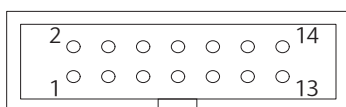


図 1. FINE コネクタ・ピン配置図

3. 接続参考図

3-1. FINE 使用時の接続例

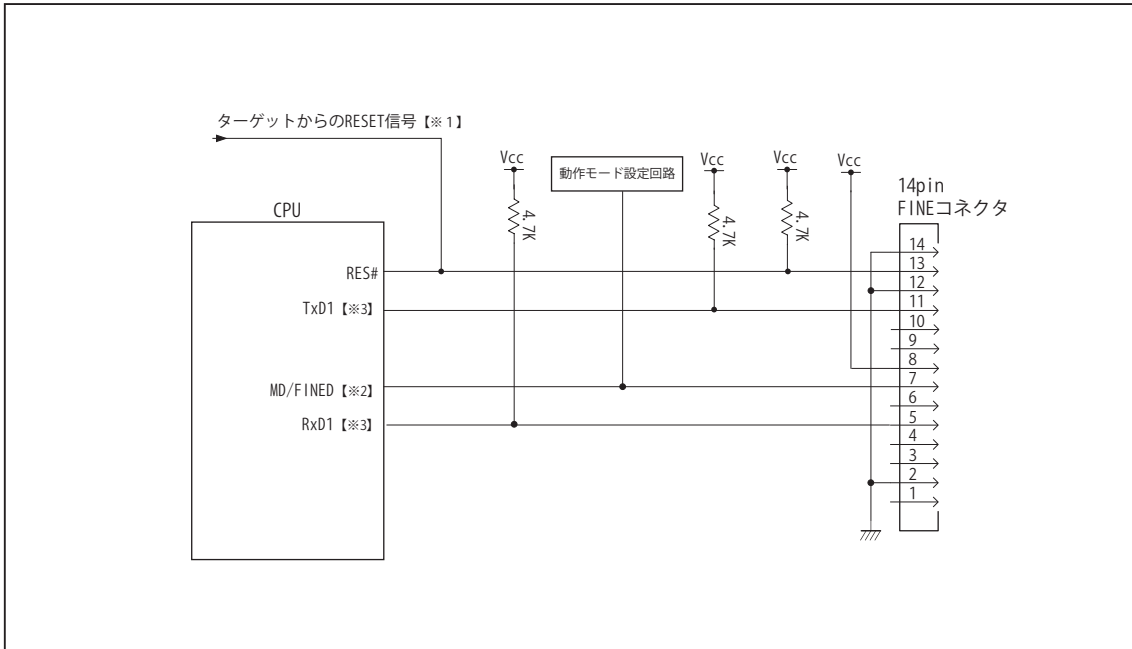


図 2. FINE 使用時接続図

- ・ 図 2 に記載されている抵抗値は参考値です。
- ・ CPU と FINE コネクタ間の配線長はできるだけ短くして下さい。

【※ 1】 RESET 回路はオープンコレクタ出力としてください。

【※ 2】 詳細については「3-2. 接続時の注意事項」を参照して下さい。

【※ 3】 デバッガでは使用していないため、未接続でも問題ありません。

3. 接続参考図

3-2. 接続時の注意事項

3-2-1. MD 端子

MD 端子は、使用する動作モードにあわせて、プルアップもしくはプルダウン処理が必要です。
下に示す図 3 もしくは図 4 のいずれかの回路として下さい。

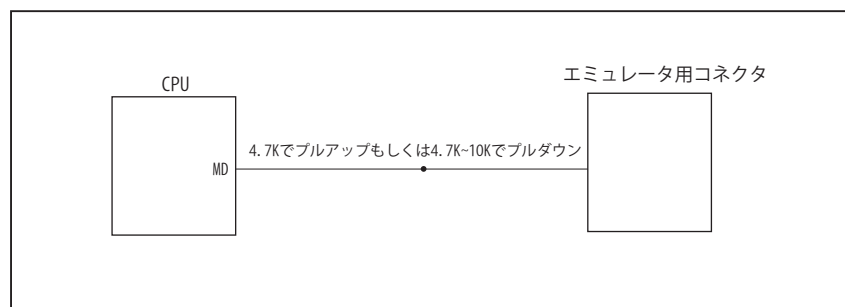


図 3. 接続参考図①

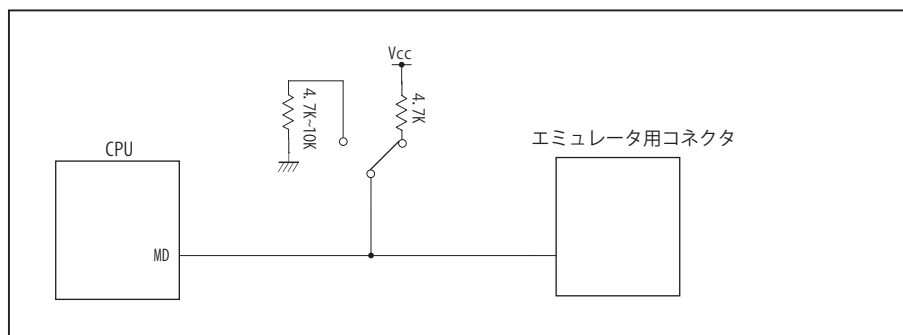


図 4. 接続参考図②

4. 使用上の注意・制限事項

- (1) デバッガとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行ってください。
- (2) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行ってください。
- (3) デバッガ起動時に RES# が Low の場合、「error(18) : Reset Error」と表示され正常に起動出来ません。
- (4) デバッグコネクタの GND 端子は全てターゲットの GND へ接続して下さい。未接続のピンがあると動作が不安定になる場合があります。
- (5) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) DMAC はユーザプログラムをブレイクしている状態でも機能しています。転送要求が発生すると DMA 転送を実行します。
- (7) ウォッチドックタイマ (WDT) は、ブレイク中カウントアップを停止します。
- (8) RES# が Low 状態のままユーザプログラムをブレイクしないで下さい。
- (9) ユーザプログラム実行中にクロック発生回路のレジスタの値をダンプウィンドウなどから変更しないで下さい。
- (10) デバッグに使用したマイコンは、フラッシュの書き換えを繰り返しており、ストレスがかかっています。量産製品には使用しないで下さい。
- (11) FINE 使用時でのユーザプログラム実行中に内部リセットが発生した場合、エミュレータからの制御が出来なくなります。ウォッチドックタイマなどの内部リセットは発生させないで下さい。

5. 改版履歴

第1版：2017, 01/16 ・初版

JTAG プローブ技術資料
RX ファミリ編

発行年月日 2017 年 1 月 Rev.6 発行

発行所 ビットラン株式会社
〒 361-0056 埼玉県行田市持田 2213
TEL 048-554-7471 (代)
