

JTAG プローブ技術資料

H8S シリーズ編

※ ご注意 ※

- ① 本書及びプログラムの内容の一部または、全部を無断で転載することは、プログラムのバックアップの場合を除き、禁止されています。
- ② 本書及びプログラムの内容に関しては、将来予告なしに変更することがあります。
- ③ 当社の許可無く複製・改変などを行う事は出来ません。
- ④ 本書及びプログラムの内容について万全を期して作成いたしましたが、万一不審な点や誤り、記載もれなどお気付きなことがありましたら弊社までご連絡下さい。
- ⑤ 本書及びプログラムを運用した結果の影響について、前項④にかかわらず責任を負いかねますので、御了承下さい。
- ⑥ 本製品、本書、または本資料に掲載されている技術情報を、大量破壊兵器の開発などの目的、軍事利用の目的、あるいはその他軍事用との目的で使用しないで下さい。また、輸出もしくは日本国の非居住者へ提供に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」など、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手順をおこなって下さい。

Copyright (C) 2008-2014 BITRAN CORPORATION, All Rights Reserved.

— 目次 —

■ H8S/2158F	4
■ H8S/2166F, H8S/2167F, H8S/2168F	7
■ H8S/2170F, H8S/2171F, H8S/2172F	10
■ H8S/2212F, H8S/2218F	13
■ H8S/2215RF	17
■ H8S/2319EF	21
■ H8S/2329EF, H8S/2339EF	24
■ H8S/2360F, H8S/2361F, H8S/2362F, H8S/2364F, H8S/2367F, H8S/2368F	27
■ H8S/2370(R)F, H8S/2371(R)F, H8S/2372(R)F, H8S/2374(R)F, H8S/2377(R)F, H8S/2378(R)F	31
■ H8S/2424F, H8S/2425F, H8S/2426F, H8S/2426RF, H8S/2427F, H8S/2427RF, H8S/2454F, H8S/2456F, H8S/2456RF	35
■ H8S/2437F	39
■ H8S/2462F, H8S/2463F, H8S/2472F	42

■ H8S/2158F

1. 仕様

- ・対象 CPU : H8S/2158F
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : オンチップエミュレーションモード (モード6、7)
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェイス)
: DS-R1 本体 (14pin H-UDI インターフェイス)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェイス)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェイス)
: DH-1200 本体専用 DHC-HUD14 (14pin H-UDI インターフェイス)

2. コネクタのピン配置

表1にデバッグと接続するための、ユーザシステム側ピン配置表を示します。

表1 H-UDI インターフェイス ピン配置表

ピン番号	信号名	入出力	H8S/2158F ピン番号	
			TFP-100B	TBP-112
1	ETCK	入力	31	J4
2	/ETRST	入力	12	F3
3	ETDO	出力	69	D11
4	/RESOUT	入力	【注4】	【注4】
5	ETMS	入力	68	E9
6	ETDI	入力	30	L3
7	/RES	出力	1	B2
8	GND	—		
9	GND	—		
10	GND	—		
11	Vcc	—		
12	GND	—		
13	GND	—		
14	GND	—		

- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. "/" 信号名は負論理を表しています。
 4. 図2.H-UDI 信号接続図を参照して下さい。

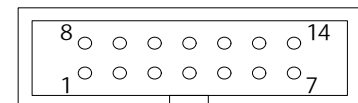
3. 使用上の注意・制限事項

- (1) Code Debugger 使用時は、/MD2 端子を Low レベルに設定して下さい。High レベルでは正常にデバッグが起動出来ません。
- (2) Code Debugger 使用時は、FWE 信号を High レベルに設定して下さい。Low レベルでは正常にデバッグが起動出来ません。
- (3) 内蔵 ROM の一部空間はデバッグで使用しています。ユーザプログラムで内蔵 ROM を書き替える際には、元の値を保護 (元の値を再書込) して下さい。
 アドバンスモード (モード6) ... H'00003C ~ H'00003F
 ノーマルモード (モード7) ... H'001E ~ H'001F
- (4) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (5) デバッグのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (6) 電源を入れる場合、最初にデバッグ本体、次にターゲットの順で行って下さい。

図1.H-UDI コネクタ・ピン配置図

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.54D5A(71) (ヒロセ電機)



【注意】コネクタのピン番号の数はルネサスエレクトロニクス社 E10A-USB と同じです。部品メーカーとは異なりますのでご注意ください。

4. 接続参考図

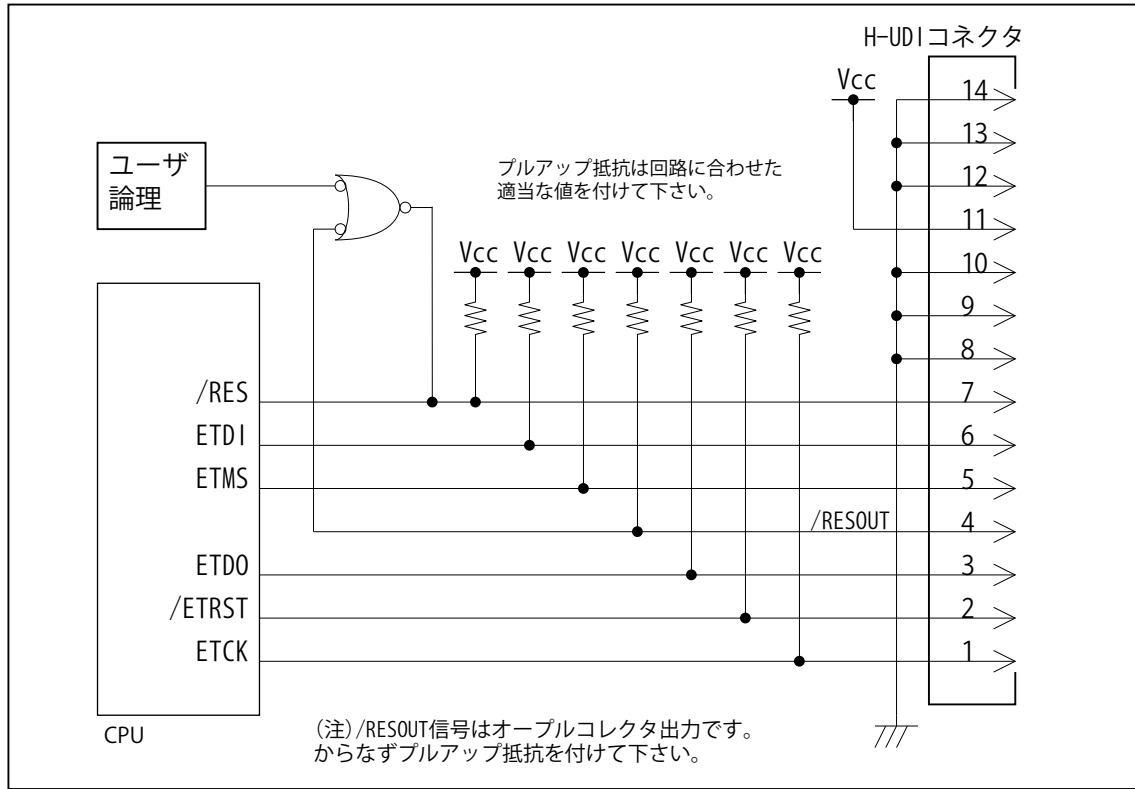


図 2. H-UDI 信号接続図

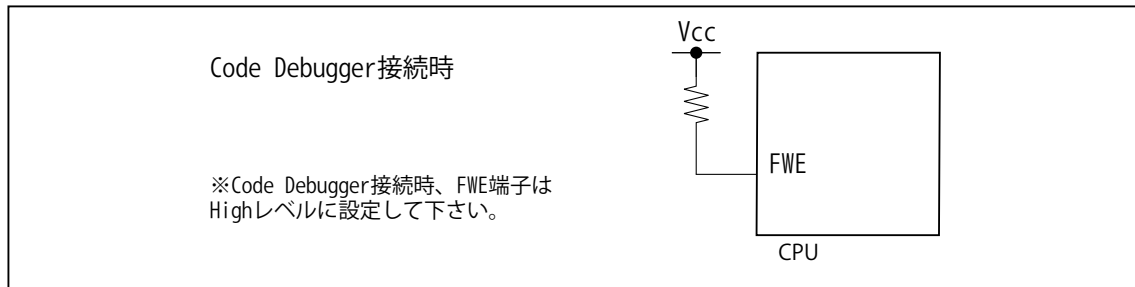


図 3. FWE 信号接続図

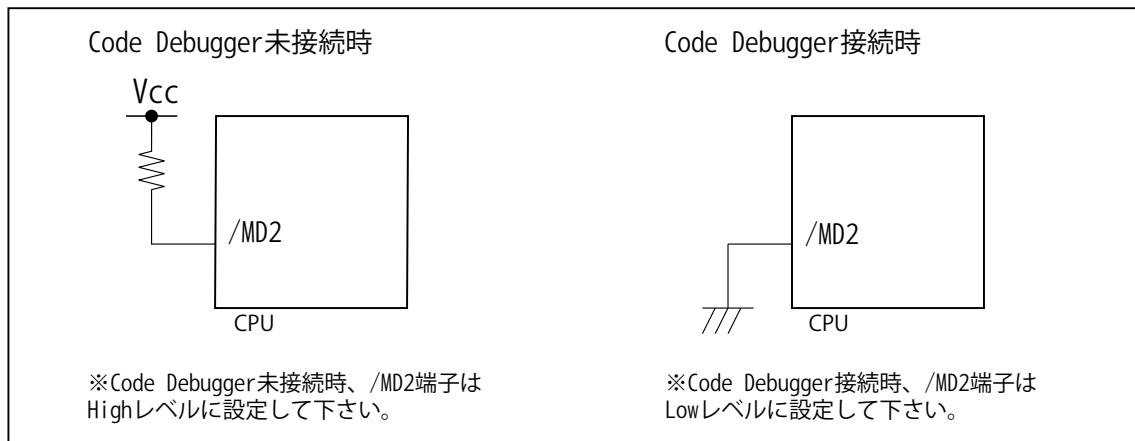


図 4. MD 信号接続図

変更履歴

第1版：2004.10/07 ・初版

第2版：2004.10/19 ・使用上の注意・制限事項の項目（3）を修正。

第3版：2005.09/27 ・適用プローブに DRP-SH を追加。

第4版：2008.06/20 ・適用プローブに DXP-SH を追加。

第5版：2011.03/26 ・「ルネサステクノロジ」となっていた箇所を「ルネサスエレクトロニクス」へ修正。

第6版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8S/2166F, H8S/2167F, H8S/2168F

1. 仕様

- ・対象 CPU : H8S/2166F, H8S/2167F, H8S/2168F
- ・動作周波数 : CPU の動作周波数範囲
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェイス)
: DS-R1 本体 (14pin H-UDI インターフェイス)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェイス)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェイス)
: DH-1200 本体専用 DHC-HUDI4 (14pin H-UDI インターフェイス)

2. コネクタのピン配置

表1にデバッグと接続するための、ユーザシステム側ピン配置表を示します。

表1 H-UDI インターフェイス ピン配置表

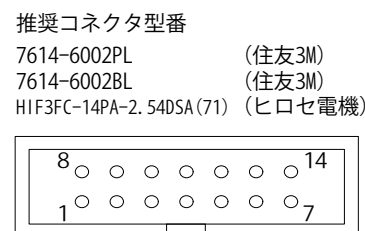
ピン番号	信号名	入出力	H8S/2166F, H8S/2167F, H8S/2168F
			TFP-144 ピン番号
1	ETCK	入力	90
2	/ETRST	入力	91
3	ETDO	出力	88
4	/RESOUT	入力	【注4】
5	ETMS	入力	87
6	ETDI	入力	89
7	/RES	出力	8
8	GND	—	
9	GND	—	
10	GND	—	
11	Vcc	—	
12	GND	—	
13	GND	—	
14	GND	—	

- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. "/" 信号名は負論理を表しています。
 4. 図2.H-UDI 信号接続図を参照して下さい。

3. 使用上の注意・制限事項

- (1) Code Debugger 使用時は、/MD2 端子を Low レベルに設定して下さい。High レベルでは正常にデバッグが起動出来ません。
- (2) Code Debugger 使用時は、FWE 信号を High レベルに設定して下さい。Low レベルでは正常にデバッグが起動出来ません。
- (3) 内蔵 ROM の H'00003C - H'00003F はデバッグで使用しています。ユーザプログラムで内蔵 ROM を書き替える際には、元の値を保護 (元の値を再書込) して下さい。
- (4) アドレス H'FFFE60-H'FFFE87 はデバッグで使用しています。ユーザはアクセスしないで下さい。
- (5) 内蔵 ROM の書き換え回数が増えると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) デバッグのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (7) 電源を入れる場合、最初にデバッグ本体、次にターゲットの順で行って下さい。

図1.H-UDI コネクタ・ピン配置図



【注意】コネクタのピン番号の数え方はルネサスエレクトロニクス社 E10A-USB と同じです。部品メーカーとは異なりますのでご注意ください。

4. 接続参考図

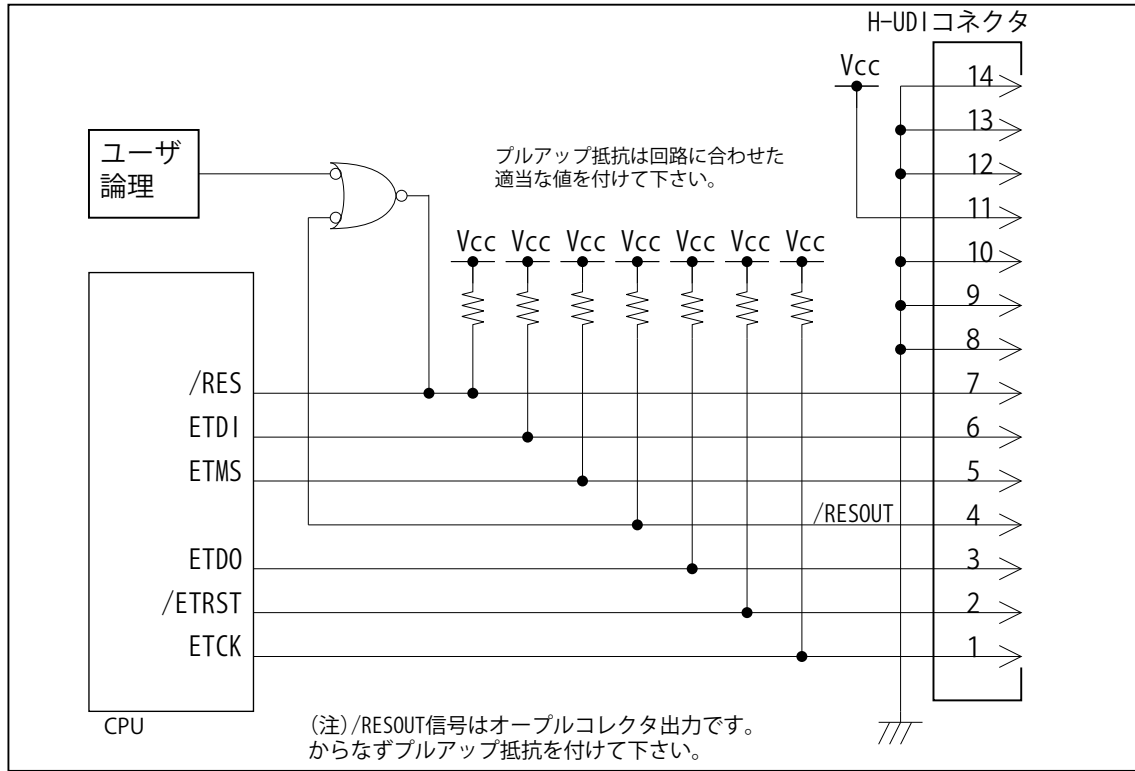


図 2. H-UDI 信号接続図

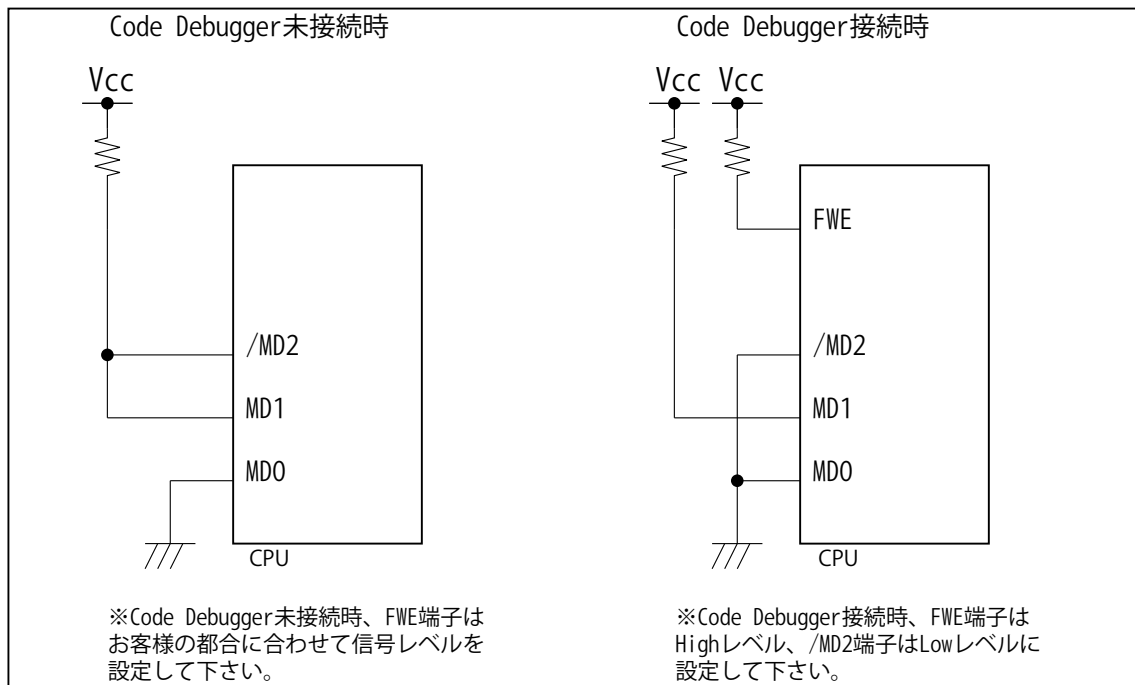


図 3. FWE, MD 信号接続図

変更履歴

第1版：2004.06/15 ・初版

第2版：2005.09/27 ・適用プローブに DRP-SH を追加。

第3版：2008.06/20 ・適用プローブに DXP-SH を追加。

第4版：2011.03/26 ・「ルネサステクノロジ」となっていた箇所を「ルネサスエレクトロニクス」へ修正。

第5版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8S/2170F, H8S/2171F, H8S/2172F

1. 仕様

- ・対象 CPU : H8S/2170F, H8S/2171F, H8S/2172F
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : オンチップエミュレーションモード (モード6)
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェース)
: DS-R1 本体 (14pin H-UDI インターフェース)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェース)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェース)
: DH-1200 本体専用 DHC-HUDI4 (14pin H-UDI インターフェース)

2. コネクタのピン配置

表1にデバッグと接続するための、ユーザシステム側ピン配置表を示します。

表1 H-UDI インターフェース ピン配置表

ピン番号	信号名	入出力	H8S/2170F ピン番号
			TFP-100B
1	HUDITCK	入力	41
2	/HUDITRST	入力	89
3	HUDITDO/TxD0	出力	69
4	/RESOUT	入力	【注4】
5	HUDITMS	入力	67
6	HUDITDI/RxD0	入力	39
7	/RES	出力	10
8	GND	—	
9	GND	—	
10	GND	—	
11	Vcc	—	
12	GND	—	
13	GND	—	
14	GND	—	

- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. "/" 信号名は負論理を表しています。
 4. 図2.H-UDI 信号接続図を参照して下さい。

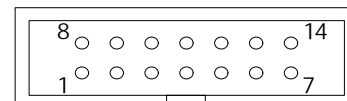
3. 使用上の注意・制限事項

- (1) Code Debugger 使用時は、/MD2 端子を Low レベルに設定して下さい。High レベルでは正常にデバッグが起動出来ません。
- (2) Code Debugger 使用時は、FWE 信号を High レベルに設定して下さい。Low レベルでは正常にデバッグが起動出来ません。
- (3) 内蔵 ROM の H'00003C - H'00003F はデバッグで使用しています。ユーザプログラムで内蔵 ROM を書き替える際には、元の値を保護 (元の値を再書込) して下さい。
- (4) 内蔵 ROM の書き換え回数が増えると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (5) デバッグのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (6) 電源を入れる場合、最初にデバッグ本体、次にターゲットの順で行って下さい。
- (7) Code Debugger を使用する場合、TxD0, RxD0 の端子機能はデバッグが占有する為、ユーザは使用できません。

図1.H-UDI コネクタ・ピン配置図

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】コネクタのピン番号の数え方はルネサスエレクトロニクス社 E10A-USB と同じです。部品メーカーとは異なりますので注意下さい。

4. 接続参考図

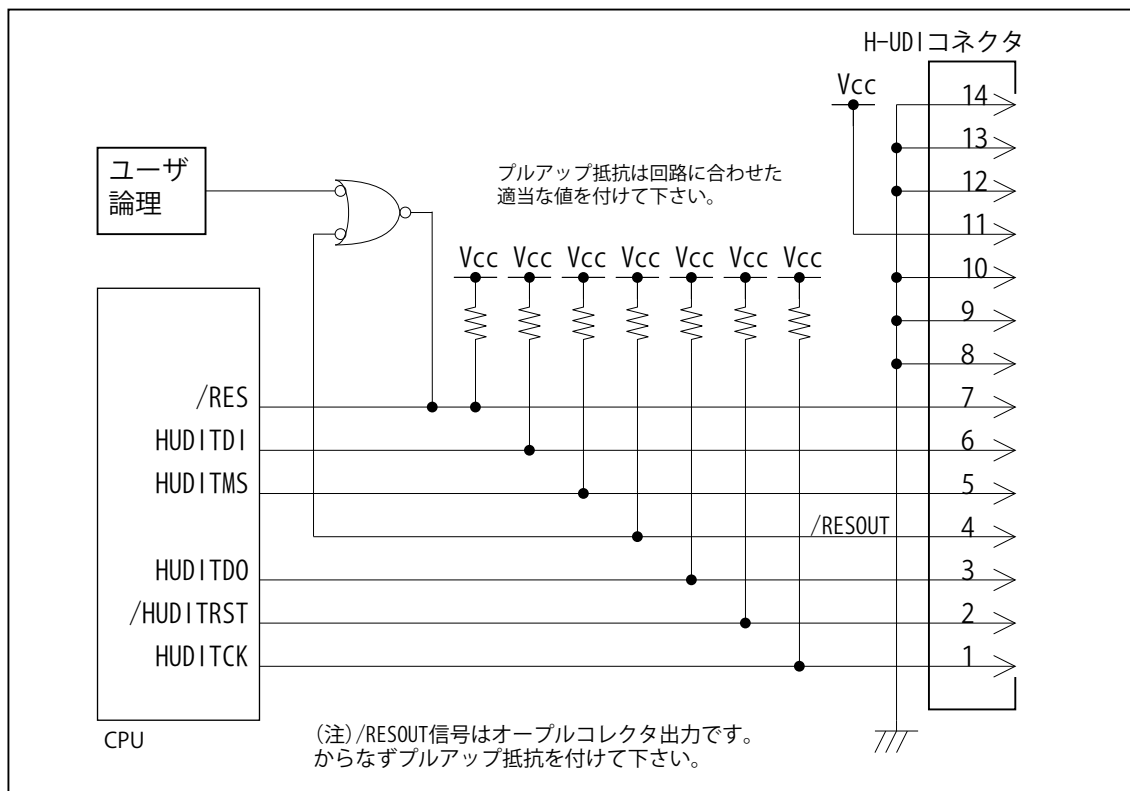


図 2. H-UDI 信号接続図

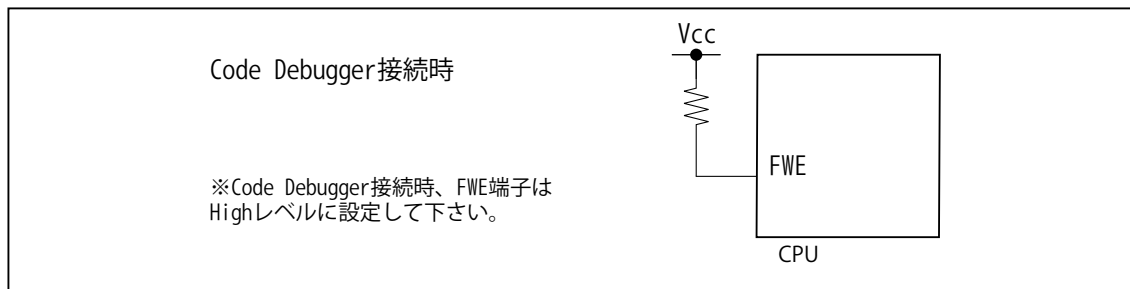


図 3. FWE 信号接続図

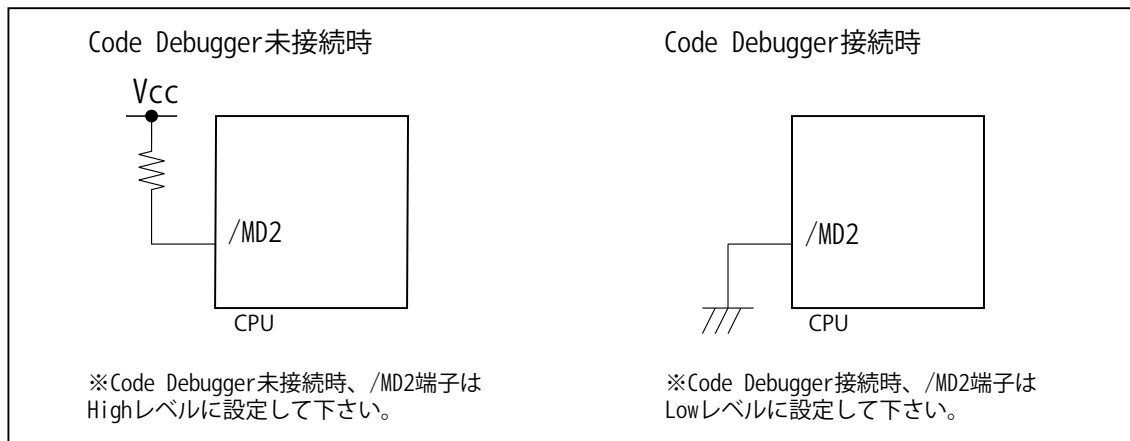


図 4. MD 信号接続図

変更履歴

第1版：2004.10/07 ・初版

第2版：2005.09/27 ・適用プローブに DRP-SH を追加。

第3版：2008.06/20 ・適用プローブに DXP-SH を追加。

第4版：2011.03/26 ・「ルネサステクノロジ」となっていた箇所を「ルネサスエレクトロニクス」へ修正。

第5版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8S/2212F, H8S/2218F

1. 仕様

- ・対象 CPU : H8S/2212F, H8S/2218F
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : 内蔵 ROM 有効拡張モード (モード6), シングルチップモード (モード7)
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェース)
: DS-R1 本体 (14pin H-UDI インターフェース)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェース)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェース)
: DH-1200 本体専用 DHC-HUDI4 (14pin H-UDI インターフェース)

2. コネクタのピン配置

表1にデバッガと接続するための、ユーザシステム側ピン配置表を示します。

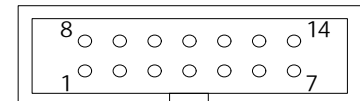
表1 H-UDI インターフェース ピン配置表

ピン番号	信号名	入出力	H8S/2212 ピン番号 (FP-64E, FP-64EV)	H8S/2218 ピン番号 (TFP-100G, TFP-100GV)
1	TCK	入力	53	84
2	/TRST	入力	55	86
3	TDO	出力	52	83
4	/RESOUT	入力	【注4】	【注4】
5	TMS	入力	54	85
6	TDI	入力	56	87
7	/RES	出力	36	58
8	GND	—		
9	GND	—		
10	GND	—		
11	Vcc	—		
12	GND	—		
13	GND	—		
14	GND	—		

- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. "/" 信号名は負論理を表しています。
 4. 図2.H-UDI 信号接続図を参照して下さい。

図1.H-UDI コネクタ・ピン配置図

推奨コネクタ型番
 7614-6002PL (住友3M)
 7614-6002BL (住友3M)
 HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】コネクタのピン番号の数え方はルネサスエレクトロニクス社 E10A-USBと同じです。部品メーカーとは異なりますのでご注意ください。

3. 接続参考図

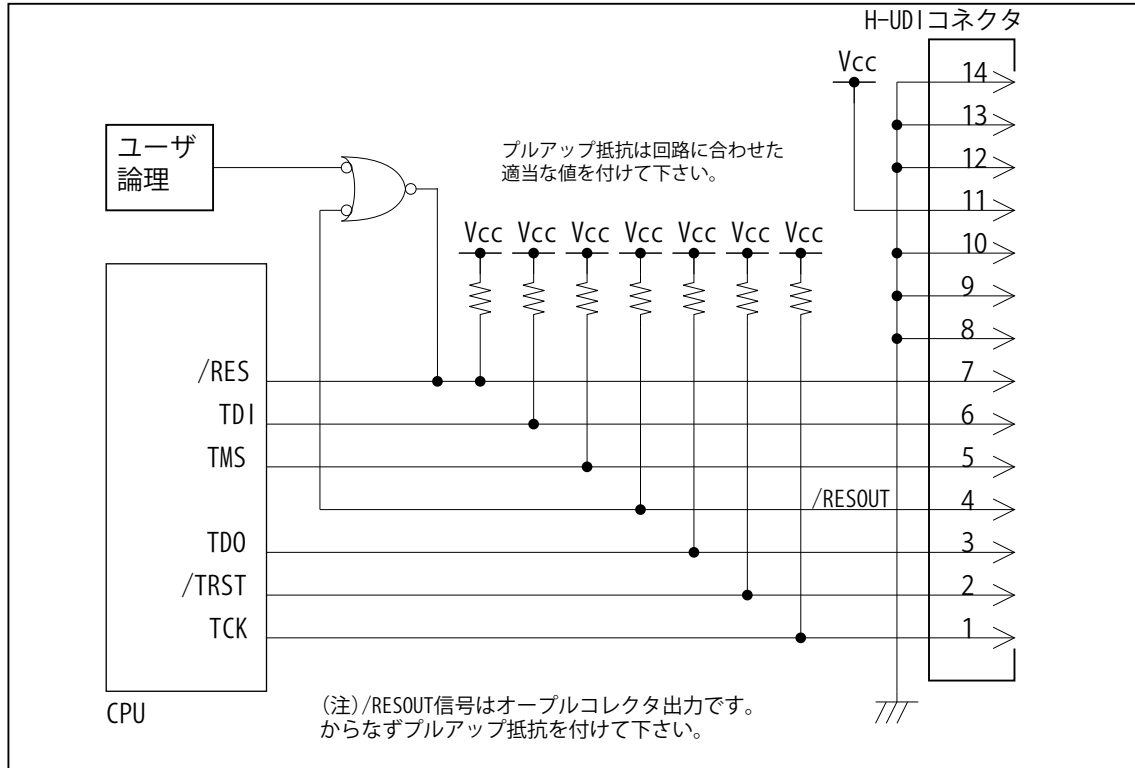


図 2. H-UDI 信号接続図

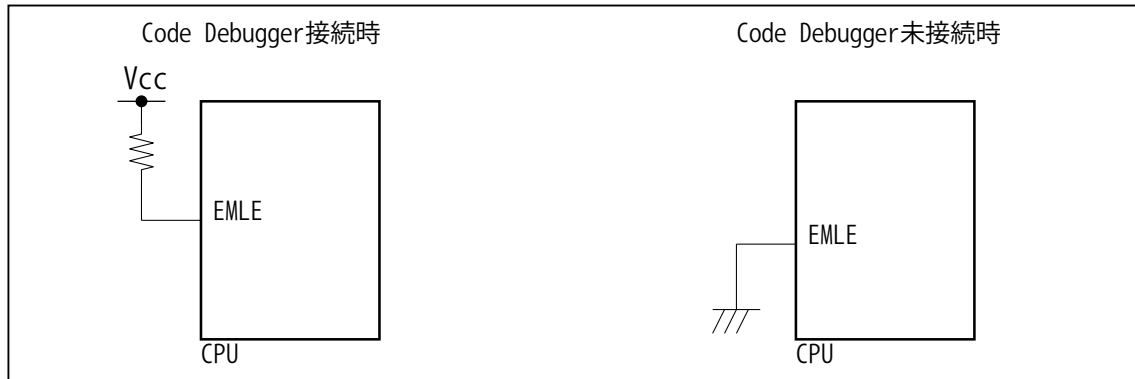


図 3. EMLE 信号接続図

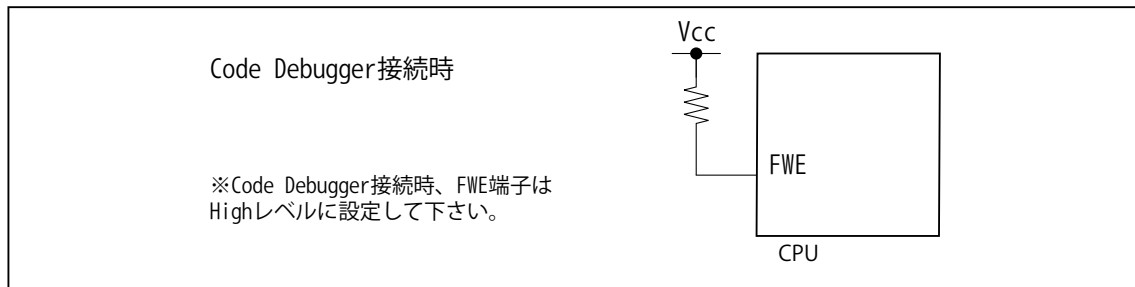


図 4. FWE 信号接続図

4. 使用上の注意・制限事項

- (1) Code Debugger では CPU 内蔵 ROM 有効モード (モード 6,7) のみサポートしています。内蔵 ROM 無効モード (モード 4,5) はサポートしていません。
- (2) Code Debugger 使用時は、EMLE 信号を High レベル (デバッグ有効モード) に設定して下さい。実チップで動作させる場合は EMLE 信号を Low レベルにします。
- (3) Code Debugger 使用時は、FWE 信号を High レベル (内蔵 ROM 書込有効) に設定して下さい。Low レベルの状態ではデバッグが起動できない場合があります。
- (4) 内蔵 ROM の H'000078 - H'00007B はデバッグで使用しています。ユーザプログラムで内蔵 ROM を書き替える際には、元の値を保護 (元の値を再書込) して下さい。
- (5) アドレス H'FEE800 - H'FEEFFF はデバッグで使用しています。ユーザはアクセスしないで下さい。
- (6) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (7) デバッグのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (8) 電源を入れる場合、最初にデバッグ本体、次にターゲットの順で行って下さい。
- (9) H8S/2212F に Code Debugger を接続した場合、デバッグは TCK, TMS, TDI, TDO 信号の端子を占有します。マルチプレクスされているその他の端子機能は使用する事が出来ません。

表 2. H8S/2212F で使用できない端子

デバッグ端子機能	使用出来ない端子機能
TDI	PG0
TMS	P75
TCK	P76
TDO	P77

変更履歴

第 5 版：2005.09/27 ・適用プローブに DRP-SH を追加。

第 6 版：2007.01/09 ・図 4.FWE 信号接続図を追加。
・使用上の注意・制限事項に（9）を追加。

第 7 版：2008.06/20 ・適用プローブに DXP-SH を追加。

第 8 版：2011.03/26 ・「ルネサステクノロジ」となっていた箇所を「ルネサスエレクトロニクス」へ修正。

第 9 版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8S/2215RF

1. 仕様

- ・対象 CPU : H8S/2215RF
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : 内蔵 ROM 有効拡張モード (モード 6), シングルチップモード (モード 7)
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェース)
: DS-R1 本体 (14pin H-UDI インターフェース)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェース)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェース)
: DH-1200 本体専用 DHC-HUDI4 (14pin H-UDI インターフェース)

2. コネクタのピン配置

表 1 にデバッガと接続するための、ユーザシステム側ピン配置表を示します。

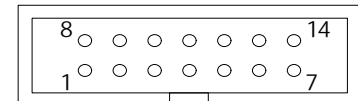
表 1 H-UDI インターフェース ピン配置表

ピン番号	信号名	入出力	H8S/2215RF ピン番号 (TFP-120, TFP-120V)
1	TCK	入力	107
2	/TRST	入力	109
3	TDO	出力	106
4	/RESOUT	入力	【注 4】
5	TMS	入力	108
6	TDI	入力	110
7	/RES	出力	72
8	GND	—	
9	GND	—	
10	GND	—	
11	Vcc	—	
12	GND	—	
13	GND	—	
14	GND	—	

- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. "/" 信号名は負論理を表しています。
 4. 図 2 .H-UDI 信号接続図を参照して下さい。

図 1. H-UDI コネクタ・ピン配置図

推奨コネクタ型番
 7614-6002PL (住友3M)
 7614-6002BL (住友3M)
 HIF3FC-14PA-2.54DS(71) (ヒロセ電機)



【注意】コネクタのピン番号の数はルネサスエレクトロニクス社 E10A-USB と同じです。部品メーカーとは異なりますので注意下さい。

3. 接続参考図

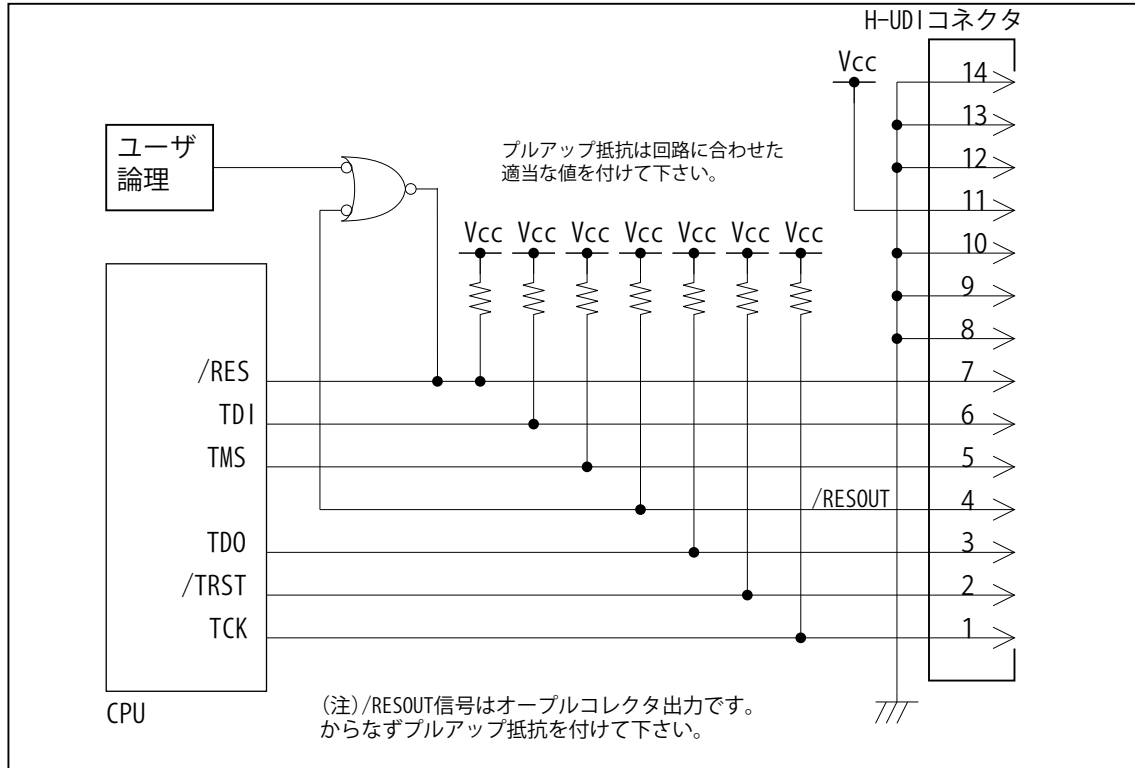


図 2. H-UDI 信号接続図

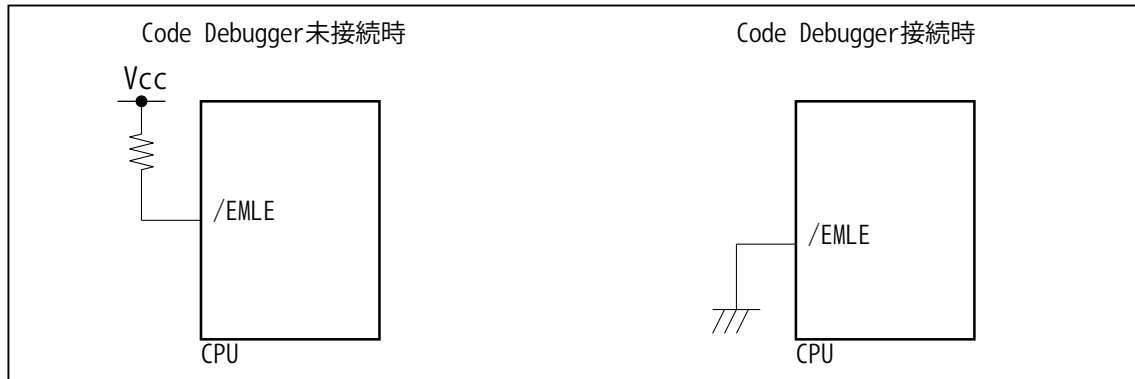


図 3. EMLE 信号接続図

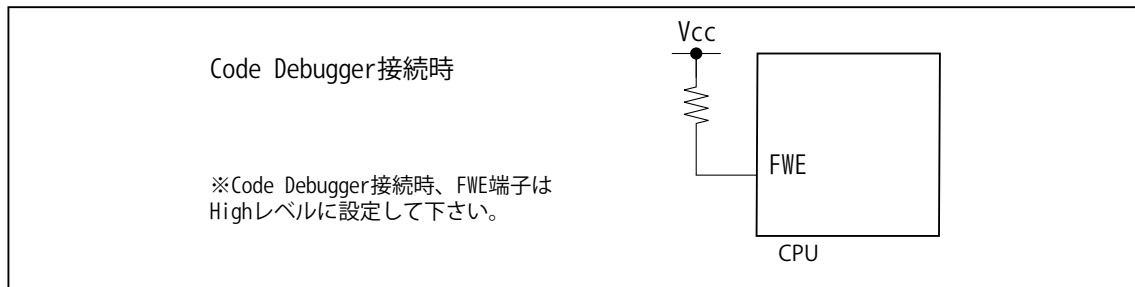


図 4. FWE 信号接続図

4. 使用上の注意・制限事項

- (1) Code Debugger では CPU 内蔵 ROM 有効モード (モード 6,7) のみサポートしています。内蔵 ROM 無効モード (モード 4,5) はサポートしていません。
- (2) Code Debugger 使用時は、/EMLE 信号を Low レベル (デバッグ有効モード) に設定して下さい。実チップで動作させる場合は /EMLE 信号を High レベルにします。
- (3) Code Debugger 使用時は、FWE 信号を High レベル (内蔵 ROM 書込有効) に設定して下さい。Low レベルの状態ではデバッグが起動できない場合があります。
- (4) 内蔵 ROM の H'000078 - H'00007B はデバッグで使用しています。ユーザプログラムで内蔵 ROM を書き替える際には、元の値を保護 (元の値を再書込) して下さい。
- (5) アドレス H'FEE800 - H'FEEFFF はデバッグで使用しています。ユーザはアクセスしないで下さい。
- (6) CPU Break 時、デバッグは WDT の TCSR レジスタを退避、RUN の時に復帰させています。よって Break 中は TCSR レジスタの変更を行わないで下さい。TCSR レジスタの設定がウォッチドッグタイマーモード (bit6,bit5 が 1) の場合、Break 中はデバッグにより Timer 動作を禁止させます。この時タイムカウンタ (TCNT) の値は 0 にリセットされます。
- (7) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (8) デバッグのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (9) 電源を入れる場合、最初にデバッグ本体、次にターゲットの順で行って下さい。

変更履歴

第1版：2007.01/09 ・初版

第2版：2008.06/20 ・適用プローブに DXP-SH を追加。

第3版：2011.03/26 ・「ルネサステクノロジ」となっていた箇所を「ルネサスエレクトロニクス」へ修正。

第4版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8S/2319EF

1. 仕様

- ・対象 CPU : H8S/2319EF (HD64F2319EVF25, HD64F2319EVTE25)
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : 内蔵 ROM 有効拡張モード (モード 6), シングルチップモード (モード 7)
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェース)
: DS-R1 本体 (14pin H-UDI インターフェース)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェース)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェース)
: DH-1200 本体専用 DHC-HUDI4 (14pin H-UDI インターフェース)

2. コネクタのピン配置

表 1 にデバッガと接続するための、ユーザシステム側ピン配置表を示します。

表 1 H-UDI インターフェース ピン配置表

ピン番号	入出力	信号名	H8S/2319EF	
			FTP-100B	FP-100A
1	入力	TCK	13	15
2	入力	/TRST	55	57
3	出力	TDO	9	11
4	入力	/RESOUT	【注 4】	【注 4】
5	入力	TMS	54	56
6	入力	TDI	11	13
7	出力	/RES	62	64
8	—	GND	—	—
9	—	GND	—	—
10	—	GND	—	—
11	—	Vcc	—	—
12	—	GND	—	—
13	—	GND	—	—
14	—	GND	—	—

- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. "/" 信号名は負論理を表しています。
 4. 図 2 H-UDI 信号接続図を参照して下さい。

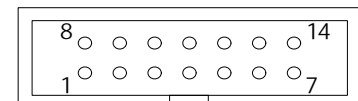
3. 使用上の注意・制限事項

- (1) Code Debugger では CPU 内蔵 ROM 有効モード (モード 6,7) のみサポートしています。内蔵 ROM 無効モードはサポートしていません。
- (2) Code Debugger 使用時は、EMLE 信号を High レベル (デバッグ有効モード) に設定して下さい。実チップで動作させる場合は EMLE 信号を Low レベルにします。
- (3) Code Debugger ご使用時は次の機能が使用できません。
P20, P21, P31, P33, P35, FWE, SCK1, TxD1, RxD1, /IRQ5, TIOCA3, TIOCB3
- (4) 内蔵 ROM の H'000078 - H'00007B はデバッガで使用しています。ユーザプログラムで内蔵 ROM を書き替える際には、元の値を保護 (元の値を再書込) して下さい。
- (5) アドレス H'FF7400 - H'FF7BFF はデバッガで使用しています。ユーザはアクセスしないで下さい。
- (6) /RES, /WAIT, /BREQ 端子が Low 固定の状態でもメモリの参照、ユーザプログラムの実行を行うと Target Error が発生します。
- (7) 内蔵 ROM の書き換え回数が増えると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (8) ウォッチドックタイマ (WDT) は Break 中でも動作を継続します。
- (9) デバッガのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (10) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行って下さい。
- (11) Code Debugger ご使用時は SCI チャンネル 1 機能を使用する事ができません。

図 1. H-UDI コネクタ・ピン配置図

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】コネクタのピン番号の数はルネサスエレクトロニクス社 E10A-USB と同じです。部品メーカーとは異なりますので注意下さい。

4. 接続参考図

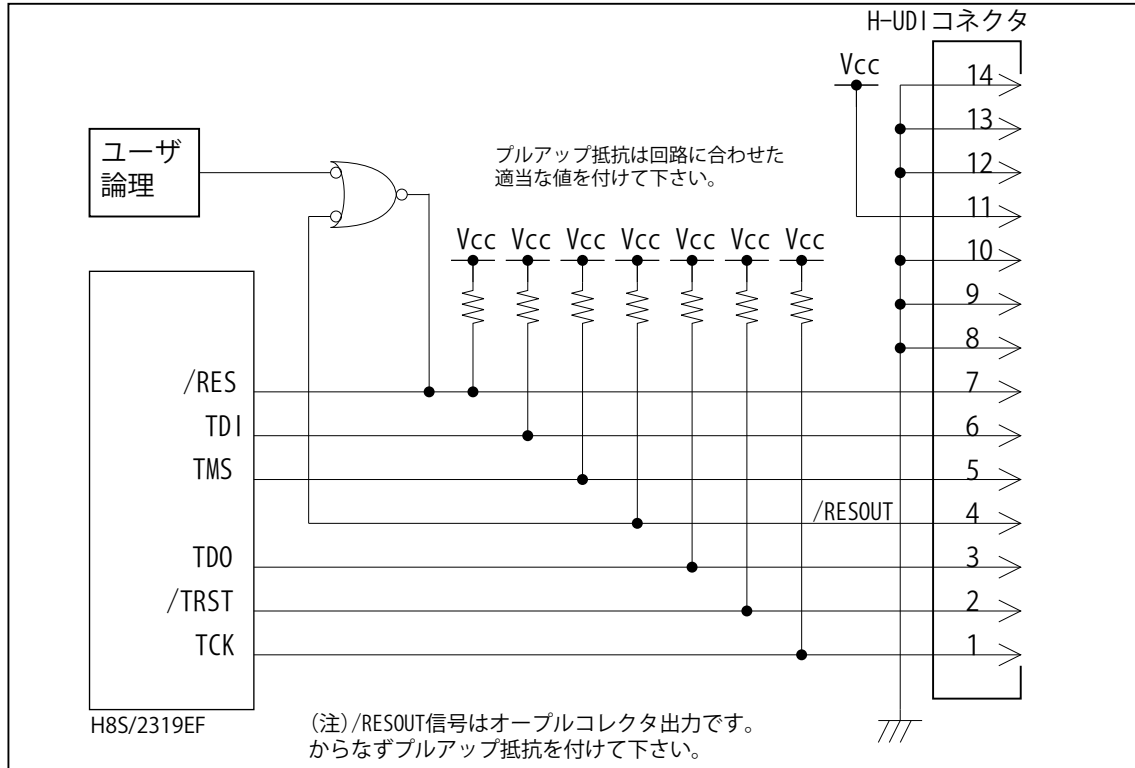


図 2. H-UDI 信号接続図

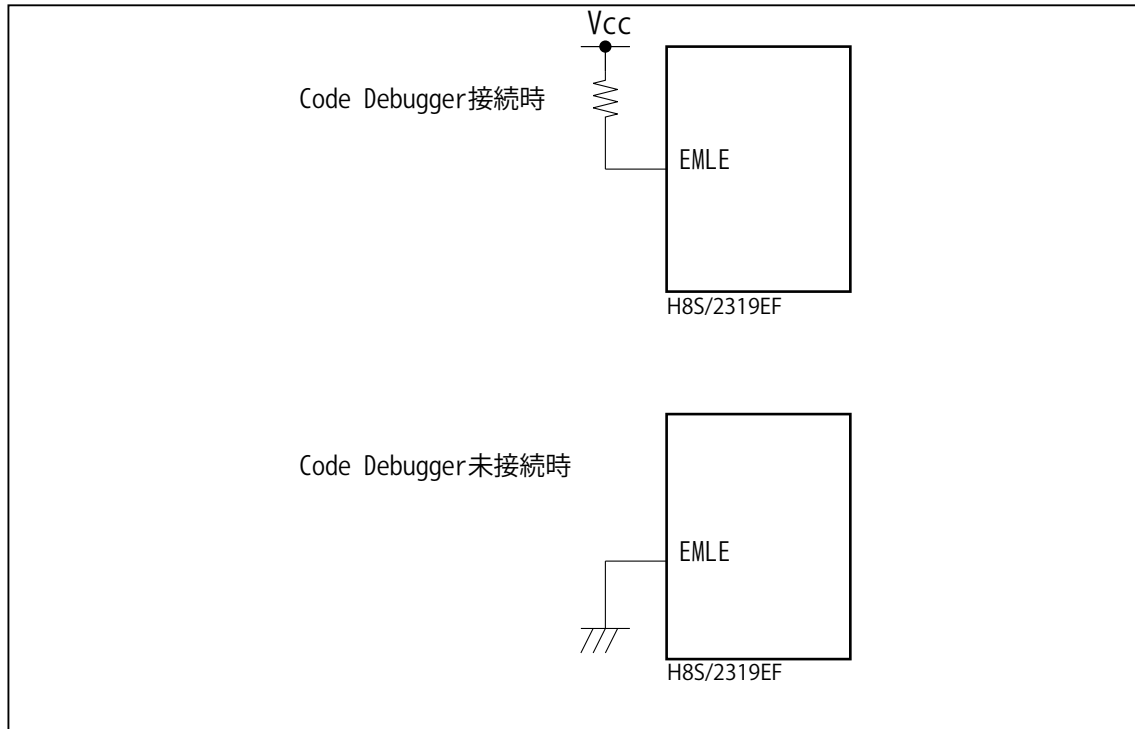


図 3. EMLE 信号接続図

変更履歴

第3版：2005.09/27 ・適用プローブに DRP-SH を追加。

第4版：2006.04/14 ・使用上の注意・制限事項（11）を追加。

第5版：2008.06/20 ・適用プローブに DXP-SH を追加。

第6版：2011.03/26 ・「ルネサステクノロジ」となっていた箇所を「ルネサスエレクトロニクス」へ修正。

第7版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8S/2329EF, H8S/2339EF

1. 仕様

- ・対象 CPU : H8S/2329EF (HD64F2329EVF25, HD64F2329EVTE25)
: H8S/2339EF (HD64F2339EVFC25)
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : 内蔵 ROM 無効拡張モード (モード 4, 5), 内蔵 ROM 有効拡張モード (モード 6), シングルチップモード (モード 7)
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェイス)
: DS-R1 本体 (14pin H-UDI インターフェイス)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェイス)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェイス)
: DH-1200 本体専用 DHC-HUDI4 (14pin H-UDI インターフェイス)

2. コネクタのピン配置

表 1 にデバッグと接続するための、ユーザシステム側ピン配置表を示します。

表 1 H-UDI インターフェイス ピン配置表

ピン番号	入出力	信号名	H8S/2339EF		H8S/2329EF	
			FP-144G	TFP-120	FP-128	
1	入力	TCK	138	61	69	
2	入力	/TRST	66	57	63	
3	出力	TDO	139	63	71	
4	入力	/RESOUT	【注 4】	【注 4】	【注 4】	
5	入力	TMS	133	60	66	
6	入力	TDI	134	62	70	
7	出力	/RES	88	73	81	
8	—	GND	—	—	—	
9	—	GND	—	—	—	
10	—	GND	—	—	—	
11	—	Vcc	—	—	—	
12	—	GND	—	—	—	
13	—	GND	—	—	—	
14	—	GND	—	—	—	

- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. "/" 信号名は負論理を表しています。
 4. 図 2 H-UDI 信号接続図を参照して下さい。

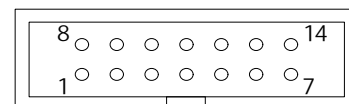
3. 使用上の注意・制限事項

- (1) Code Debugger 使用時は、EMLE 信号を High レベル (デバッグ有効モード) に設定して下さい。実チップで動作させる場合は EMLE 信号を Low レベルにします。
- (2) Code Debugger ご使用時は次の端子機能が使用できません。
 H8S/2329EF P34, P60, P61, P62, P63, FWE, SCKO, /DREQ0, /DREQ1, /TEND0, /CS4, #CS5, TxDO, RxDO
 H8S/2339EF P34, P80, P81, P82, P83, FWE, SCKO, /DREQ0, /DREQ1, /TEND0, TxDO, RxDO
- (3) アドレス H'FF7400 - H'FF7BFF はデバッグで使用しています。ユーザはアクセスしないで下さい。
- (4) /RES, /WAIT, /BREQ 端子が Low 固定の状態ではメモリの参照、ユーザープログラムの実行を行うと Target Error が発生します。
- (5) 内蔵 ROM の書き換え回数が増えると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) ウォッチドックタイマ (WDT) は Break 中でも動作を継続します。
- (7) デバッグのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (8) 電源を入れる場合、最初にデバッグ本体、次にターゲットの順で行って下さい。
- (9) Code Debugger ご使用時は SCI チャンネル 0 機能を使用する事ができません。

図 1. H-UDI コネクタ・ピン配置図

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】コネクタのピン番号の数はルネサスエレクトロニクス社 E10A-USB と同じです。部品メーカーとは異なりますのでご注意ください。

4. 接続参考図

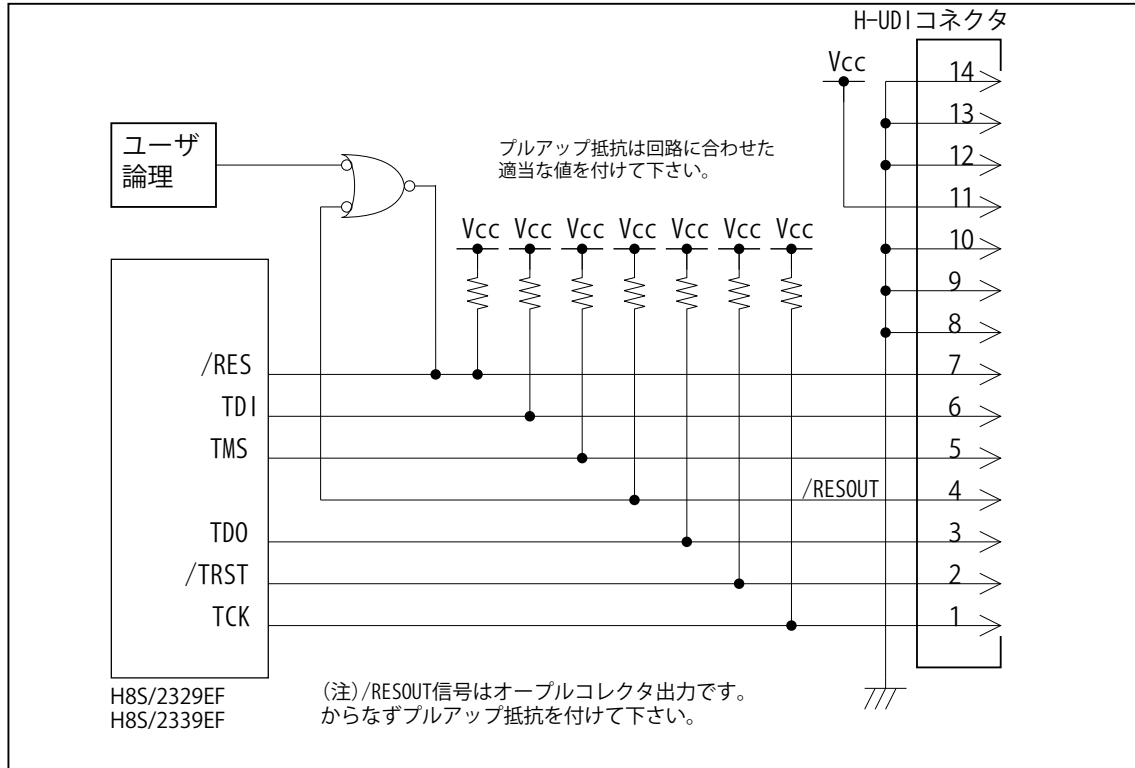


図 2. H-UDI 信号接続図

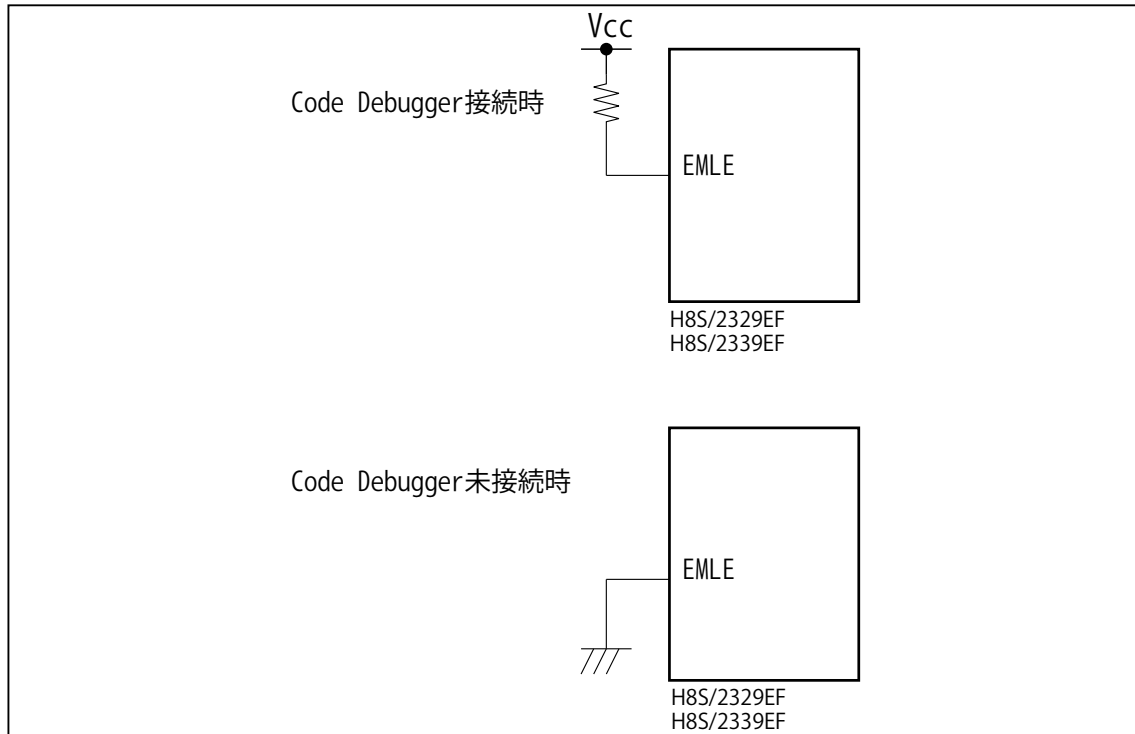


図 3. EMLE 信号接続図

変更履歴

第3版：2005.09/27 ・適用プローブに DRP-SH を追加。

第4版：2006.04/14 ・使用上の注意・制限事項（2）を修正。
・使用上の注意・制限事項（9）を追加。

第5版：2006.06/15 ・対応動作モードを明記。

第6版：2008.06/20 ・適用プローブに DXP-SH を追加。

第7版：2011.03/26 ・「ルネサステクノロジ」となっていた箇所を「ルネサスエレクトロニクス」へ修正。

第8版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8S/2360F, H8S/2361F, H8S/2362F, H8S/2364F, H8S/2367F, H8S/2368F

1. 仕様

- 対象 CPU : H8S/2360, H8S/2361, H8S/2362, H8S/2364, H8S/2367F, H8S/2368F
- 動作周波数 : CPU の動作周波数範囲
- 対応動作モード : 内蔵 ROM 有効拡張モード (モード 4), シングルチップモード (モード 7)
- インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- 適用本体 : DW-R1 本体 (14pin H-UDI インターフェイス)
: DS-R1 本体 (14pin H-UDI インターフェイス)
- 適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェイス)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェイス)
: DH-1200 本体専用 DHC-HUDI4 (14pin H-UDI インターフェイス)

2. コネクタのピン配置

表 1 にデバッグと接続するための、ユーザシステム側ピン配置表を示します。

表 1 H-UDI インターフェイス ピン配置表

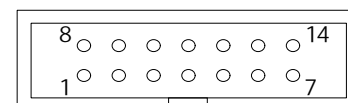
ピン番号	信号名	入出力	H8S/2360F, H8S/2361F H8S/2362F, H8S/2364F H8S/2367F, H8S/2368F ピン番号 (TFP-120)	H8S/2367F ピン番号 (FP-128B)
1	PG4	入力	106	116
2	P53	入力	112	122
3	WDTOVF#	出力	31	37
4	RESOUT#	入力	【注 4】	【注 4】
5	PG5	入力	107	117
6	PG6	入力	108	118
7	RES#	出力	77	85
8	GND	—		
9	GND	—		
10	GND	—		
11	Vcc	—		
12	GND	—		
13	GND	—		
14	GND	—		

- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. "#" 信号名は負論理を表しています。
 4. 図 2 H-UDI 信号接続図を参照して下さい。

図 1. H-UDI コネクタ・ピン配置図

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】 コネクタのピン番号の数は方はルネサスエレクトロニクス社 E10A-USBと同じです。部品メーカーとは異なりますのでご注意ください。

3. 接続参考図

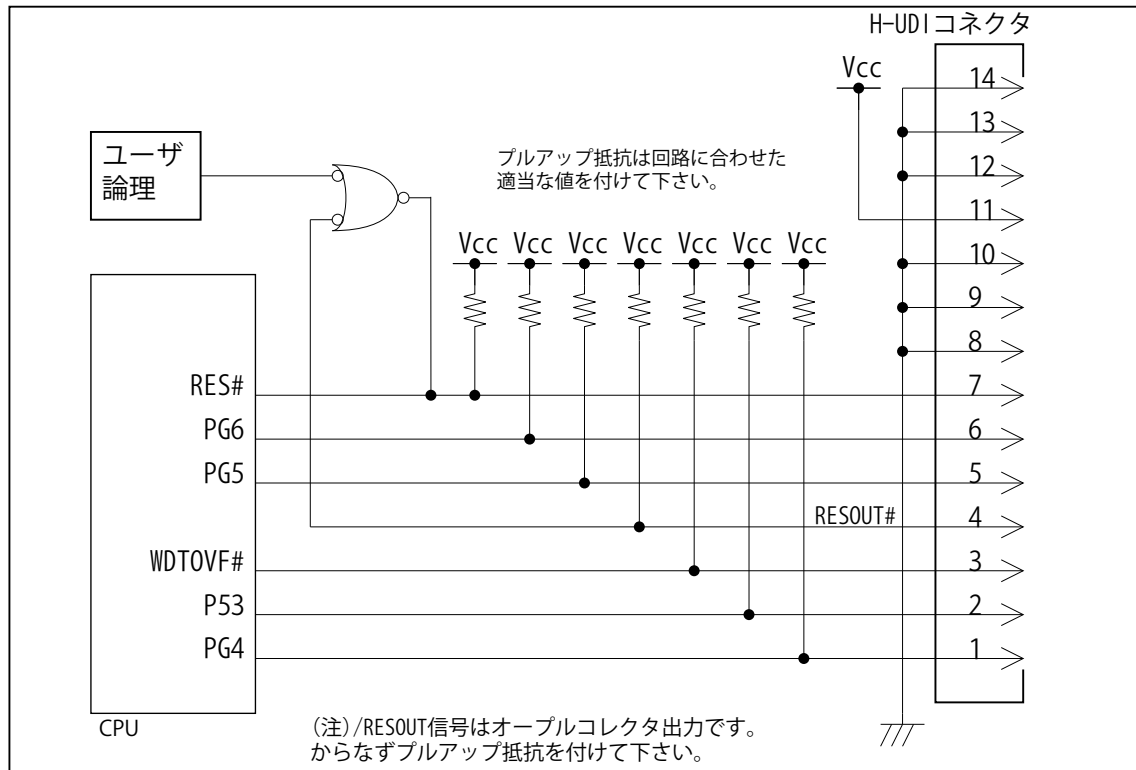


図 2. H-UDI 信号接続図

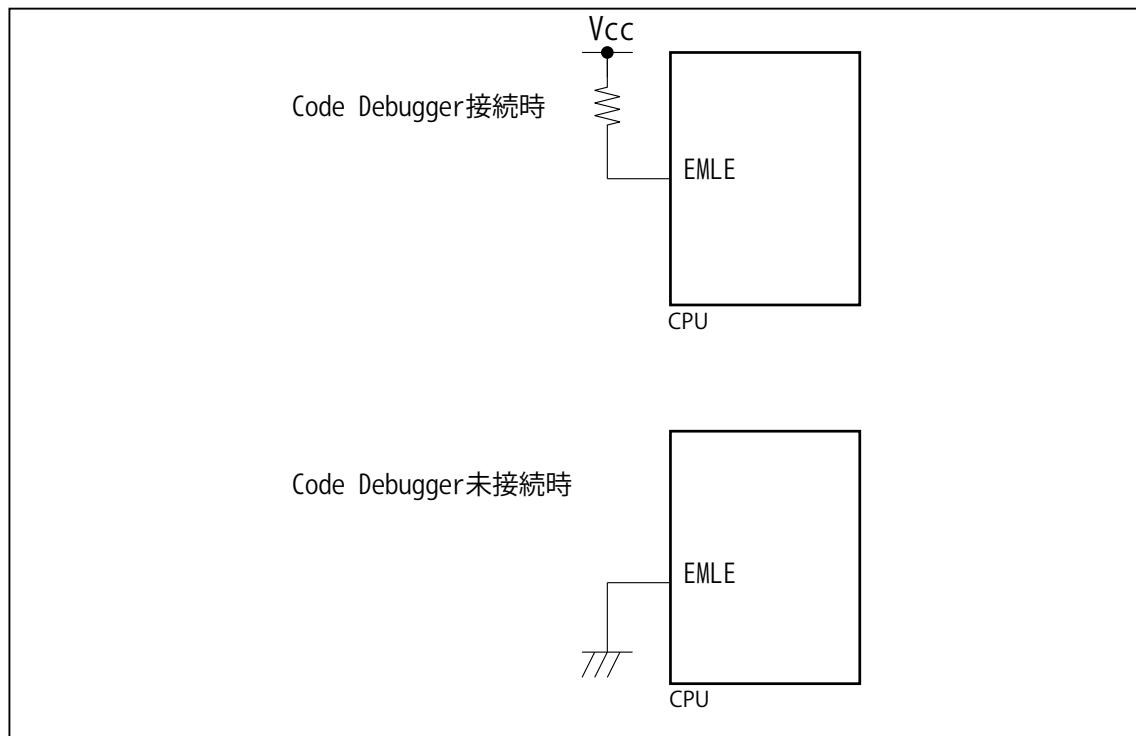


図 3. EMLE 信号接続図

4. 使用上の注意・制限事項

- (1) Code Debugger では CPU 内蔵 ROM 有効モード (モード 4,7) のみサポートしています。内蔵 ROM 無効モードはサポートしていません。
- (2) Code Debugger 使用時は、EMLE 信号を High レベル (デバッグ有効モード) に設定して下さい。実チップで動作させる場合は EMLE 信号を Low レベルにします。
- (3) 内蔵 ROM の H'000004 - H'000007 はデバッガで使用しています。ユーザプログラムで内蔵 ROM を書き替える際には、元の値を保護 (元の値を再書込) して下さい。
- (4) アドレス H'FFC000 - H'FFC7FF はデバッガで使用しています。ユーザはアクセスしないで下さい。
- (5) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) デバッガのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (7) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行って下さい。
- (8) ウォッチドックタイマ (WDT) は、ブレイク中カウントアップを停止します。
- (9) Code Debugger を使用する場合、以下の端子機能はデバッガが占有する為、ユーザは使用できません。

表 2 使用できない端子機能

H8S/2360F, H8S/2361F H8S/2362F, H8S/2364F H8S/2367F, H8S/2368F
PG4/CS4#/BREQO# PG5/BACK# PG6/BREQ# P53/ADTRG#/IRQ3# WDTOVF#

5. 改版履歴

第1版：2007.05/31 ・初版

第2版：2008.06/20 ・適用プローブに DXP-SH を追加。

第3版：2008.09/17 ・誤記訂正。使用上の注意・制限事項 (8) 項目。

第4版：2011.03/26 ・「ルネサステクノロジ」となっていた箇所を「ルネサスエレクトロニクス」へ修正。

第5版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8S/2370(R)F, H8S/2371(R)F, H8S/2372(R)F, H8S/2374(R)F, H8S/2377(R)F, H8S/2378(R)F

1. 仕様

- ・対象 CPU : H8S/2370F, H8S/2371F, H8S/2372F, H8S/2374F, H8S/2377F, H8S/2378F
H8S/2370RF, H8S/2371RF, H8S/2372RF, H8S/2374RF, H8S/2377RF, H8S/2378RF
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : 内蔵 ROM 有効拡張モード (モード 4), シングルチップモード (モード 7)
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェース)
: DS-R1 本体 (14pin H-UDI インターフェース)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェース)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェース)
: DH-1200 本体専用 DHC-HUDI4 (14pin H-UDI インターフェース)

2. コネクタのピン配置

表 1 にデバッガと接続するための、ユーザシステム側ピン配置表を示します。

表 1 H-UDI インターフェース ピン配置表

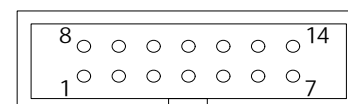
ピン番号	信号名	入出力	H8S/2370F, H8S/2370RF H8S/2371F, H8S/2371RF H8S/2372F, H8S/2372RF H8S/2374F, H8S/2374RF H8S/2377F, H8S/2377RF H8S/2378F, H8S/2378RF ピン番号 (LQFP-144)
1	PG4	入力	130
2	P53	入力	136
3	WDTOVF#	出力	39
4	RESOUT#	入力	【注 4】
5	PG5	入力	131
6	PG6	入力	132
7	RES#	出力	92
8	GND	—	
9	GND	—	
10	GND	—	
11	Vcc	—	
12	GND	—	
13	GND	—	
14	GND	—	

- (注) 1. 入出力は CPU から見た方向を表します。
2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
3. "#" 信号名は負論理を表しています。
4. 図 2.H-UDI 信号接続図を参照して下さい。

図 1. H-UDI コネクタ・ピン配置図

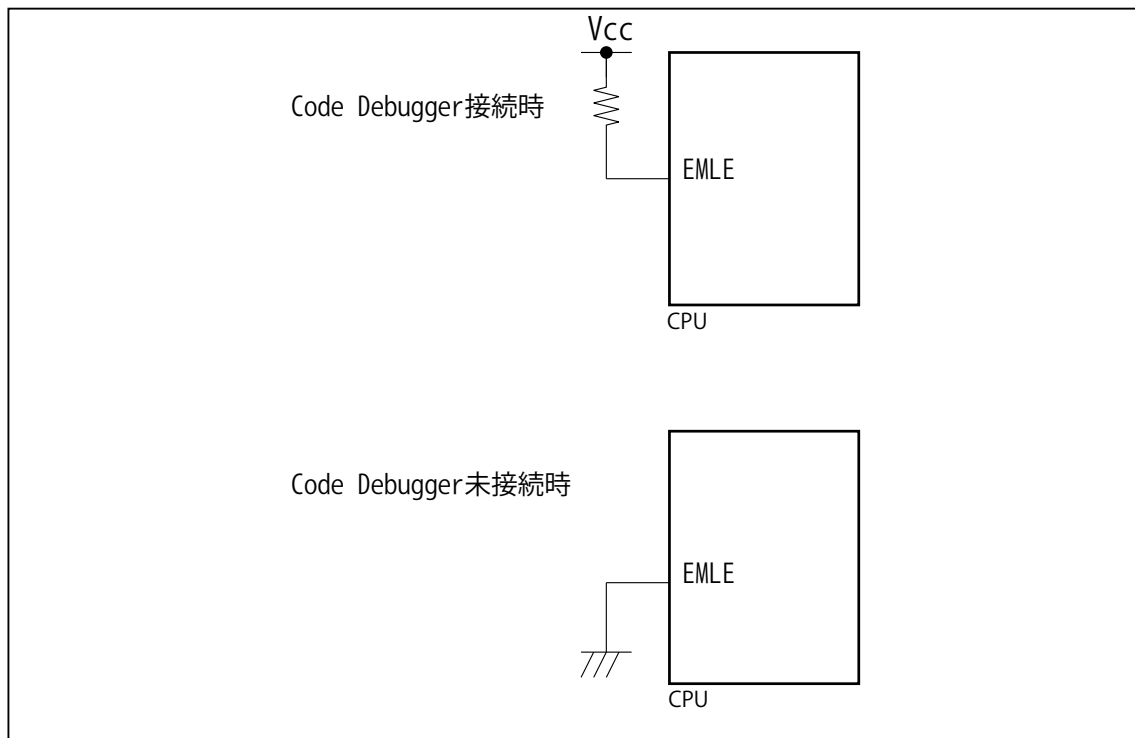
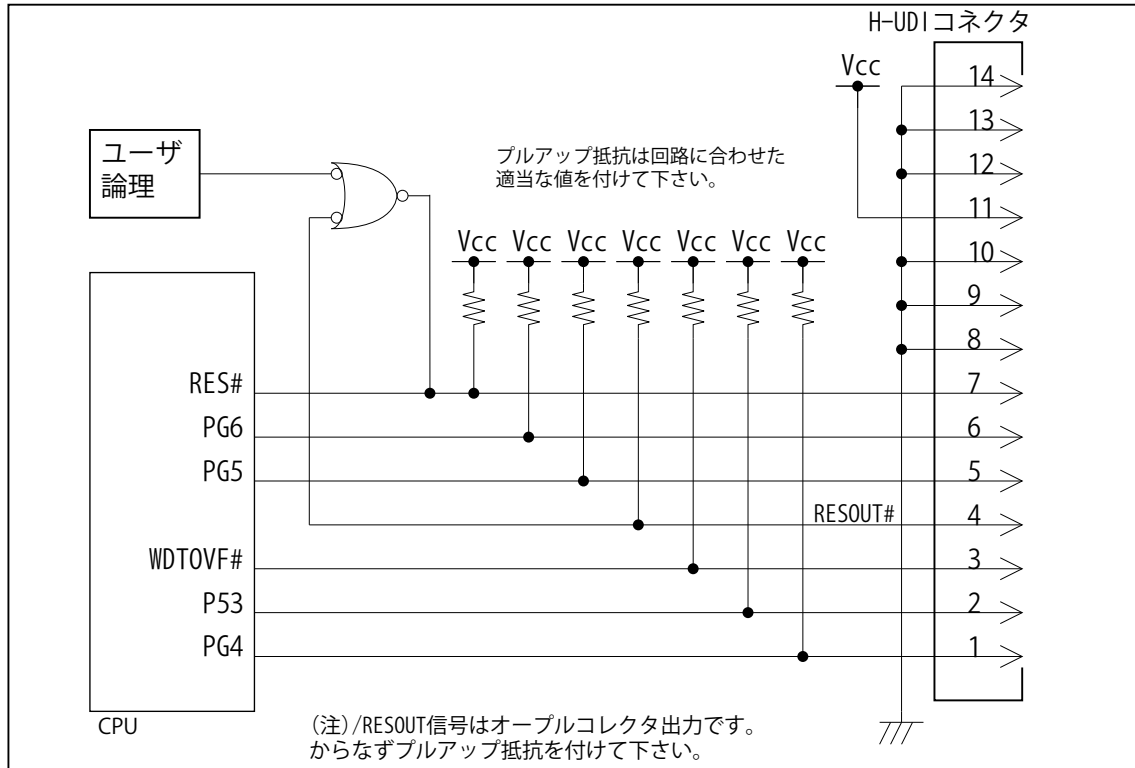
推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】コネクタのピン番号の数え方はルネサスエレクトロニクス社 E10A-USBと同じです。部品メーカーとは異なりますのでご注意ください。

3. 接続参考図



4. 使用上の注意・制限事項

- (1) Code Debugger では CPU 内蔵 ROM 有効モード (モード 4,7) のみサポートしています。内蔵 ROM 無効モードはサポートしていません。
- (2) Code Debugger 使用時は、EMLE 信号を High レベル (デバッグ有効モード) に設定して下さい。実チップで動作させる場合は EMLE 信号を Low レベルにします。
- (3) 内蔵 ROM の H'000004 - H'000007 はデバッガで使用しています。ユーザプログラムで内蔵 ROM を書き替える際には、元の値を保護 (元の値を再書込) して下さい。
- (4) アドレス H'FFC000 - H'FFC7FF はデバッガで使用しています。ユーザはアクセスしないで下さい。
- (5) 内蔵 ROM の書き換え回数が増えると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) デバッガのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (7) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行って下さい。
- (8) ウォッチドックタイマ (WDT) は、ブレイク中カウントアップを停止します。
- (9) Code Debugger を使用する場合、以下の端子機能はデバッガが占有する為、ユーザは使用できません。

表 2 使用できない端子機能

H8S/2370(R)F, H8S/2371(R)F H8S/2372(R)F, H8S/2374(R)F H8S/2377(R)F, H8S/2378(R)F
PG4/BREQO# PG5/BACK# PG6/BREQ# P53/ADTRG#/IRQ3# WDTOVF#

5. 改版履歴

第1版：2007.05/31 ・初版

第2版：2008.06/20 ・適用プローブに DXP-SH を追加。

第3版：2008.09/17 ・誤記訂正。使用上の注意・制限事項 (8) 項目。

第4版：2011.03/26 ・「ルネサステクノロジ」となっていた箇所を「ルネサスエレクトロニクス」へ修正。

第5版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8S/2424F, H8S/2425F, H8S/2426F, H8S/2426RF, H8S/2427F, H8S/2427RF, H8S/2454F, H8S/2456F, H8S/2456RF

1. 仕様

- ・対象 CPU : H8S/2424F, H8S/2425F, H8S/2426F, H8S/2426RF, H8S/2427F, H8S/2427RF,
: H8S/2454F, H8S/2456F, H8S/2456RF
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : 内蔵 ROM 無効拡張モード (モード 1, 2), 内蔵 ROM 有効拡張モード (モード 4),
: シングルチップモード (モード 7)
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
: ルネサスエレクトロニクス E100 互換 H-UDI インターフェイス【注 1】
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェイス)
: DS-R1 本体 (14pin H-UDI インターフェイス)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェイス)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェイス)

2. コネクタのピン配置

表 1 にデバッガと接続するための、ユーザシステム側ピン配置表を示します。

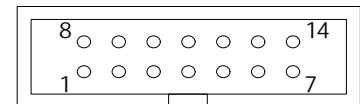
表 1 H-UDI インターフェイス ピン配置表

ピン番号	信号名	入出力 【注 2】	H8S/2426F, H8S/2426RF, H8S/2427F, H8S/2427RF, H8S/2456F, H8S/2456RF ピン番号 (FP-144LV)	H8S/2424F, H8S/2425F, H8S/2454F ピン番号 (FP-120BV)
1	ETCK	入力	130	106
2	ETRST#	入力	136	112
3	ETDO	出力	39	31
4	RESOUT#	入力	【注 5】	【注 5】
5	ETMS	入力	131	107
6	ETDI	入力	132	108
7	RES#	出力	92	77
8	GND	—		
9	GND	—		
10	GND	—		
11	Vcc	—		
12	GND	—		
13	GND	—		
14	GND	—		

- (注) 1. H8S/2425F, H8S/2427F, H8S/2427RF のみ。
 2. 入出力は CPU から見た方向を表します。
 3. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 4. “#” 信号名は負論理を表しています。
 5. 図 2 H-UDI 信号接続図を参照して下さい。

図 1. H-UDI コネクタ・ピン配置図

推奨コネクタ型番
 7614-6002PL (住友3M)
 7614-6002BL (住友3M)
 HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】コネクタのピン番号の数え方はルネサスエレクトロニクス社 E10A-USB と同じです。部品メーカーとは異なりますのでご注意ください。

3. 接続参考図

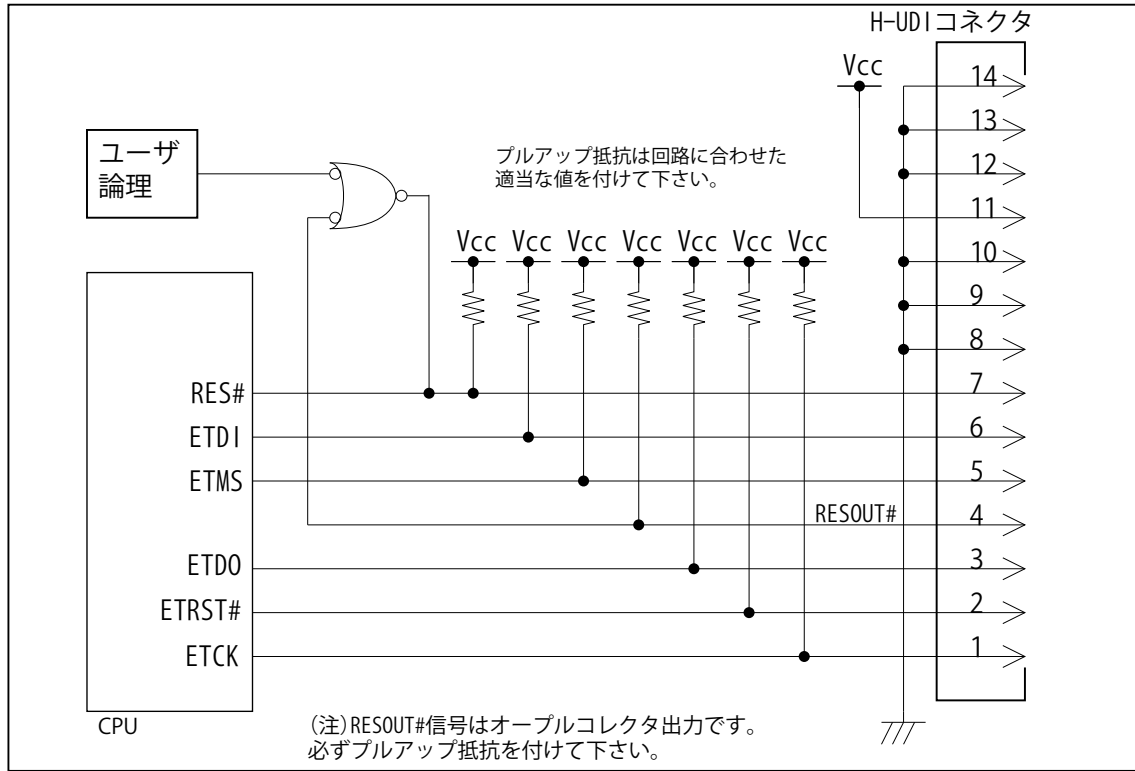


図 2. H-UDI 信号接続図

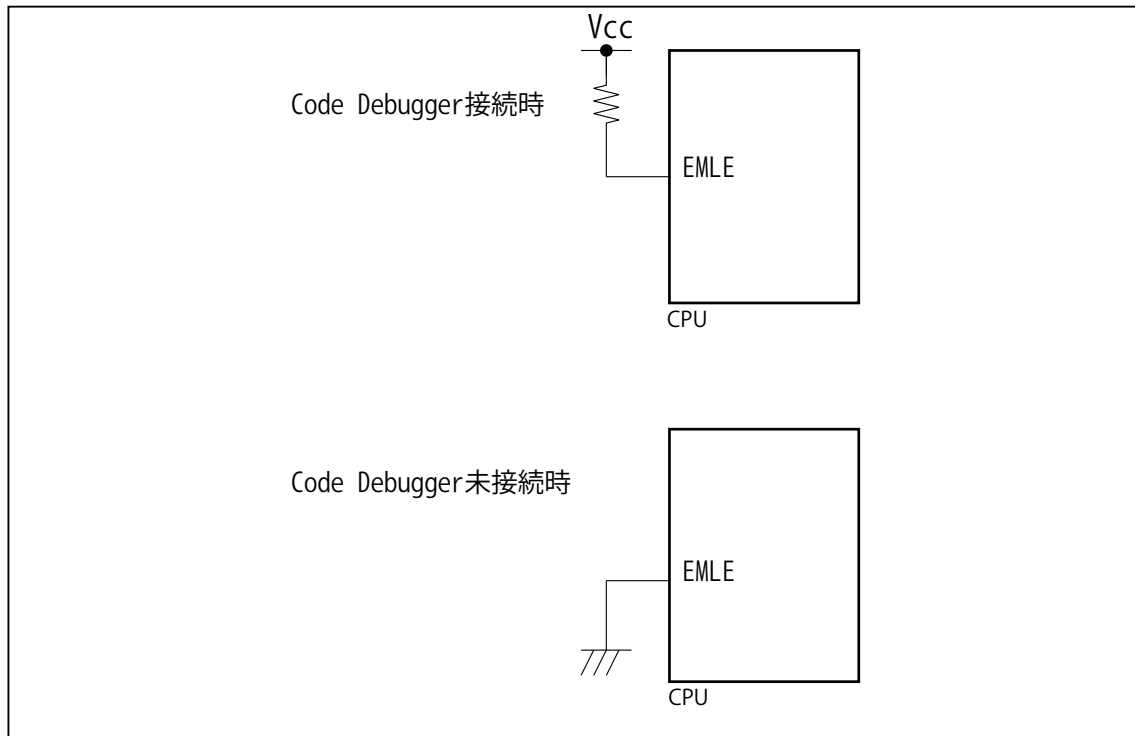


図 3. EMLE 信号接続図

4. 使用上の注意・制限事項

- (1) Code Debugger 使用時は、EMLE 信号を High レベル (デバッグ有効モード) に設定して下さい。実チップで動作させる場合は EMLE 信号を Low レベルにします。
- (2) 内蔵 ROM の H'00003C - H'00003F はデバッガで使用しています。ユーザプログラムで内蔵 ROM を書き替える際には、元の値を保護 (元の値を再書込) して下さい。
- (3) アドレス H'FE8000 - H'FE8FFF はデバッガで使用しています。ユーザはアクセスしないで下さい。
- (4) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (5) デバッガのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (6) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行って下さい。
- (7) ウォッチドックタイマ (WDT) は、ブレーク中カウントアップを停止します。
- (8) Code Debugger を使用する場合、以下の端子機能はデバッガが占有する為、ユーザは使用できません。

表 2 使用できない端子機能

H8S/2426F, H8S/2426RF, H8S/2427F, H8S/2427RF, H8S/2456F, H8S/2456RF
PG4/BREQ-A# PG5/BACK-A# PG6/BREQ-A# P53/IRQ3-A#/ADTRGO-A# WDTOVF#

表 3 使用できない端子機能

H8S/2424F, H8S/2425F, H8S/2454F
PG4/BREQ-A#/CS4# PG5/BACK-A# PG6/BREQ-A# P53/IRQ3-A#/ADTRGO-A# WDTOVF#

5. 改版履歴

第1版：2011.03/26 ・初版

第2版：2011.05/31 ・H8S/2425F, H8S/2427F, H8S/2427RF を追加。

第3版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8S/2437F

1. 仕様

- ・対象 CPU : H8S/2437F
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : エミュレーションモード (モード 3)
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェース)
: DS-R1 本体 (14pin H-UDI インターフェース)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェース)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェース)
: DH-1200 本体専用 DHC-HUDI4 (14pin H-UDI インターフェース)

2. コネクタのピン配置

表 1 にデバッガと接続するための、ユーザシステム側ピン配置表を示します。

表 1 H-UDI インターフェース ピン配置表

ピン番号	信号名	入出力	H8S/2437 ピン番号
			FP-128B
1	ETCK	入力	36
2	/ETRST	入力	39
3	ETDO	出力	40
4	/RESOUT	入力	【注 4】
5	ETMS	入力	35
6	ETDI	入力	38
7	/RES	出力	28
8	GND	—	
9	GND	—	
10	GND	—	
11	Vcc	—	
12	GND	—	
13	GND	—	
14	GND	—	

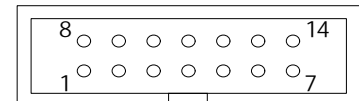
- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. "/" 信号名は負論理を表しています。
 4. 図 2.H-UDI 信号接続図を参照して下さい。

3. 使用上の注意・制限事項

- (1) Code Debugger 使用時は、エミュレーションモード (モード 3) に設定して下さい。他のモードはサポートしていません。
- (2) Code Debugger 使用時は、FWE 信号を High レベルに設定して下さい。Low レベルでは正常にデバッガが起動出来ません。
- (3) 内蔵 ROM の H'00003C - H'00003F はデバッガで使用しています。ユーザプログラムで内蔵 ROM を書き替える際には、元の値を保護 (元の値を再書込) して下さい。
- (4) アドレス H'FFFD70 - H'FFFD7F 及び H'FFFE60-H'FFFE8F はデバッガで使用しています。ユーザはアクセスしないで下さい。
- (5) 内蔵 ROM の書き換え回数が増えると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) デバッガのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (7) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行って下さい。

図 1. H-UDI コネクタ・ピン配置図

推奨コネクタ型番
 7614-6002PL (住友3M)
 7614-6002BL (住友3M)
 HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】コネクタのピン番号の数はルネサスエレクトロニクス社 E10A-USB と同じです。部品メーカーとは異なりますので注意下さい。

4. 接続参考図

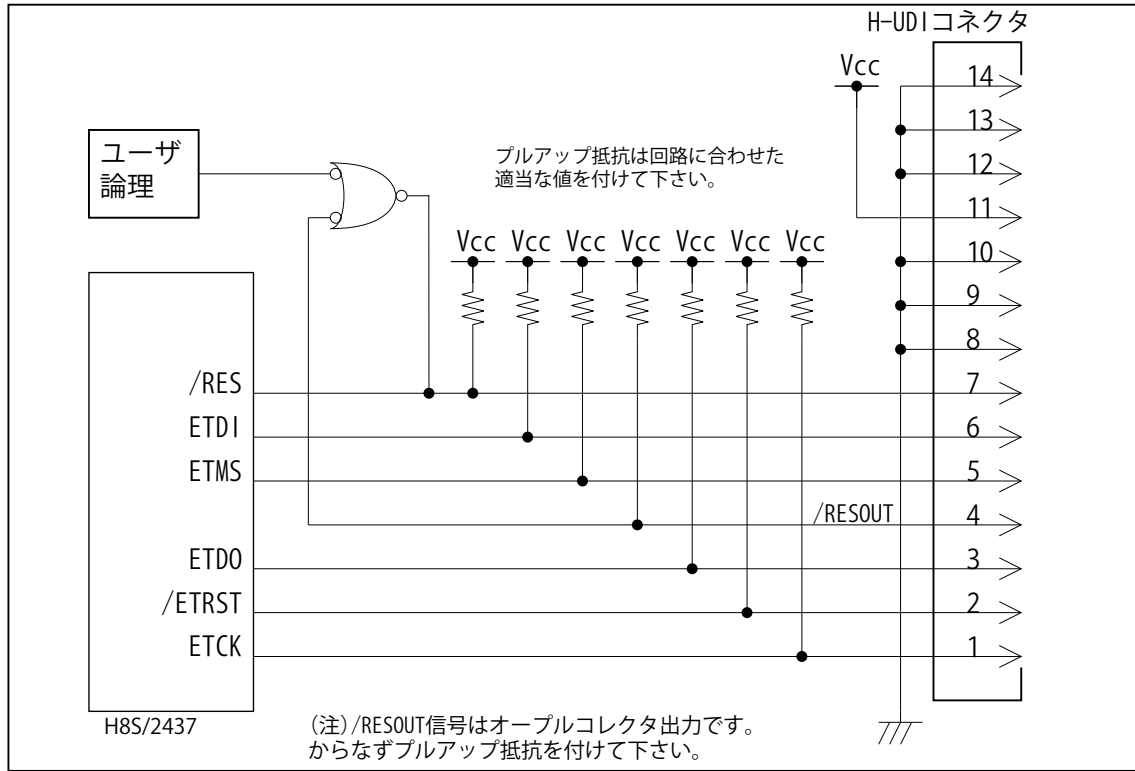


図 2. H-UDI 信号接続図

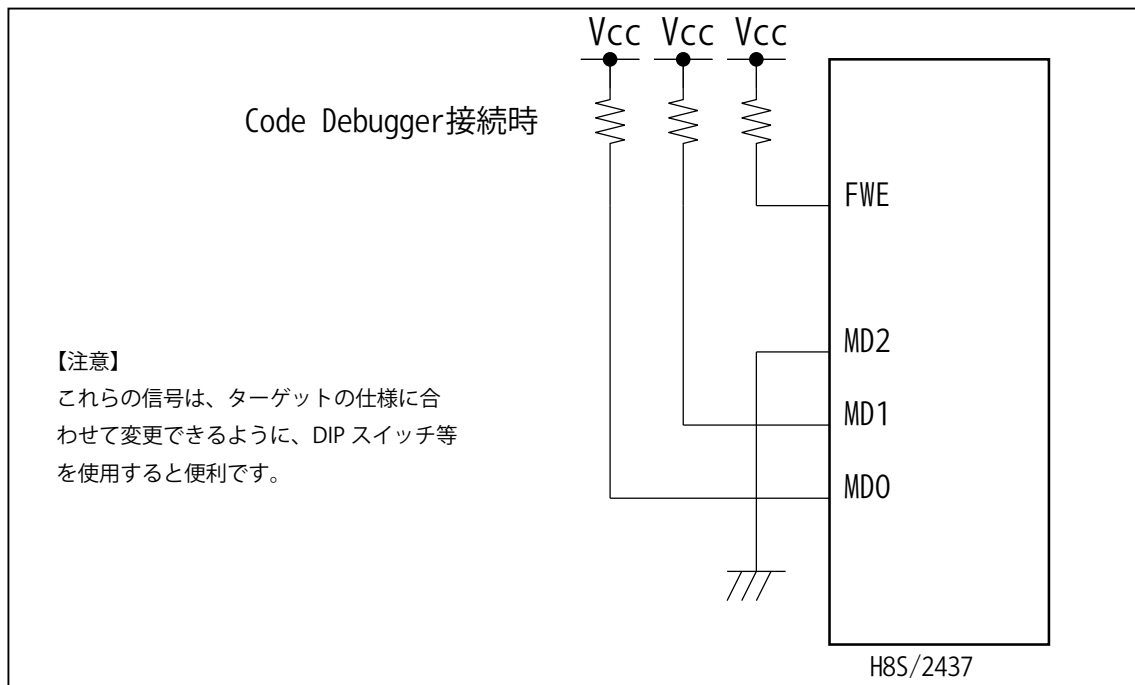


図 3. FWE, MD 信号接続図

変更履歴

第2版：2003.12/24 ・図3 修正 MD1 信号の重複。

第3版：2004.01/26 ・図1 品番号の注意を追加。

第4版：2005.09/27 ・適用プローブに DRP-SH を追加。

第5版：2008.06/20 ・適用プローブに DXP-SH を追加。

第6版：2011.03/26 ・「ルネサステクノロジ」となっていた箇所を「ルネサスエレクトロニクス」へ修正。

第7版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8S/2462F, H8S/2463F, H8S/2472F

1. 仕様

- ・対象 CPU : H8S/2462F, H8S/2463F, H8S/2472F
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : MCU 動作モード 2
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェイス)
: DS-R1 本体 (14pin H-UDI インターフェイス)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェイス)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェイス)

2. コネクタのピン配置

表 1 にデバッグと接続するための、ユーザシステム側ピン配置表を示します。

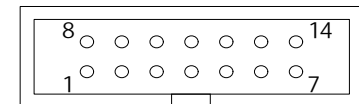
表 1 H-UDI インターフェイス ピン配置表

ピン番号	信号名	入出力 【注 1】	H8S/2462F ピン番号 (FP-144LV)	H8S/2463F ピン番号 (TFP-144V)	H8S/2472F ピン番号 (BP-176V)
1	ETCK	入力	90	89	H14
2	ETRST#	入力	91	90	G12
3	ETDO	出力	88	87	H13
4	RESOUT#	入力	【注 4】	【注 4】	【注 4】
5	ETMS	入力	87	86	H12
6	ETDI	入力	89	88	H15
7	RES#	出力	8	8	E4
8	GND	—			
9	GND	—			
10	GND	—			
11	Vcc	—			
12	GND	—			
13	GND	—			
14	GND	—			

図 1. H-UDI コネクタ・ピン配置図

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】コネクタのピン番号の数はルネサスエレクトロニクス社 E10A-USB と同じです。部品メーカーとは異なりますのでご注意ください。

- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. “#” 信号名は負論理を表しています。
 4. 図 2.H-UDI 信号接続図を参照して下さい。

3. 接続参考図

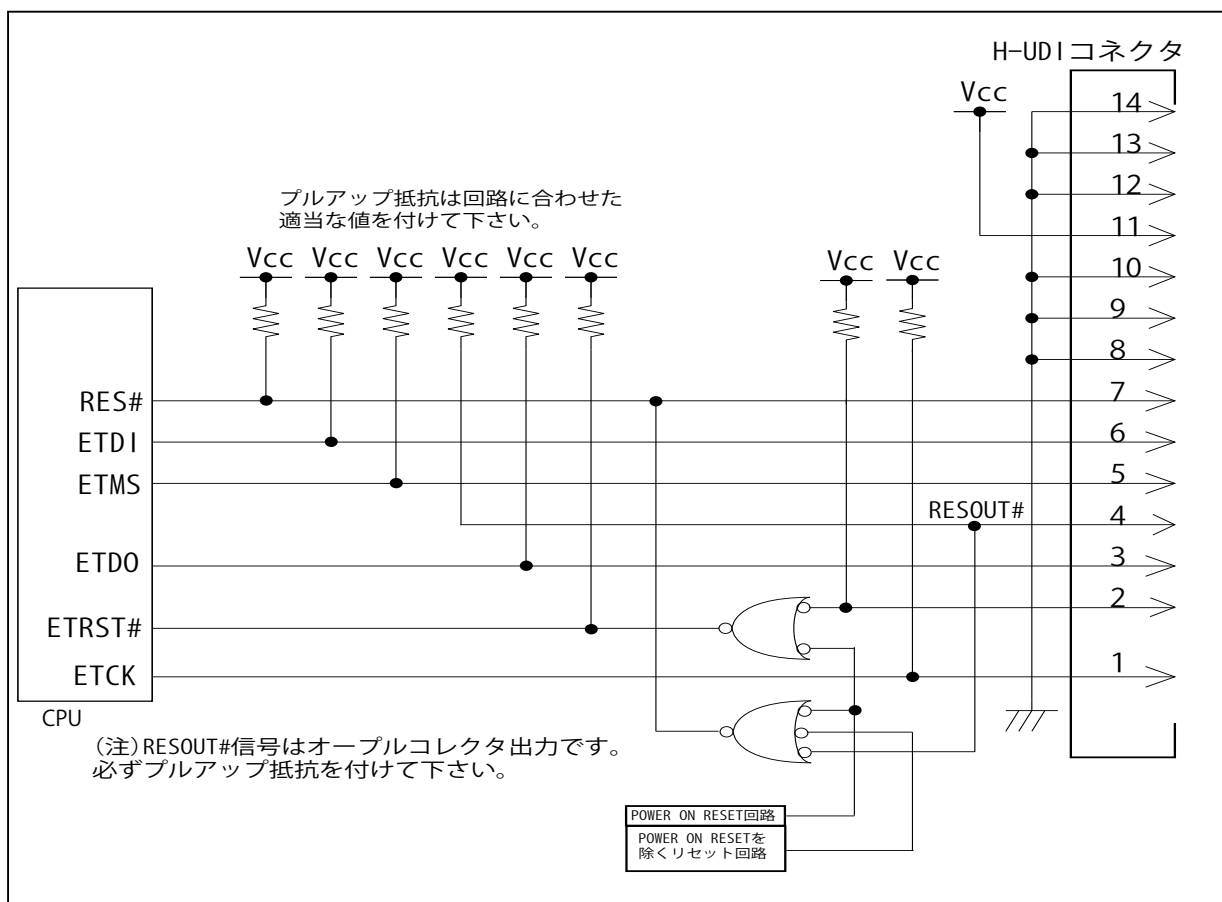


図 2. H-UDI 信号接続図

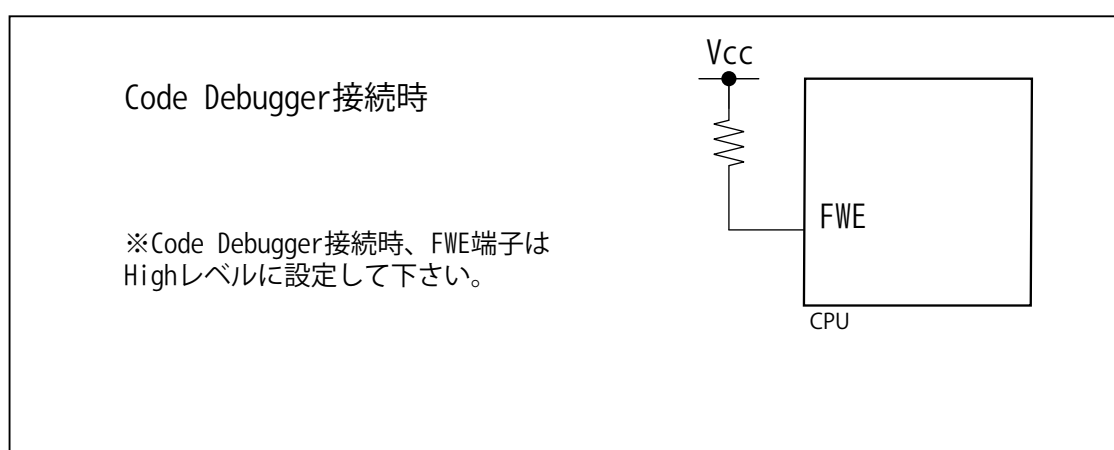


図 3. FWE 信号接続図

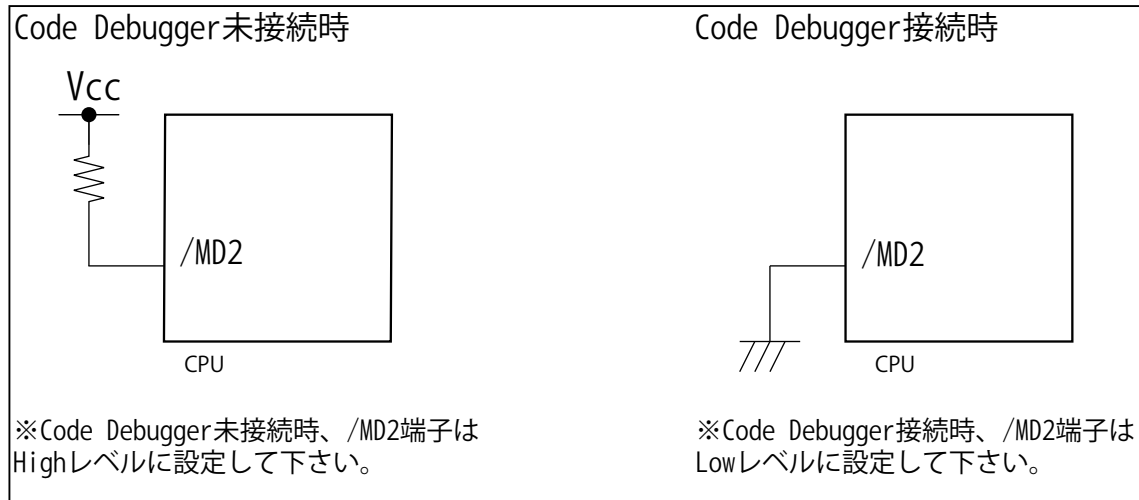


図 4. MD2 信号接続図

4. 使用上の注意・制限事項

- (1) Code Debugger 使用時は、/MD2 端子を Low レベルに設定して下さい。High レベルで正常にデバッガが起動出来ません。
- (2) Code Debugger 使用時は、FWE 信号を High レベルに設定して下さい。Low レベルでは正常にデバッガが起動できません。
- (3) 内蔵 ROM の H'00003C - H'00003F はデバッガで使用しています。ユーザプログラムで内蔵 ROM を書き替える際には、元の値を保護 (元の値を再書込) して下さい。
- (3) アドレス H'FFB000 - H'FFBFFF はデバッガで使用しています。ユーザはアクセスしないで下さい。
- (4) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (5) デバッガのプロープとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (6) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行って下さい。
- (7) ウォッチドックタイマ (WDT) は、ブレーク中カウントアップを停止します。

5. 改版履歴

第1版：2013.01/27 ・初版

JTAG プローブ技術資料
H8S シリーズ編

発行年月日 2014 年 1 月 Rev6 発行

発行所 ビットラン株式会社
〒 361-0056 埼玉県行田市持田 2213
TEL 048-554-7471 (代)
