

JTAG プローブ技術資料

H8SX シリーズ編

※ ご注意 ※

- ① 本書及びプログラムの内容の一部または、全部を無断で転載することは、プログラムのバックアップの場合を除き、禁止されています。
- ② 本書及びプログラムの内容に関しては、将来予告なしに変更することがあります。
- ③ 当社の許可無く複製・改変などを行う事は出来ません。
- ④ 本書及びプログラムの内容について万全を期して作成いたしましたが、万一不審な点や誤り、記載もれなどお気付きなことがありましたら弊社までご連絡下さい。
- ⑤ 本書及びプログラムを運用した結果の影響について、前項④にかかわらず責任を負いかねますので、御了承下さい。
- ⑥ 本製品、本書、または本資料に掲載されている技術情報を、大量破壊兵器の開発などの目的、軍事利用の目的、あるいはその他軍事用との目的で使用しないで下さい。また、輸出もしくは日本国の非居住者へ提供に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」など、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手順をおこなって下さい。

Copyright (C) 2008-2013 BITRAN CORPORATION, All Rights Reserved.

— 目次 —

JTAG プローブ技術資料	1
■ H8SX/1525(R)F, H8SX/1527(R)F, H8SX/1582F	4
■ H8SX/1543F, H8SX/1544F	8
■ H8SX/1622F	12
■ H8SX/1631(L)F, H8SX/1633(L)F, H8SX/1635(L)F, H8SX/1641(L)F, H8SX/1643(L)F, H8SX/1645(L)F	16
■ H8SX/1632(L)F, H8SX/1634(L)F, H8SX/1638(L)F, H8SX/1642(A/L/H/G)F, H8SX/1644(A/L/H/G)F, H8SX/1648(A/L/H/G)F	20
■ H8SX/1652 (M)F, H8SX/1655(M)F, H8SX/1662(M)F, H8SX/1665(M)F	24
■ H8SX/1653(M/R)F, H8SX/1654(M/R)F, H8SX/1658(M/R)F, H8SX/1663(M/R)F, H8SX/1664(M/R)F, H8SX/1668(M/R)F	28

■ H8SX/1525(R)F, H8SX/1527(R)F, H8SX/1582F

1. 仕様

- ・対象 CPU : H8SX/1525F, H8SX/1527F, H8SX/1525RF, H8SX/1527RF, H8SX/1582F
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : シングルチップモード (モード 3)
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェース)
: DS-R1 本体 (14pin H-UDI インターフェース)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェース)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェース)

2. コネクタのピン配置

表 1 にデバッガと接続するための、ユーザシステム側ピン配置表を示します。

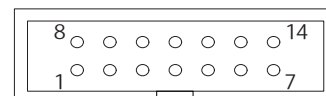
表 1 H-UDI インターフェース ピン配置表

ピン番号	信号名	入出力	H8SX/1525F, H8SX/1527F H8SX/1525RF, H8SX/1527RF ピン番号 (FP-100M)	H8SX/1582F ピン番号 (FP-120B)
1	TCK	入力	65	77
2	/TRST	入力	62	74
3	TDO	出力	8	9
4	/RESOUT	入力	【注 4】	【注 4】
5	TMS	入力	63	75
6	TDI	入力	64	76
7	/RES	出力	66	79
8	GND	—		
9	GND	—		
10	GND	—		
11	Vcc	—		
12	GND	—		
13	GND	—		
14	GND	—		

- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. "/" 信号名は負論理を表しています。
 4. 図 2 .H-UDI 信号接続図を参照して下さい。

図 1. H-UDI コネクタ・ピン配置図

推奨コネクタ型番
 7614-6002PL (住友3M)
 7614-6002BL (住友3M)
 HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】コネクタのピン番号の数はルネサスエレクトロニクス社 E10A-USB と同じです。部品メーカーとは異なりますのでご注意ください。

3. 接続参考図

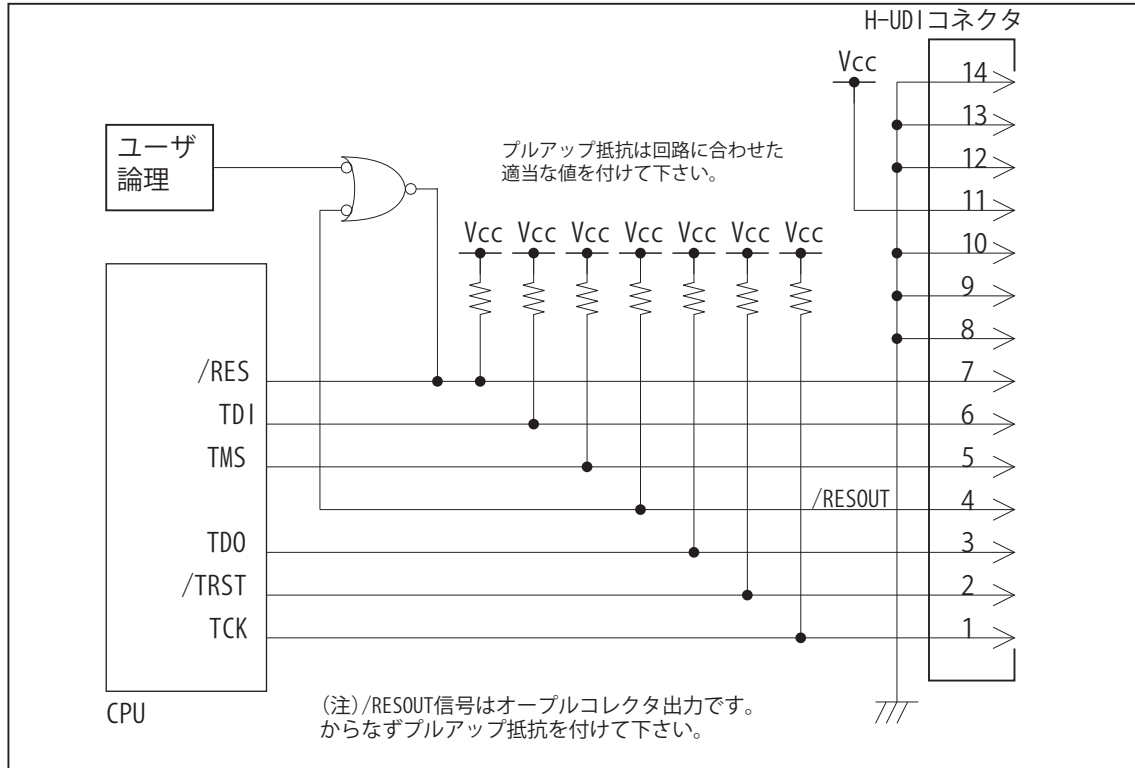


図 2. H-UDI 信号接続図

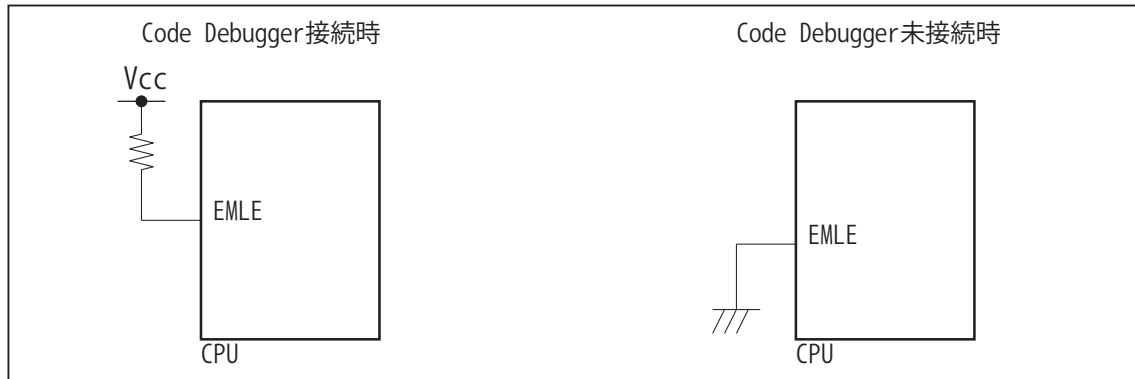


図 3. EMLE 信号接続図

4. 使用上の注意・制限事項

- (1) Code Debugger ではシングルチップモード (モード3) のみサポートしています。ユーザブートモード (モード1)、ブートモード (モード2) はサポートしていません。
- (2) Code Debugger 使用時は、EMLE 信号を High レベル (デバッグ有効モード) に設定して下さい。実チップで動作させる場合は EMLE 信号を Low レベルにします。
- (3) アドレス H'FDA000 ~ H'FDAFFF はデバッガで使用しています。ユーザはアクセスしないで下さい。
- (4) 内蔵 ROM の書き換え回数が多くなると消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (5) デバッガのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (6) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行って下さい。
- (7) CPU に Code Debugger を接続した場合、デバッガは TCK, TMS, TDI, TDO, /TRST 信号の端子を占有します。マルチプレクスされているその他の端子機能は使用する事が出来ません。

表 2. H8SX/1525F, H8SX/1525RF で使用できない端子機能

デバッガ端子機能	使用出来ない端子機能
TCK	P37
TMS	P35
TDI	P36
TDO	P63, /IRQ11-B
/TRST	P34

表 3. H8SX/1527F, H8SX/1527RF, H8SX/1582F で使用できない端子機能

デバッガ端子機能	使用出来ない端子機能
TCK	P37, PO15, TIOCA2, TIOCB2, TCLKD
TMS	P35, PO13, TIOCA1, TIOCB1, TCLKC
TDI	P36, PO14, TIOCA2
TDO	P63, /IRQ11-B
/TRST	P34, PO12, TIOCA1

変更履歴

第1版：2007.07/17 ・初版

第2版：2007.08/17 ・H8SX/1582F の対応を追加。

第3版：2008.06/20 ・適用プローブに DXP-SH を追加。

第4版：2009.12/17 ・H8SX/1525RF の対応を追加。

第5版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8SX/1543F, H8SX/1544F

1. 仕様

- ・対象 CPU : H8SX/1543F, H8SX/1544F
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : 内蔵 ROM 有効拡張モード (モード 6), シングルチップモード (モード 7)
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェース)
: DS-R1 本体 (14pin H-UDI インターフェース)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェース)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェース)

2. コネクタのピン配置

表 1 にデバッガと接続するための、ユーザシステム側ピン配置表を示します。

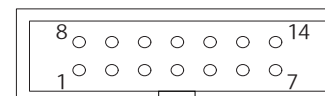
表 1 H-UDI インターフェース ピン配置表

ピン番号	信号名	入出力	H8SX/1543F, H8SX/1544F ピン番号 (FP-144L)
1	TCK	入力	65
2	/TRST	入力	76
3	TDO	出力	63
4	/RESOUT	入力	【注 4】
5	TMS	入力	66
6	TDI	入力	64
7	/RES	出力	99
8	GND	—	
9	GND	—	
10	GND	—	
11	Vcc	—	
12	GND	—	
13	GND	—	
14	GND	—	

- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. "/" 信号名は負論理を表しています。
 4. 図 2 .H-UDI 信号接続図を参照して下さい。

図 1. H-UDI コネクタ・ピン配置図

推奨コネクタ型番
 7614-6002PL (住友3M)
 7614-6002BL (住友3M)
 HIF3FC-14PA-2.54DSA (71) (ヒロセ電機)



【注意】コネクタのピン番号の数は方はルネサスエレクトロニクス社 E10A-USBと同じです。部品メーカーとは異なりますのでご注意ください。

3. 接続参考図

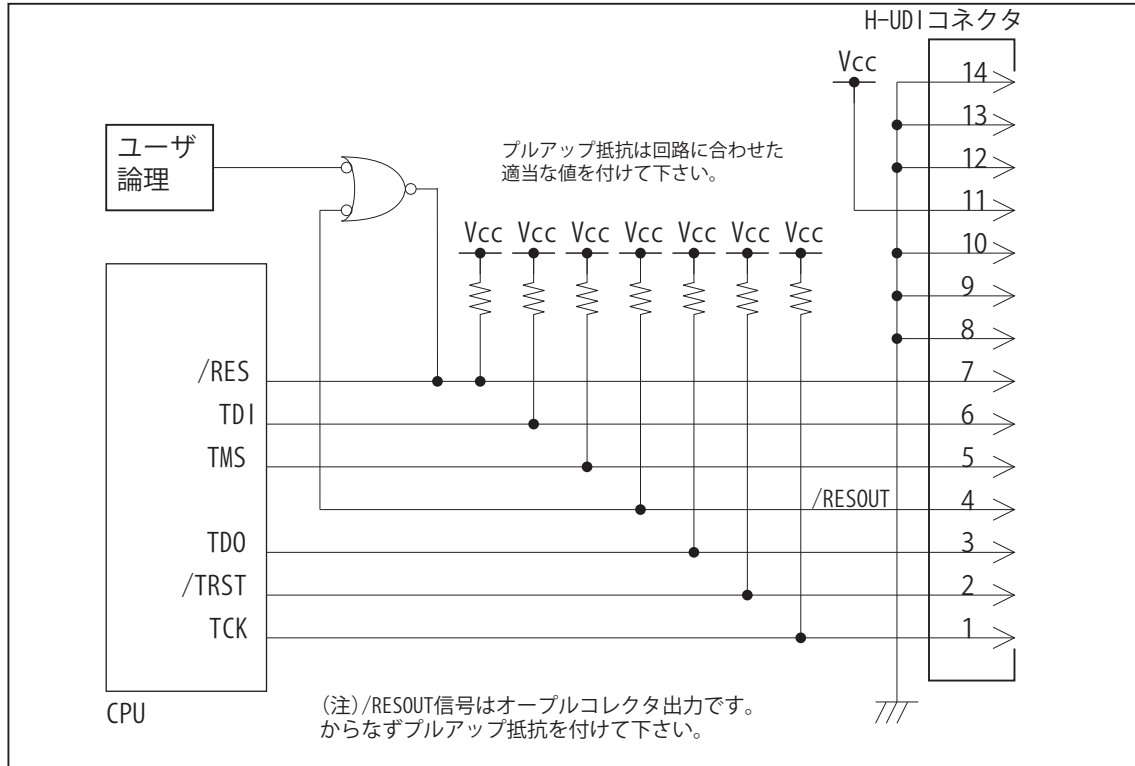


図 2. H-UDI 信号接続図

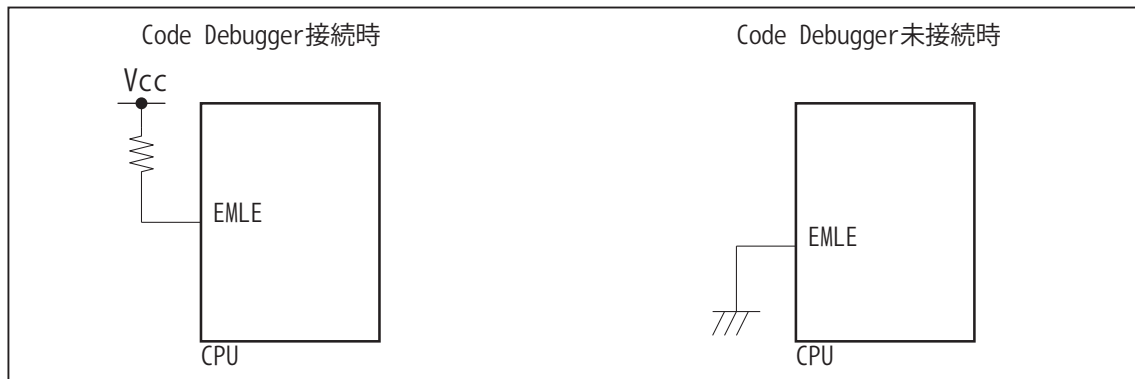


図 3. EMLE 信号接続図

4. 使用上の注意・制限事項

- (1) Code Debugger では CPU 内蔵 ROM 有効モード (モード 6,7) のみサポートしています。ブートモード (モード 2)、内蔵 ROM 無効モード (モード 4,5) はサポートしていません。
- (2) Code Debugger 使用時は、EMLE 信号を High レベル (デバッグ有効モード) に設定して下さい。実チップで動作させる場合は EMLE 信号を Low レベルにします。
- (3) 内蔵 ROM の H'000004 - H'000007 はデバッガで使用しています。ユーザプログラムで内蔵 ROM を書き替える際には、元の値を保護 (元の値を再書込) して下さい。
- (4) アドレス H'FF4000 ~ H'FF5FFF はデバッガで使用しています。ユーザはアクセスしないで下さい。
- (5) 内蔵 ROM の書き換え回数が増えると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) デバッガのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (7) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行って下さい。
- (8) CPU に Code Debugger を接続した場合、デバッガは TCK, TMS, TDI, TDO, /TRST 信号の端子を占有します。マルチプレクスされているその他の端子機能は使用する事が出来ません。

表 2. H8SX/1543F, H8SX/1544F で使用できない端子機能

デバッガ端子機能	使用出来ない端子機能
TCK	PA2, PWM2_2
TMS	P63, /IRQ11-B, PWM3_2, /DREQ3_B
TDI	PA1, PWM1_2
TDO	PA0, /PWM0_2
/TRST	P62, SCK4, /IRQ10-B, /DACK2_B

変更履歴

第1版：2007.08/24 ・初版

第2版：2008.06/20 ・適用プローブに DXP-SH を追加。

第3版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8SX/1622F

1. 仕様

- ・対象 CPU : H8SX/1622F
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : 内蔵 ROM 有効拡張モード (モード 6), シングルチップモード (モード 7)
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェース)
: DS-R1 本体 (14pin H-UDI インターフェース)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェース)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェース)

2. コネクタのピン配置

表 1 にデバッガと接続するための、ユーザシステム側ピン配置表を示します。

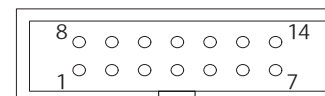
表 1 H-UDI インターフェース ピン配置表

ピン番号	信号名	入出力	H8SX/1622F ピン番号 (LGA-145)	H8SX/1622F ピン番号 (LQFP-144)
1	P65/TCK	入力	C11	114
2	P62/#TRST	入力	A12	109
3	#WDTOVF/TDO	出力	D10	104
4	#RESOUT	入力	【注 4】	【注 4】
5	P63/TMS	入力	B11	111
6	P64/TDI	入力	A11	113
7	#RES	出力	H13	91
8	GND	—		
9	GND	—		
10	GND	—		
11	Vcc	—		
12	GND	—		
13	GND	—		
14	GND	—		

- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. “#” 信号名は負論理を表しています。
 4. 図 2.H-UDI 信号接続図を参照して下さい。

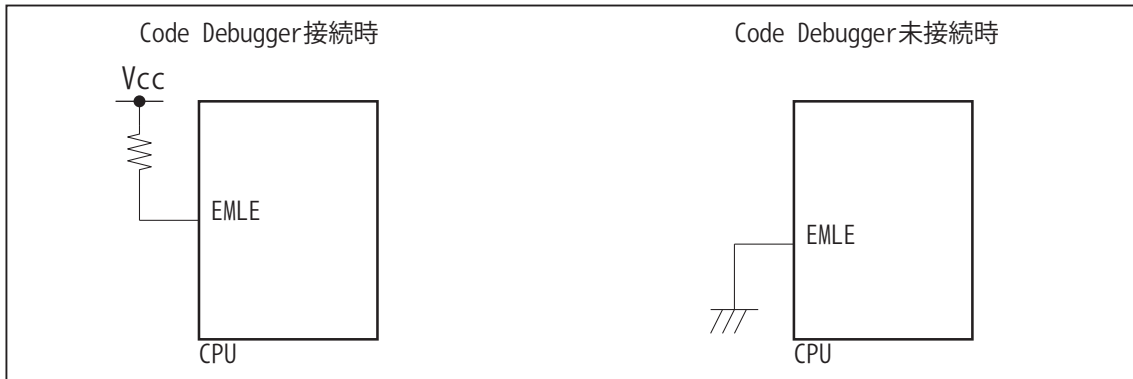
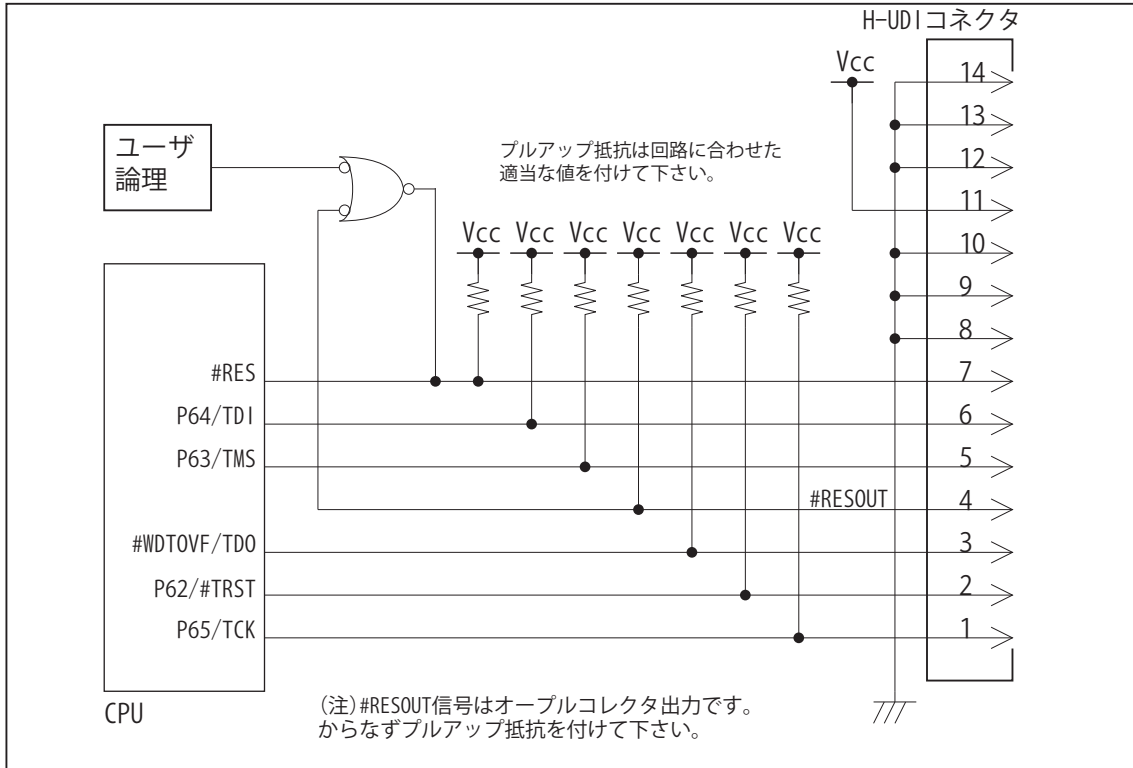
図 1. H-UDI コネクタ・ピン配置図

推奨コネクタ型番
 7614-6002PL (住友3M)
 7614-6002BL (住友3M)
 HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】コネクタのピン番号の数は方はルネサスエレクトロニクス社 E10A-USBと同じです。部品メーカーとは異なりますのでご注意ください。

3. 接続参考図



4. 使用上の注意・制限事項

- (1) Code Debugger では CPU 内蔵 ROM 有効モード (モード 6,7) のみサポートしています。ブートモード (モード 1,2)、内蔵 ROM 無効モード (モード 4,5) はサポートしていません。
- (2) Code Debugger 使用時は、EMLE 信号を High レベル (デバッグ有効モード) に設定して下さい。実チップで動作させる場合は EMLE 信号を Low レベルにします。
- (3) 内蔵 ROM の H'000004 - H'000007 はデバッガで使用しています。ユーザプログラムで内蔵 ROM を書き替える際には、元の値を保護 (元の値を再書込) して下さい。
- (4) アドレス H'0FFF0000 ~ H'0FFF0FFF はデバッガで使用しています。ユーザはアクセスしないで下さい。
- (5) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) デバッガのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (7) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行って下さい。
- (8) CPU に Code Debugger を接続した場合、デバッガは TCK, TMS, TDI, TDO, #TRST 信号の端子を占有します。マルチプレクスされているその他の端子機能は使用する事が出来ません。

表 2. H8SX/1622F で使用できない端子機能

デバッガ端子機能	使用出来ない端子機能
TDO	#WDTOVF
#TRST	P62/TMO2/SCK4/#IRQ10-B
TMS	P63/TMRI3/#IRQ11-B
TDI	P64/TMCI3/#IRQ12-B
TCK	P65/TMO3/#IRQ13-B

変更履歴

第1版：2009.02/23 ・初版

第2版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8SX/1631(L)F, H8SX/1633(L)F, H8SX/1635(L)F, H8SX/1641(L)F, H8SX/1643(L)F, H8SX/1645(L)F

1. 仕様

- ・対象 CPU : H8SX/1631F, H8SX/1633F, H8SX/1635F, H8SX/1631LF, H8SX/1633LF, H8SX/1635LF, H8SX/1641F, H8SX/1643F, H8SX/1641F, H8SX/1641LF, H8SX/1643LF, H8SX/1645LF
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : 内蔵 ROM 有効拡張モード (モード 6), シングルチップモード (モード 7)
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェース)
: DS-R1 本体 (14pin H-UDI インターフェース)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェース)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェース)

2. コネクタのピン配置

表 1 にデバッガと接続するための、ユーザシステム側ピン配置表を示します。

表 1 H-UDI インターフェース ピン配置表

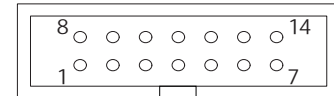
ピン番号	信号名	入出力	H8SX/1631(L)F, H8SX/1633(L)F, H8SX/1635(L)F ピン番号 (FP-120BV)	H8SX/1641(L)F, H8SX/1643(L)F, H8SX/1644(L)F ピン番号 (FP-144LV)	H8SX/1631(L)F, H8SX/1633(L)F, H8SX/1635(L)F, H8SX/1641(L)F, H8SX/1643(L)F, H8SX/1644(L)F ピン番号 (TLP-145V)
1	TCK	入力	96	114	A10
2	/TRST	入力	91	109	B12
3	TDO	出力	81	95	F13
4	/RESOUT	入力	【注 4】	【注 4】	【注 4】
5	TMS	入力	93	111	C11
6	TDI	入力	95	113	B11
7	/RES	出力	77	91	G13
8	GND	—			
9	GND	—			
10	GND	—			
11	Vcc	—			
12	GND	—			
13	GND	—			
14	GND	—			

- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. "/" 信号名は負論理を表しています。
 4. 図 2 .H-UDI 信号接続図を参照して下さい。

図 1. H-UDI コネクタ・ピン配置図

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- H1F3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】コネクタのピン番号の数はルネサスエレクトロニクス社 E10A-USB と同じです。部品メーカーとは異なりますのでご注意ください。

3. 接続参考図

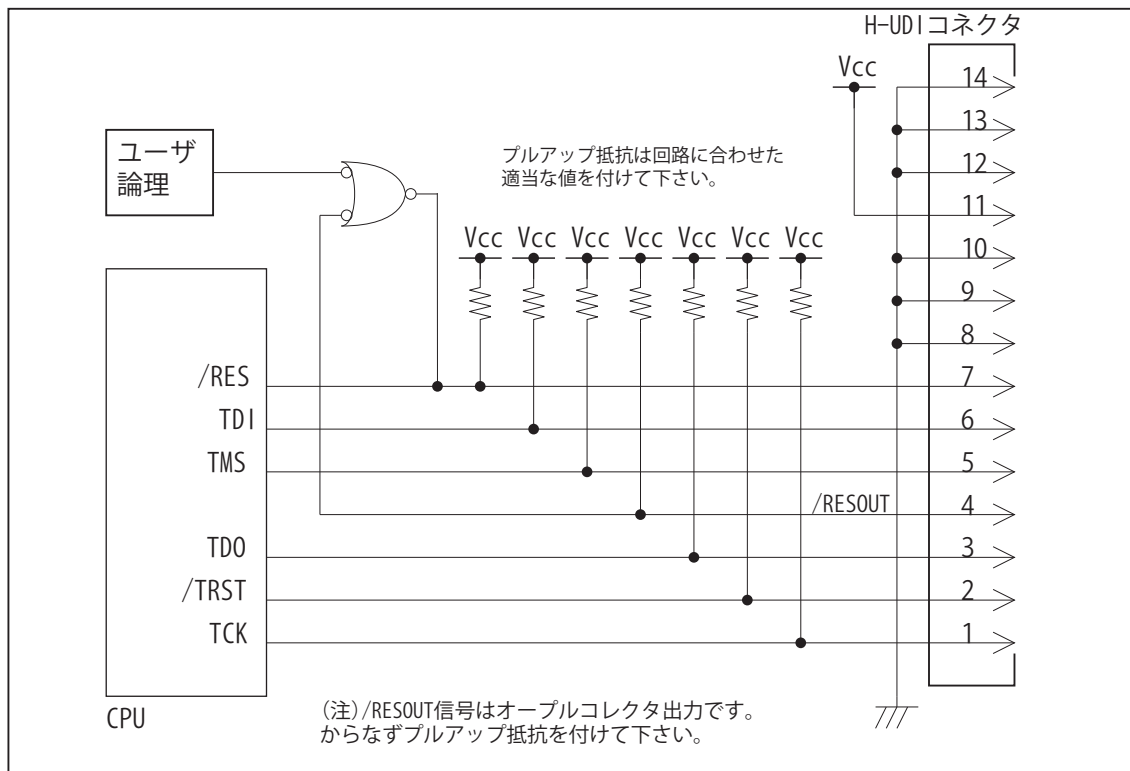


図 2. H-UDI 信号接続図

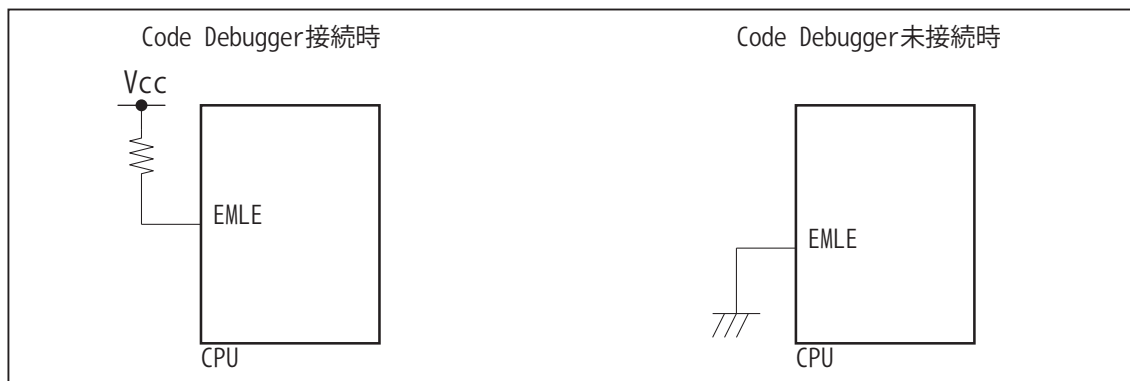


図 3. EMLE 信号接続図

4. 使用上の注意・制限事項

- (1) Code Debugger では CPU 内蔵 ROM 有効モード (モード 6)、シングルチップモード (モード 7) をサポートしています。他の動作モードはサポートしていません。
- (2) Code Debugger 使用時は、EMLE 信号を High レベル (デバッグ有効モード) に設定して下さい。実チップで動作させる場合は EMLE 信号を Low レベルにします。
- (3) 内蔵 ROM の H'000004 - H'000007 はデバッガで使用しています。ユーザプログラムで内蔵 ROM を書き替える際には、元の値を保護 (元の値を再書込) して下さい。
- (4) アドレス H'FEC000 ~ H'FEDFFF はデバッガで使用しています。ユーザはアクセスしないで下さい。
- (5) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) デバッガのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (7) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行って下さい。
- (8) CPU に Code Debugger を接続した場合、デバッガは TCK, TMS, TDI, TDO, /TRST 信号の端子を占有します。マルチプレクスされているその他の端子機能は使用する事が出来ません。

表 2. H8SX/1631(L)F, H8SX/1633(L)F, H8SX/1635(L)F, H8SX/1641(L)F, H8SX/1643(L)F, H8SX/1645(L)F で使用できない端子機能

デバッガ端子機能	使用出来ない端子機能
TDO	/WDTOVF
/TRST	P62, TMO2, SCK4, /DACK2, /IRQ10-B
TMS	P63, TMRI3, TxD6, /DREQ3, /IRQ11-B
TDI	P64, TMCI3, RxD6, /TEND3, /IRQ12-B
TCK	P65, TMO3, SCK6, /DACK3, /IRQ13-B

変更履歴

第1版：2009.12/17 ・初版

第2版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8SX/1632(L)F, H8SX/1634(L)F, H8SX/1638(L)F, H8SX/1642(A/L/H/G)F, H8SX/1644(A/L/H/G)F, H8SX/1648(A/L/H/G)F

1. 仕様

- ・対象 CPU : H8SX/1632F, H8SX/1634F, H8SX/1638F, H8SX/1632LF, H8SX/1634LF, H8SX/1638LF, H8SX/1642F, H8SX/1644F, H8SX/1648F, H8SX/1642LF, H8SX/1644LF, H8SX/1648LF, H8SX/1642HF, H8SX/1644HF, H8SX/1648HF, H8SX/1642GF, H8SX/1644GF, H8SX/1648GF, H8SX/1642AF, H8SX/1644AF, H8SX/1648AF
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : 内蔵 ROM 有効拡張モード (モード 6), シングルチップモード (モード 7)
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェイス)
: DS-R1 本体 (14pin H-UDI インターフェイス)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェイス)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェイス)

2. コネクタのピン配置

表 1 にデバッグと接続するための、ユーザシステム側ピン配置表を示します。

表 1 H-UDI インターフェイス ピン配置表

ピン番号	信号名	入出力	H8SX/1632(L)F, H8SX/1634(L)F, H8SX/1638(L)F ピン番号 (FP-120BV)	H8SX/1642F, H8SX/1642(A/L)F, H8SX/1644F, H8SX/1644(A/L)F, H8SX/1648F, H8SX/1648(A/L)F ピン番号 (FP-144LV)	H8SX/1642(H/G)F, H8SX/1644(H/G)F, H8SX/1648(H/G)F ピン番号 (BP-176V)
1	TCK	入力	96	114	A13
2	/TRST	入力	91	109	B14
3	TDO	出力	81	95	F12
4	/RESOUT	入力	【注 4】	【注 4】	【注 4】
5	TMS	入力	93	111	C13
6	TDI	入力	95	113	C12
7	/RES	出力	77	91	G12
8	GND	—			
9	GND	—			
10	GND	—			
11	Vcc	—			
12	GND	—			
13	GND	—			
14	GND	—			

- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. "/" 信号名は負論理を表しています。
 4. 図 2.H-UDI 信号接続図を参照して下さい。

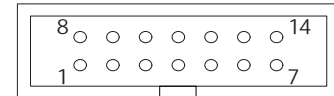
図 1. H-UDI コネクタ・ピン配置図

推奨コネクタ型番

7614-6002PL (住友3M)

7614-6002BL (住友3M)

HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】コネクタのピン番号の数はルネサスエレクトロニクス社 E10A-USB と同じです。部品メーカーとは異なりますのでご注意ください。

3. 接続参考図

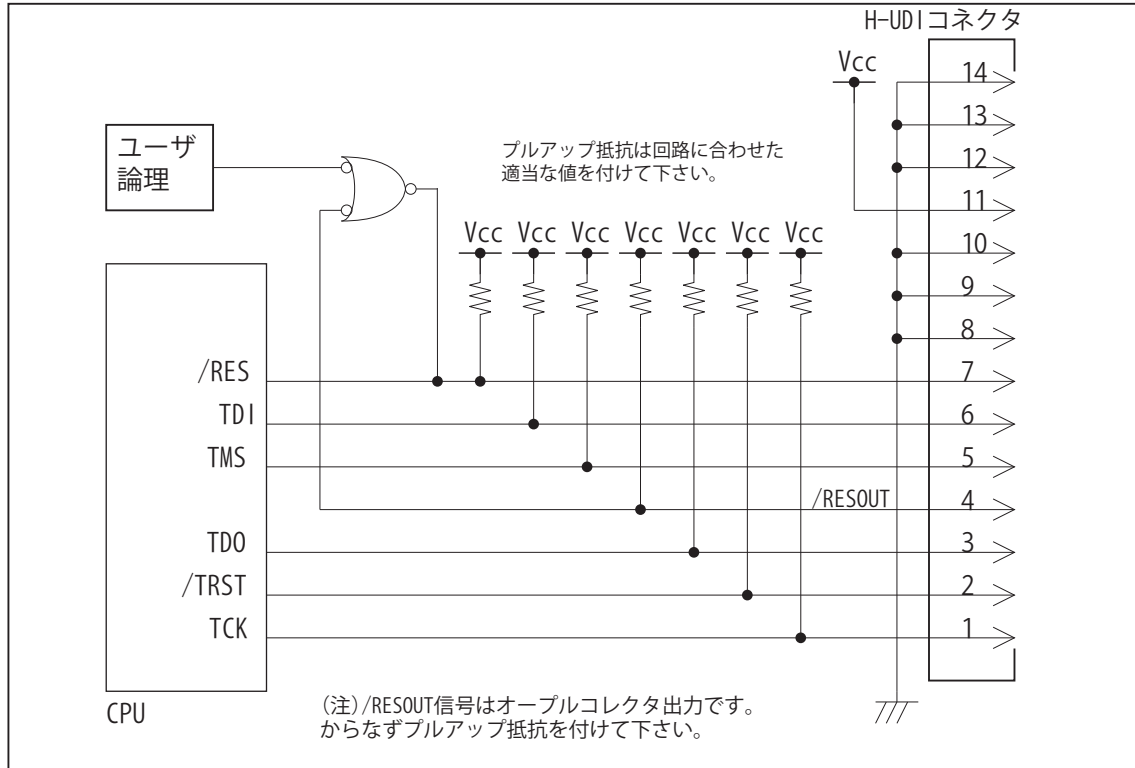


図 2. H-UDI 信号接続図

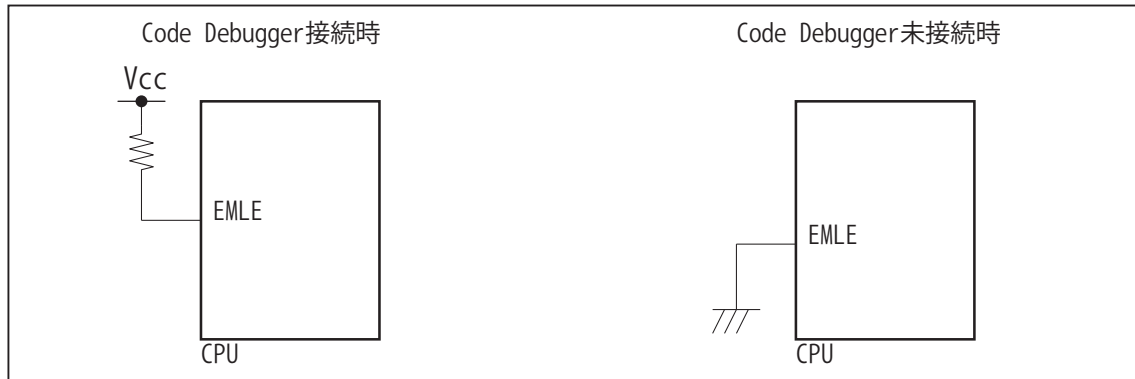


図 3. EMLE 信号接続図

4. 使用上の注意・制限事項

- (1) Code Debugger では CPU 内蔵 ROM 有効モード (モード 6)、シングルチップモード (モード 7) をサポートしています。他の動作モードはサポートしていません。
- (2) Code Debugger 使用時は、EMLE 信号を High レベル (デバッグ有効モード) に設定して下さい。実チップで動作させる場合は EMLE 信号を Low レベルにします。
- (3) 内蔵 ROM の H'000004 - H'000007 はデバッガで使用しています。ユーザプログラムで内蔵 ROM を書き替える際には、元の値を保護 (元の値を再書込) して下さい。
- (4) アドレス H'FEC000 ~ H'FEDFFF はデバッガで使用しています。ユーザはアクセスしないで下さい。
- (5) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) デバッガのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (7) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行って下さい。
- (8) CPU に Code Debugger を接続した場合、デバッガは TCK, TMS, TDI, TDO, /TRST 信号の端子を占有します。マルチプレクスされているその他の端子機能は使用する事が出来ません。

表 2. H8SX/1632(L)F, H8SX/1634(L)F, H8SX/1638(L)F, H8SX/1642(A/L/H/G)F, H8SX/1644(A/L/H/G)F, H8SX/1648(A/L/H/G)F で使用できない端子機能

デバッガ端子機能	使用出来ない端子機能
TDO	/WDTOVF
/TRST	P62, TMO2, SCK4, /DACK2, /IRQ10-B
TMS	P63, TMRI3, TxD6, /DREQ3, /IRQ11-B
TDI	P64, TMCI3, RxD6, /TEND3, /IRQ12-B
TCK	P65, TMO3, SCK6, /DACK3, /IRQ13-B

変更履歴

第1版：2007.08/24 ・初版

第2版：2008.06/20 ・適用プローブに DXP-SH を追加。

第3版：2009.09/01 ・対応 CPU 追加。
H8SX/1632LF, H8SX/1634LF, H8SX/1638LF,
H8SX/1642AF, H8SX/1644AF, H8SX/1648AF, H8SX/1642LF, H8SX/1644LF, H8SX/1648LF,
H8SX/1642HF, H8SX/1644HF, H8SX/1648HF, H8SX/1642GF, H8SX/1644GF, H8SX/1648GF。

第4版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8SX/1652(M)F, H8SX/1655(M)F, H8SX/1662(M)F, H8SX/1665(M)F

1. 仕様

- ・対象 CPU : H8SX/1652F, H8SX/1655F, H8SX/1652MF, H8SX/1655MF
: H8SX/1662F, H8SX/1665F, H8SX/1662MF, H8SX/1665MF
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : 内蔵 ROM 有効拡張モード (モード 6), シングルチップモード (モード 7)
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェース)
: DS-R1 本体 (14pin H-UDI インターフェース)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェース)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェース)

2. コネクタのピン配置

表 1 にデバッガと接続するための、ユーザシステム側ピン配置表を示します。

表 1 H-UDI インターフェース ピン配置表

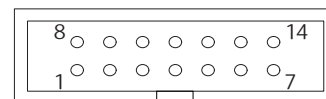
ピン番号	信号名	入出力	H8SX/1652(M)F, H8SX/1655(M)F ピン番号 (FP-120BV)	H8SX/1662(M)F, H8SX/1665(M)F ピン番号 (FP-144LV)	H8SX/1652(M)F, H8SX/1655(M)F, H8SX/1662(M)F, H8SX/1665(M)F ピン番号 (TLP-145V)
1	TCK	入力	96	114	A10
2	/TRST	入力	91	109	B12
3	TDO	出力	81	95	F13
4	/RESOUT	入力	【注 4】	【注 4】	【注 4】
5	TMS	入力	93	111	C11
6	TDI	入力	95	113	B11
7	/RES	出力	77	91	G13
8	GND	—			
9	GND	—			
10	GND	—			
11	Vcc	—			
12	GND	—			
13	GND	—			
14	GND	—			

- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. "/" 信号名は負論理を表しています。
 4. 図 2 .H-UDI 信号接続図を参照して下さい。

図 1. H-UDI コネクタ・ピン配置図

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2.54DSA(71) (ヒロセ電機)



【注意】コネクタのピン番号の数はルネサスエレクトロニクス社 E10A-USB と同じです。部品メーカーとは異なりますのでご注意ください。

3. 接続参考図

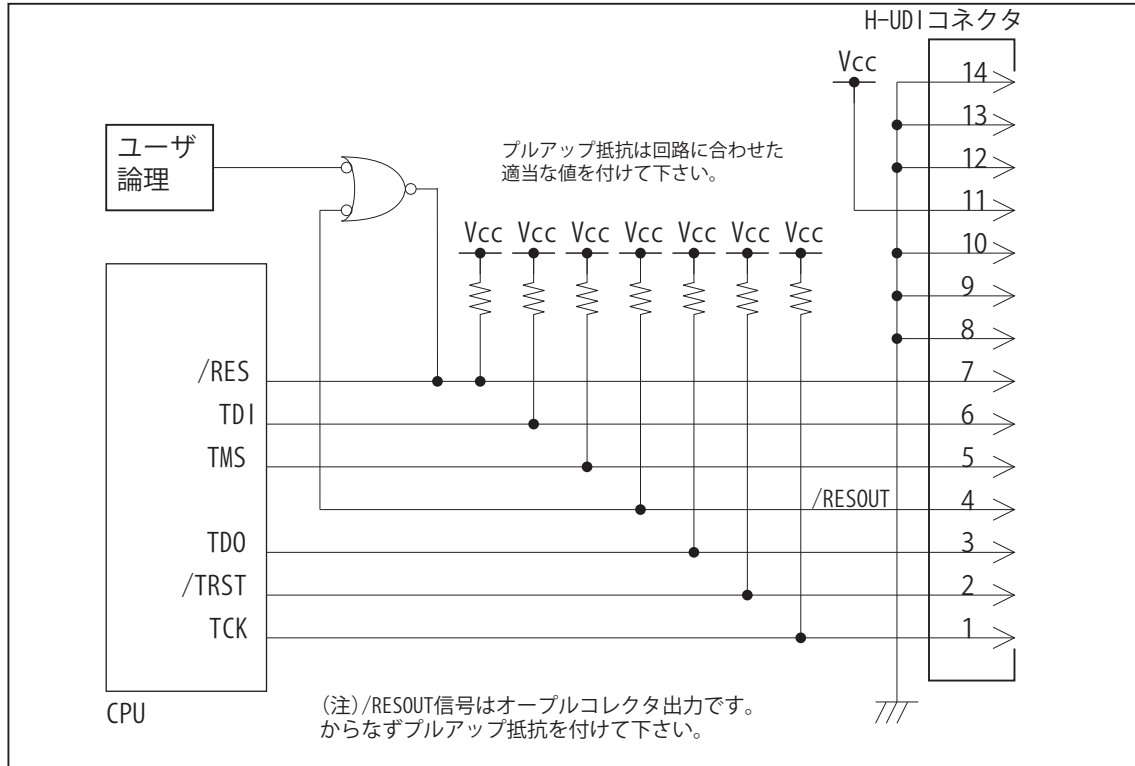


図 2. H-UDI 信号接続図

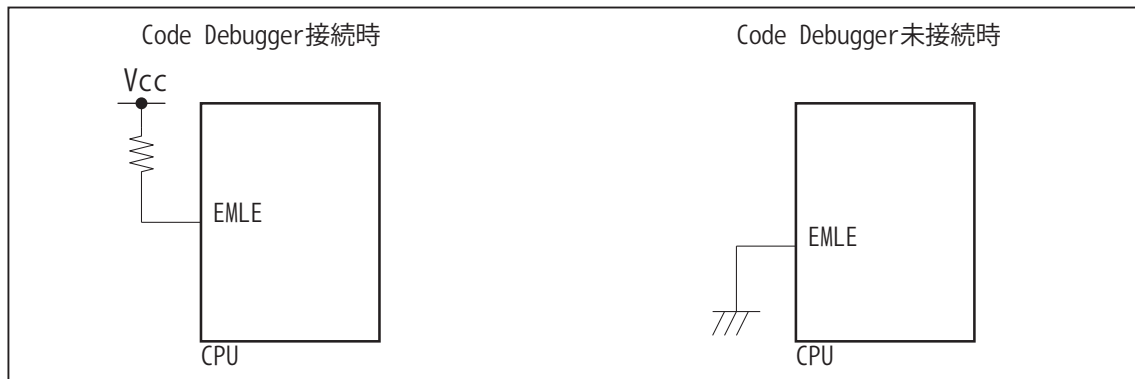


図 3. EMLE 信号接続図

4. 使用上の注意・制限事項

- (1) Code Debugger では CPU 内蔵 ROM 有効モード (モード 6,7) のみサポートしています。他の動作モードはサポートしていません。
- (2) Code Debugger 使用時は、EMLE 信号を High レベル (デバッグ有効モード) に設定して下さい。実チップで動作させる場合は EMLE 信号を Low レベルにします。
- (3) 内蔵 ROM の H'000004 - H'000007 はデバッガで使用しています。ユーザプログラムで内蔵 ROM を書き換える際には、元の値を保護 (元の値を再書込) して下さい。
- (4) アドレス H'FEC000 ~ H'FEDFFF はデバッガで使用しています。ユーザはアクセスしないで下さい。
- (5) 内蔵 ROM の書き換え回数が多くなると消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) デバッガのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (7) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行って下さい。
- (8) CPU に Code Debugger を接続した場合、デバッガは TCK, TMS, TDI, TDO, /TRST 信号の端子を占有します。マルチプレクスされているその他の端子機能は使用する事が出来ません。

表 2. H8SX/1652(M)F, H8SX/1655(M)F, H8SX/1662(M)F, H8SX/1665(M)F で使用できない端子機能

デバッガ端子機能	使用出来ない端子機能
TDO	/WDTOVF
/TRST	P62, TMO2, SCK4, /DACK2, /IRQ10-B, /EDACK0-B
TMS	P63, TMRI3, /DREQ3, IRQ11-B, /EDREQ1-B
TDI	P64, TMCI3, TEND3, /ETEND1-B
TCK	P65, TMO3, /DACK3, /EDACK1-B

変更履歴

第1版：2010.02/08 ・初版

第2版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

■ H8SX/1653(M/R)F, H8SX/1654(M/R)F, H8SX/1658(M/R)F, H8SX/1663(M/R)F, H8SX/1664(M/R)F, H8SX/1668(M/R)F

1. 仕様

- ・対象 CPU : H8SX/1653F, H8SX/1654F, H8SX/1663F, H8SX/1664F
H8SX/1653RF, H8SX/1654RF, H8SX/1658RF, H8SX/1663RF, H8SX/1664RF, H8SX/1668RF
H8SX/1653MF, H8SX/1654MF, H8SX/1658MF, H8SX/1663MF, H8SX/1664MF, H8SX/1668MF
- ・動作周波数 : CPU の動作周波数範囲
- ・対応動作モード : 内蔵 ROM 有効拡張モード (モード6), シングルチップモード (モード7)
- ・インターフェイス : ルネサスエレクトロニクス E10A-USB 互換 H-UDI インターフェイス
- ・適用本体 : DW-R1 本体 (14pin H-UDI インターフェイス)
: DS-R1 本体 (14pin H-UDI インターフェイス)
- ・適用プローブ : DR-01 本体専用 DXP-SH (14pin H-UDI インターフェイス)
: DR-01 本体専用 DRP-SH (14pin H-UDI インターフェイス)

2. コネクタのピン配置

表1にデバッガと接続するための、ユーザシステム側ピン配置表を示します。

表1 H-UDI インターフェイス ピン配置表

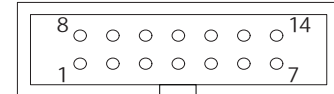
ピン番号	信号名	入出力	H8SX/1653F, H8SX/1654F, H8SX/1653(M/R)F, H8SX/1654(M/R)F, H8SX/1658(M/R)F ピン番号 (TFP-120V)	H8SX/1663F, H8SX/1664F, H8SX/1663(M/R)F, H8SX/1664(M/R)F, H8SX/1668(M/R)F ピン番号 (FP-144L)	H8SX/1663(M/R)F, H8SX/1664(M/R)F, H8SX/1668(M/R)F ピン番号 (BP-176V)
1	TCK	入力	96	114	A13
2	/TRST	入力	91	109	B14
3	TDO	出力	81	95	F12
4	/RESOUT	入力	【注4】	【注4】	【注4】
5	TMS	入力	93	111	C13
6	TDI	入力	95	113	C12
7	/RES	出力	77	91	G12
8	GND	—			
9	GND	—			
10	GND	—			
11	Vcc	—			
12	GND	—			
13	GND	—			
14	GND	—			

- (注) 1. 入出力は CPU から見た方向を表します。
 2. Vcc, GND はそれぞれユーザシステムの Vcc, GND に接続して下さい。
 3. "/" 信号名は負論理を表しています。
 4. 図2.H-UDI 信号接続図を参照して下さい。

図1.H-UDI コネクタ・ピン配置図

推奨コネクタ型番

- 7614-6002PL (住友3M)
- 7614-6002BL (住友3M)
- HIF3FC-14PA-2, 54DSA(71) (ヒロセ電機)



【注意】コネクタのピン番号の数え方はルネサスエレクトロニクス社 E10A-USBと同じです。部品メーカーとは異なりますのでご注意ください。

3. 接続参考図

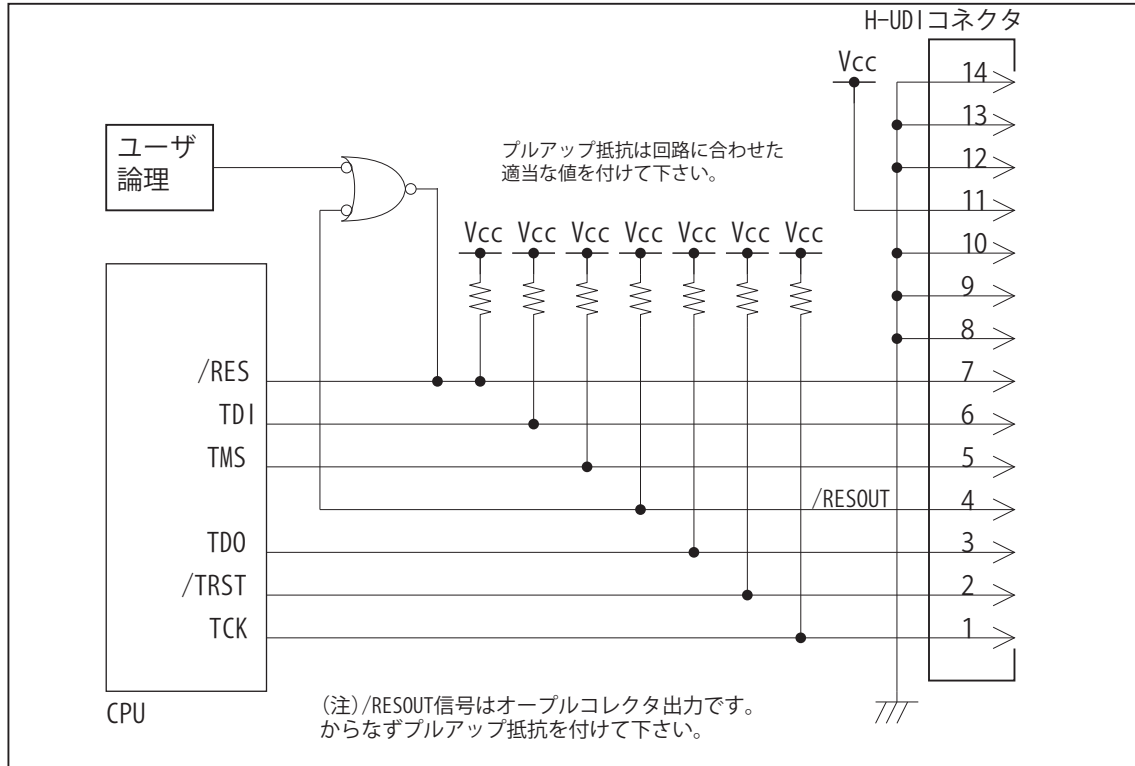


図 2. H-UDI 信号接続図

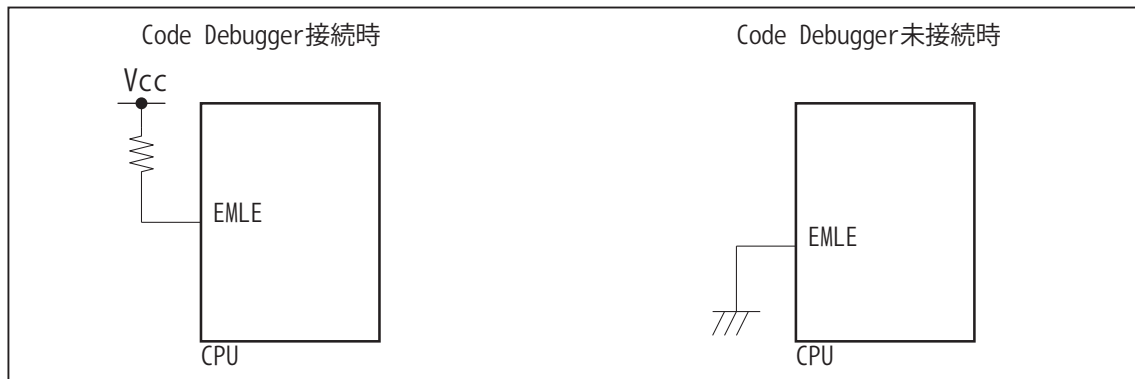


図 3. EMLE 信号接続図

4. 使用上の注意・制限事項

- (1) Code Debugger では CPU 内蔵 ROM 有効モード (モード 6,7) のみサポートしています。他の動作モードはサポートしていません。
- (2) Code Debugger 使用時は、EMLE 信号を High レベル (デバッグ有効モード) に設定して下さい。実チップで動作させる場合は EMLE 信号を Low レベルにします。
- (3) 内蔵 ROM の H'000004 - H'000007 はデバッガで使用しています。ユーザプログラムで内蔵 ROM を書き替える際には、元の値を保護 (元の値を再書込) して下さい。
- (4) アドレス H'FF0000 ~ H'FF1FFF はデバッガで使用しています。ユーザはアクセスしないで下さい。
- (5) 内蔵 ROM の書き換え回数が多くなると、消去・書込が行えなくなります。このときは新しい CPU と交換して下さい。
- (6) デバッガのプローブとターゲットを脱着する場合、かならず双方の電源を OFF にした状態で行って下さい。
- (7) 電源を入れる場合、最初にデバッガ本体、次にターゲットの順で行って下さい。
- (8) CPU に Code Debugger を接続した場合、デバッガは TCK, TMS, TDI, TDO, /TRST 信号の端子を占有します。マルチプレクスされているその他の端子機能は使用する事が出来ません。

表 2. H8SX/1653F, H8SX/1654F, H8SX/1663F, H8SX/1664F で使用できない端子機能

デバッガ端子機能	使用出来ない端子機能
TCK	P65, TMO3, /DACK3
TMS	P63, TMRI3, /DREQ3, /IRQ11-B
TDI	P64, TMCI3, /TEND3
TDO	/WDTOVF
/TRST	P62, TMO2, SCK4, /DACK2, /IRQ10-B

表 3. H8SX/1653(M/R)F, H8SX/1654(M/R)F, H8SX/1658(M/R)F, H8SX/1663(M/R)F, H8SX/1664(M/R)F, H8SX/1668(M/R)F で使用できない端子機能

デバッガ端子機能	使用出来ない端子機能
TCK	P65, TMO3, /DACK3, /EDACK1-B
TMS	P63, TMRI3, /DREQ3, /IRQ11-B, /EDREQ1-B
TDI	P64, TMCI3, /TEND3, /ETEND1-B
TDO	/WDTOVF
/TRST	P62, TMO2, SCK4, /DACK2, /IRQ10-B, /EDACK0-B

変更履歴

第1版：2007.06/27 ・初版

第2版：2007.07/17 ・H8SX/1543F, H8SX/1544F の対応を追加。

第3版：2007.08/17 ・H8SX/1663F, H8SX/1664F の対応を追加。
・H8SX/1543F, H8SX/1544F の対応を削除。

第4版：2008.06/20 ・適用プローブに DXP-SH を追加。

第5版：2008.09/17 ・H8SX/1653RF, H8SX/1654RF, H8SX/1658RF, H8SX/1663RF, H8SX/1664RF, H8SX/1668RF を追加。

第6版：2009.09/01 ・H8SX/1653MF, H8SX/1654MF, H8SX/1658MF, H8SX/1663MF, H8SX/1664MF, H8SX/1668MF を追加。

第7版：2013.03/12 ・適用本体に DW-R1, DS-R1 を追加。

プローブ技術資料
H8SX シリーズ編

発行年月日 2013年3月 Rev7 発行

発行所 ビットラン株式会社
〒361-0056 埼玉県行田市持田 2213
TEL 048-554-7471 (代)
